

## 1.2kV/120kA급 펄스파워용 역점호 Dynistor 제작

김상철\*, 김은동, 박종문, 김남규

한국전기연구소 산업전기연구단 전력반도체연구그룹

## Fabrication of 1.2kV/120kA Reverse Switched-on Dynistor for Pulse power purpose

S.C. Kim, E.D. Kim, J.M. Park, N.K. Kim  
Korea Electrotechnology Research Institute

**Abstract** - The design and fabrication technologies of pulse power reversely switched-on dynistor have been developed. 1200V/120kA pulse power reversely switched-on dynistor device have been designed by analytically and numerically using commercial modeling S/W. The important characteristics of reversely switched-on dynistors are breakdown voltage  $V_{BO}$ , commutative peak voltage before steady state  $V_m$ , on-state voltage in steady state  $V_o$ , turn-off time  $t_{q}$ , dV/dt capability.

### 1. 서 론

레이저, 가속기 및 레이다 시스템 등의 분야에서 짧은 시간( $\mu s$ , ns)동안 대전력(MW, TW)을 스위칭하는 것이 필요하다. 종래에는 이러한 대전력 스위칭이 가스방전소자의 도움으로 이루어졌다. 그러나 가스방전소자는 턴-온 시의 불안정성, 전극의 열화로 인한 짧은 수명 등과 같은 자체의 특성으로 인하여 근본적인 결점을 갖고 있다. 게다가, 가스방전소자는 유지보수가 어렵고 신뢰성이 낮으며 외부적인 영향에 매우 민감하다.

지난 수십년 동안 사이리스터 및 트랜ジ스터 등의 전력반도체 소자를 이용한 전력변환기술에 의해 거의 대체되고 있다. 그러나, 사이리스터와 트랜지스터 등의 반도체 소자의 급진적인 발전에도 불구하고, 전력소자의 직·병렬연결 등의 근본적인 이유에 의하여 대전력을 필요로 하는 많은 분야에서 아직도 가스방전소자가 사용되고 있다. 본 연구에서는 대전력을 필요로 하는 분야에서 사용할 수 있는 펄스파워용 역점호 Dynistor 소자를 제작하였다.

### 2. 본 론

#### 2.1 역점호 다이니스터의 원리 및 구조

대전력 분야에서 고속전환 사이리스터는 베이스 층의 퍼짐저항(spread resistance) 때문에 게이트 전극 주위의 국부적인 턴-온 과정에 의해 사이리스터의 스위칭 능력이 제한되기 때문에 가스방전소자를 완벽히 대체하지는 못했다. 사이리스터의 스위칭은 비교적 얇은 P-베이스 층을 따라 게이트 회로를 통해 제어전류펄스가 흐르는 것에 의해 시작되는 것은 잘 알려진 사실이다. P-베이스 층의 높은 저항 때문에  $n^+$ -p 접합의 에미터에 의한 전자주입은 게이트 근처의 좁은 영역(약 100  $\mu m$ )에서 처음 일어난다. 턴-온 퍼짐률은 0.005 ~ 0.1mm/ $\mu s$  이하이다. 따라서 사이리스터에서 전 영역에 걸친 빠른 턴-온은 근본적으로 불가능하다. 즉, 전도

영역의 크기를 전류통전능력(current-handling capability)이라 정의한다. 그런데 활성전도영역의 크기는 오히려 트랜지스터의 높은 전류밀도에서 감소한다. 이것이 에미터 패턴을 미세하게 하고 단위면적 당 최대 전류취급 능력이 제한되는 이유이다.

지난 수년동안 펄라즈마 제어 층을 사용함으로써 사이리스터류의 소자에서 스위칭 특성을 향상시키려는 적극적인 연구가 진행되었다. 여기서 사용된 “펄라즈마”的 개념은 반도체 구조에서 과잉 캐리어의 움직임을 의미한다. 이러한 소자는 균일한 스위칭 특성을 갖는다.

이 소자는 펄라즈마 제어층의 사용에 의해 빠른 스위칭이 이루어 질 수 있다는 개념에서 출발하였다. 만약 전자-홀 펄라즈마의 균일한 층이 사이리스터의 콜렉터 pn 접합의 면에서 어떠한 방법으로든 생성된다면, 이 층으로부터 홀은 p-영역으로 전자는 n-영역으로 균일하게 움직일 것이다. 이런 캐리어들은(홀과 전자는 p-베이스와 n-베이스에서 각각 다수 캐리어임) 에미터 n+p와 p+n 접합의 장벽을 낮추게 되고 따라서 상응하는 베이스 영역 속으로 다수캐리어를 주입시키게 된다. 그 후는 일반적인 사이리스터의 턴-온 기구에 의하여 소자가 스위칭 된다. 그러나 일반적인 3극 소자와는 달리 균일한 트리거 효과에 의해 소자의 전 범위에서 균일하고 동시에 스위칭이 일어난다. 그러므로 펄라즈마 제어 층으로 게이트 금속을 대체하여 실리콘웨이퍼의 전 영역에 대한 균일한 퍼짐은 실리콘웨이퍼의 영역과 같은 영역에 펄라즈마 전도채널의 형성을 가능하게 한다.

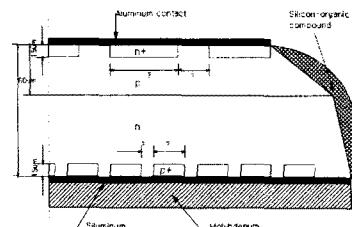


그림 1. RSD 소자의 단면도

펄스전류는 이  $pnn^+$  부분을 통해서 흐른다. 왜냐하면 1) 콜렉터 p-n 접합은 이들  $pnn^+$ 부분과 이웃한 npnp+ 부분에서 공통이고, 2) 사이리스터 부분의 폭이 (n-베이스에서 홀의 확산길이에 비교해서) 충분히 작기 때문에 전자-홀 펄라즈마 기둥이 콜렉터에서 서로 중첩되고, 형성된 펄라즈마 층이 전 콜렉터 영역에 대하여 실제로 균일하게 퍼지게 되기 때문이다. RSD 평평과도전류 과정의 계산은 펌핑이 끝났을 때 펄라즈마의 분포는 약 3/4의 평평전하가 콜렉터에 집중된다. 실제

로 똑같은 분포가 RSD switch-on 과정의 시작에서 이웃한 사이리스터 부분에서 나타난다. 펌핑 필스가 완료된 후에 텐-온 극성의 전압이 소자에 가해지고 소자의 사이리스터 부분에서 에미터 층에 의한 소수 캐리어의 주입에 의하여 전자와 홀이 n- 와 p- 베이스 층으로 이동하기 시작한다. 그러나 이웃한 트랜지스터 부분의 폭이 매우 작기 때문에 이들 트랜지스터 부분은 플라즈마로 차게 되고 전류가 흐르게 되어 소자의 동작영역의 손실이 없게 된다.

## 2.2 역전호 다이아이스터 소자 제작

120kA급 다이아이스터 소자의 출발물질로는 직경 56mm의 Si 웨이퍼를 사용하였다. PN 접합을 형성하기 위하여 알루미늄과 보론을 불순물로 사용하였다. 접합깊이를 깊게 하기 위해서 일반적으로 알루미늄을 사용한다. 알루미늄은 고온에서 보론 등에 비하여 확산은 10배 이상 높기 때문에 짧은 시간에 깊은 PN 접합 깊이를 얻을 수 있다. 본 연구에서는 알루미늄과 보론의 비를 표면 농도 및 접합 깊이를 고려하여 적당한 비율로 혼합하여 액체소스를 만든 후 회전 도포 방법을 이용하여 웨이퍼 표면에 균일하게 바른 후 200°C의 오븐에서 30분 동안 열처리하여 웨이퍼 표면에 수분을 완전히 증발시켜 확산소스와 웨이퍼의 접착성을 좋게 하였다.

Al-B의 확산 과정을 간단히 설명하면 다음과 같다. 확산 물질에 첨가물인  $H_3BO_3$  및  $Al(NO_3)_3$ 는 가열을 통하여  $B_2O_3$  및  $Al_2O_3$ 로 된다. 이 과정에서 산화막이 형성되며 산화막과  $B_2O_3$  및  $Al_2O_3$ 는  $3SiO_2 + 4B$ ,  $SiO_2 + 4Al$ 로 변하게 된다. 즉 확산과정을 통하여 산화막이 형성됨과 동시에 확산 물질인 알루미늄 및 Boron이 고온에서 Si 웨이퍼 속으로 확산되게 된다.

본 연구에서의 알루미늄-보론의 확산은 1250°C의 온도에서 웨이퍼 표면의 산화를 방지하기 위하여 질소분위기 속에서 수행되었다. 본 연구에서는 7시간의 확산을 통하여  $38\mu m$ 의 접합 깊이와  $10^{18} cm^{-3}$ 의 표면 농도를 얻을 수 있었다. 그림 2에 모델링을 통하여 얻은 확산결과와 실험으로 통하여 얻은 확산결과를 비교하여 나타내었다. 모델링은 Silvaco사의 공정 모델링 S/W인 Athena를 이용하였으며 모델링결과와 실제 확산결과가 잘 일치함을 알 수 있다.

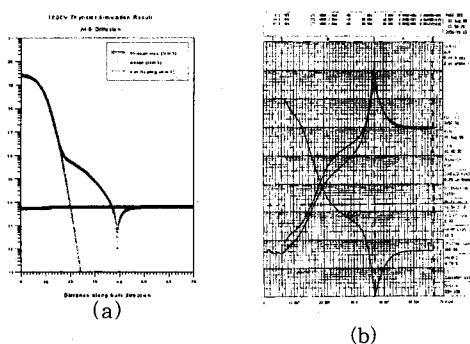


그림 2. 알루미늄-보론 확산 결과  
(a) 모델링 결과 (b) 확산 결과

균일한 플라즈마층을 얻기 위해서는 애노드층의  $N^+P$  교호구조의 설계가 매우 중요한데, 본 연구에서는  $N^+$ 층의 폭은  $50\mu m$ , P층의 폭을  $200\mu m$ 로 설계하였다. 그림 3에 교호구조를 만들기 위한 애노드 마스크의 개략도를

나타내었다. 또한 소자의  $dv/dt$ 를 향상시키기 위해서 캐소드층에서의 변위전류를 빠르게 제거하기 위해서 캐소드 단락구조를 설계하였으며 단락홀의 직경은  $200\mu m$  홀간의 간격은  $800\mu m$ 로 설계하였다.

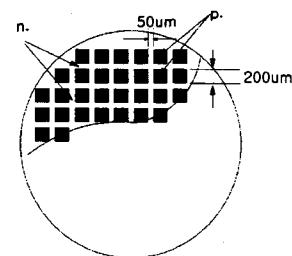


그림 3. 애노드 교호구조를 위한 마스크 패턴 개략도

N-type 교호구조를 만들기 위하여  $1\mu m$ 의 산화막을 성장시킨 후 사진식각공정을 사용하여 산화막을 습식식각하여 교호구조의 창을 형성 한 후 질소분위기의  $1150^\circ C$ 의 확산로에서 10시간의 확산을 수행하여 약  $14\mu m$ 의 확산 깊이를 얻을 수 있었다. 후확산 공정을 통하여 알루미늄과 인의 확산 깊이를 각각  $58\mu m \pm 2$ ,  $18\mu m \pm 2$ 를 조절하여 최종적인 pnnpn구조를 얻었다.  $1200V$  이상의 고내압에 견디기 위해서는 고내압 터미네이션구조를 사용하여야 한다. 본 연구에서는 원형소자에서 일반적으로 사용되는 bevel 구조를 사용하였다. Bevel 구조는 소자의 가장자리에서의 전계(electric field)를 완화하기 위하여 접합면까지 경사를 두어 가장자리의 공핍층을 펴주는 구조로 본 연구에서는  $3^\circ$ 와  $30^\circ$ 의 2단 bevel 구조를 채용하였다. 또한 애노드전극은 소자에서 발생하는 열을 효과적으로 방출하기 위하여  $1mm$ 두께의 Mo판을 알루미늄 포일을 매개로 하여 진공 전기로에서  $630^\circ C$ 의 온도에서 압력을 올리며 부착하였으며 캐소드 금속 중착은 스퍼터를 사용하여 알루미늄을  $3\mu m$  높이로 중착 한 후 열처리를 통하여 오믹접합을 얻을 수 있었다. 완성된 소자는 특성평가를 위하여 금속-세라믹 디스크형 패키지에 탑재하였다. 그림 4 및 5에 RSD 소자를 제작하기 위한 공정 흐름도와 제작된 소자의 외형을 나타내었다.

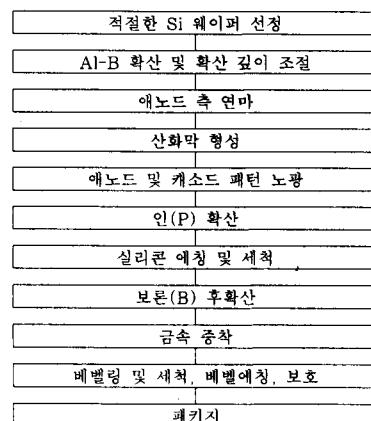


그림 4. RSD 제작을 위한 공정 흐름도

과를 나타내었다.

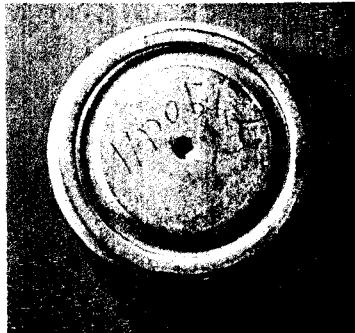


그림 5. 완성된 1.2kV/120kA급  
RSD 소자

### 2.3 제작된 소자의 특성

제작된 RSD 소자의 특성을 평가하기 위하여 주 회로와 제어(펌핑)회로로 구성된 평가장비를 이용하였다. RSD 소자의 특성을 평가하기 측정된 특성 값은 항복전압  $V_{BO}$ , 정상상태에 도달하기 직전의 반복 전압  $V_M$ , 정상상태의 온-상태 전압  $V_0$ , 턴-오프 시간  $t_q$  와  $dV/dt$  능력이다.

항복전압 특성은 일반적인 특성평가 장비를 이용하여 측정하였는데 결과를 표 1에 나타내었다. 표 1에서 보듯이 모든 결과가 목표로 하고 있는 1200V를 상회하는 결과를 얻을 수 있었다.

$V_m$ ,  $V_0$  및  $t_q$ 를 측정하기 위해서는 특별히 설계된 특성장비를 사용하였다. 이 장비는 주 회로와 제어회로로 구성되어 있으며 주 회로는 정전압원( $V_0$ ), charge system, 캐패시터( $C_0$ ), 인덕턴스( $L_0$ ) 및 사이리스터( $T_0$ )로 구성되어 있고 charge system은 정전압원  $V_0$ 로부터 전하를 캐패시터에 축적시키는 역할을 한다. RSD를 턴-온 시키기 위해서는 제어(펌핑)회로가 사용된다. 제어회로는 사이리스터 스위치( $T_p$ )와 캐패시터( $C_p$ )로 구성되어 있다.

사이리스터  $T_p$ 가 턴-온되면 RSD에 역전압이 인가되고 캐패시터  $C_p$ 는 RSD를 통하여 방전된다. RSD가 펌핑된 후, 주 회로의 사이리스터  $T_0$ 가 턴-온 되고 결과적으로 캐패시터  $T_0$ 로부터 순방향전압이 RSD에 인가된다.

RSD를 통하는 펌핑전류와 주 전류는 전류변압(current transformer, CT)방법을 사용하여 측정하고 반복피크전압  $V_m$  및 온-상태 전압  $V_0$ 는 오실로스코프의 화면에서의 파형에서 초기 턴-온 과정과 정상상태에서 결정할 수 있다. RSD의 턴-오프 시간은 RSD가 턴-오프되고 역저지상태로 될 때까지의 시간 간격을 의미한다.

### 3. 결 론

1200V/120kA급 필스파워용 RSD 소자를 제작하였다. 제작된 RSD 소자는 소자의 전제 영역에서 균일한 턴-온을 위하여 사이리스터와 트랜지스터가 교호된 구조로 제작되었으며  $dV/dt$  특성을 향상시키기 위하여 캐소드에 단락구조를 채용하였다. 제작된 소자의 전기적 특성은 표 1과 같다. 특히 깊은 PN접합을 만들기 위하여 p-형 불순물로 알루미늄을 사용하였으며 확산온도 및 확산분위기 조절을 통하여 재현성 있는 접합을 얻을 수 있었다. 그림 6에 제작된 RSD 소자의 IV 특성 측정결

표 1. 완성소자의 전기적 특성

	$V_{br}$ , kV	$V_m$ , V	$V_0$ , V	$t_q$ , $\mu s$	$dV/dt$ , kV/ $\mu s$
1	1.35	18	7	8	0.9
2	1.35	16	7	14	0.85
3	1.3	17	6	10	0.85
4	1.3	16	5	12	.09
5	1.3	18	6	14	0.9

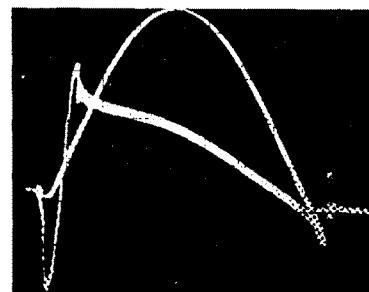


그림 6. RSD I-V 특성 곡선  
( $t = 10\mu s$ ,  $V = 15V$ ,  $I = 120kA$ )

### 【참 고 문 헌】

1. S.C. Kim, R.S. Kostina "Reverse Switched on Dynistor Technical Report", 1997
2. A.V. Grobatyuk, I.V. Grekhov, A.V. Nalivkin, Solid-State Electronics, Vol. 31, No. 10, pp. 1483-1491, 1988
3. I.V. Grekhov, Izvestiya Rossiiskoi Akademii Nauk, Energetika, Vol.33, No.5, pp. 73-80, 1995
4. I.V. Grekhov, S.V. Korotkov, L.S. Kostina, Sov. Tech. Phys. Lett. 11(5), pp. 244-246, May 1995