

제어기응답을 고려한 전압형 인버터의 출력 LC필터 설계

김 재식, 최 재호
충북대학교 전기전자공학부

Output LC Filter Design of Voltage Source Inverter Considering the Performance of Controller

Jaesig KIM, Jaeho CHOI
School of Electrical&Electronics, Chungbuk National University

Abstract - In this paper, the design procedure of the inverter output filter is described. The transfer function of the filter output voltage to the load current is described with the capacitor value and the system time constant including the controller. This means that the relation between the filter capacitor value and the system time constant is given as the closed form. By using the above closed form, the capacitor value can be calculated with the system time constant which can be implemented practically not using the try and error method. And as the effect of the load current to the voltage distortion can be calculated from the closed form, it can be verified how much the voltage distortion is effected when the nonlinear load is connected.

1. 서 론

필터의 많은 연구들이 정상상태 조건에서 필터의 무효 전력으로 정의된 cost 함수를 도입하여 이를 최소화시키는 최적 LC 저역필터 설계가 이루어져 왔다^[1,2,3]. 그러나 cost 함수의 최적화는 적은 커패시턴스와 커다란 인덕턴스로 구성됨으로써 인버터 출력 임피던스의 증가를 초래하게 된다. 이러한 방법은 출력전압 왜형률이 정상상태 선형부하조건에서 설계사양을 만족할 수 있을 지라도 비선형 조건에서는 설계사양을 만족하지 못하게 된다. 이러한 왜형은 제어기를 첨가함으로써 감소시킬 수 있다.

본 논문에서는 제어기응답을 고려한 전압형 인버터의 출력 LC필터 설계 방법에 대하여 기술하였다. 기존 방법과 동일하게 필터의 차단주파수를 선정하고 부하전류와 출력전압의 관계를 필터 커패시턴스와 제어기가 고려된 시스템 시정수의 관계로 표현함으로써 비선형 부하 조건에서도 설계사양을 만족할 수 있는 필터 설계 방법을 제시하였다. 또한 커패시턴스 값은 제어기의 실현 가능한 성능에 따라 고려되어 선정 할 수 있도록 하였다. 이처럼 제안된 함수를 사용함으로써 try and error 없이 제어기를 포함한 시스템의 응답속도를 고려하여 LC 저역필터를 한번에 설계할 수 있고 선형이나 비선형 부하 전류에 따른 출력전압의 왜형을 계산할 수 있다. 제안된 방법을 이론적인 분석과 시뮬레이션 및 실험을 통하여 타당성을 입증하였다.

2. 단상 PWM-VSI 시스템

그림1은 단상 PWM-VSI의 시스템 블록선도를 보여 주고 식(1)은 $|1 - L_f C_f \omega^2| \gg 1, R_f C_f \omega$ 란 가정 하에 분모의 허수항을 무시하고 간략화 된 주파수 전달함수를 보여 주고 있다.

기존의 방식은 식(1)에서 실수항만을 고려하여 LC 차단주파수를 계산한 후 각 필터 성분들의 무효전력 합으로 정의되는 cost 함수를 최소화시키는 L과 C값을 선정하는 방식이었다. 그러나 비선형 부하처럼 부하전류에

저 차수의 고조파 전류가 존재한다면 허수항 크기는 증가하여 출력 전압의 고조파가 달라지게 된다. 따라서 실수항만을 고려하여 필터를 설계하는 기존방식은 선형, 역을 부하에서 출력전압의 THD를 설계치 대로 만족시킬 수 있을지라도 비선형 부하조건에서는 설계를 만족하지 못하게 된다.

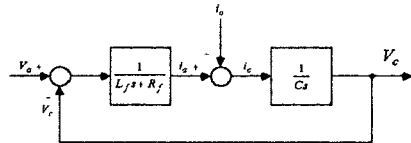


그림 1 단상 PWM-VSI의 블록선도

$$V_c(j\omega) = \frac{1}{1 - L_f C_f \omega^2} V_s(j\omega) - j \frac{L_f \omega}{1 - L_f C_f \omega^2} i_o(j\omega) \quad (1)$$

식(1)로부터 동일한 차단주파수에서 필터의 인덕터를 적게 선택할수록 부하전류에 대한 출력전압의 고조파 영향이 적게 나타나 제어기의 부담이 감소됨을 알 수 있다. 그러나 커패시터의 증가는 무효전력이 증가시켜 인버터에 부담을 가중 시킨다. 만일, 인덕터를 크게 설계하면 커패시터의 감소로 무효전력이 감소하여 인버터 부담을 저감시킬 수 있으나 부하에 의한 출력 전압의 고조파 특성이 나빠지게 되어 제어기의 부담을 증가시키게 된다. 따라서 제어기를 포함한 시스템 시정수와 커패시터값의 상호 관계를 고려한 필터설계 방안이 필요하게 된다.

3. 시스템 시정수와 C_f와의 관계

제어기는 CDM을 사용하여 내부 전류제어기와 외부 전압제어기를 갖고있는 2중 제어구조로 하였다. 제어기를 포함한 전체 시스템 블록선도와 전달함수는 그림2, 식(2)와 같이 나타낼 수 있다.

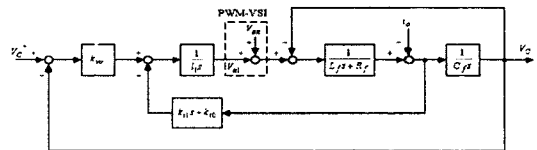


그림 2 제어기를 포함한 시스템 블록선도

$$V_c(s) = \frac{k_{v0}}{L_f C_f s^3 + (R_f I_1 + k_{\beta}) C_f s^2 + (I_1 + k_{\beta} C_f) s + k_{v0}} V_c^*(s) - \frac{I_1 L_f s^2 + I_1 R_f}{L_f C_f s^3 + (R_f I_1 + k_{\beta}) C_f s^2 + (I_1 + k_{\beta} C_f) s + k_{v0}} i_o(s) \quad (2)$$

CDM을 이용한 제어기는 Mnabe가 제시하는 안정도 지수 $\gamma_1=2.5, \gamma_2=2$ 를 사용하여 식(3)과 같이 특성방정식의 계수를 선정함으로써, 초과가 발생하지 않는 강인한 제어기를 설계할 수 있다^[4].

$$M(s) = \frac{1}{a_3s^3 + a_2s^2 + a_1s + a_0} \quad (3)$$

$$= \frac{1}{\frac{a_0r^3}{\gamma_2\gamma_1^2}s^3 + \frac{a_0r^2}{\gamma_1}s^2 + a_0rs + a_0}$$

식(2)의 시스템 전달함수는 저역필터의 특성을 갖게 되므로, 부하전류에 의한 고조파가 통과대역 범위 안에 존재한다면 부하전류에 관여하는 항은 인덕터 내부저항 항을 무시하고 식(4)와 같이 간략화 될 수 있다.

$$\frac{V_c(j\omega_0)}{i_0(j\omega_0)} = \frac{(n\omega_0)^2 L_f}{k_{v0}} \quad (4)$$

식(2)와 (3)을 정리하여 식(4)에 대입하면 식(5)와 같이 부하전류에 의한 출력전압의 고조파 영향이 제어기를 포함한 시스템의 시정수(τ)와 필터 커패시턴스(C_f)의 관계로 표현됨을 보여준다.

$$\frac{V_c(j\omega_0)}{i_0(j\omega_0)} = \frac{(n\omega_0)^2 \tau^3}{12.5C_f} = K \cdot \frac{\tau^3}{C_f} \quad (5)$$

식(5)를 통하여 THD 사양을 만족할 수 있도록 시정수와 이에 가능한 커패시턴스 값을 try and error 없이 한번에 얻을 수 있게 됨으로써 시스템 설계시 엔지니어의 노력을 저감 할 수 있다.

4. 필터설계

4.1 입력전압 및 비선형 부하전류의 고조파 분석

이상적인 정현파 PWM-VSI의 출력 전압을 필터 입력전압이라 하면 DC 전압과 스위칭 함수의 곱으로 식(6)과 같이 표현할 수 있다.

$$V_{in}(wt) = V_{dc} \cdot S(wt) \quad (6)$$

$$= V_{dc} M \sin(\omega_0 t) + V_{dc} \sum_{n=1}^{\infty} A_n \sin(n\omega_0 t)$$

d : 최저 스위칭 고조파 M : 모듈레이션 인덱스

이상적인 정현파 전압원에 CF가 3이 되도록 정류기 입력형 비선형 부하를 설정하여 ACSL을 이용하여 시뮬레이션을 한 후 기본파 전류로 정규한 고조파값을 표1에 나타내었다.

표 1 I_n/I_1 로 정규화된 푸리에 계수들

차수	1	3	5	7	9	11	13	15
크기	1.00	0.73	0.35	0.07	0.04	0.02	0.01	0.01

4.2 차단주파수 선정

식(1)의 전달함수로부터 실수항만을 고려하여 식(7)과 같이 고조파 전달함수를 구한다.

$$V_c(j\omega) = \frac{1}{1 - L_f C_f \omega^2} V_a(j\omega) = \frac{1}{|n^2 \frac{X_L}{X_C} - 1|} V_a(j\omega) \quad (7)$$

식(7)을 통하여 가장 큰 스위칭 고조파를 필터에 의하여 3% 이하로 감소시키고자 한다면 식(8)과 같이 차단 주파수를 선정할 수 있다.

$$\left| \frac{V_c(j\omega)}{V_a(j\omega)} \right| = \frac{1}{n^2 \frac{X_L}{X_C} - 1} \leq 0.03$$

$$33.3 \leq n^2 \frac{X_L}{X_C} - 1 \quad (8)$$

$$\frac{34.3}{n^2} \leq \frac{X_L}{X_C}$$

4.3 Cost 함수를 이용하여 C_f 값의 범위 설정

Cost 함수를 식(9)와 같이 정의하고 함수값이 최소가 되는 C_f 값의 범위를 설정한다. 이때 cost는 인덕터가 커패시터 용량의 2배로 계산한다.

$$C_{Cost} = \frac{2KVAL + KVAC}{\sum_{n=1, odd} V_{on} \| I_{on}} \quad (9)$$

$$KVAL = \sum_{n=1, odd} I_{in}^2 X_{Ln}, \quad KVAC = \sum_{n=1, odd} \frac{|V_{on}|^2}{X_{Cn}}$$

4.4 시스템 응답을 고려한 C_f 값 선정

시스템 응답은 스위칭 주파수의 약 3배가 되도록 시정수를 선정하였다. 부하전류에 의한 영향을 4.2절에서 선정한 고조파 크기를 고려한 나머지 값으로 선정(논문에서는 1%)하여 식(5)를 이용하여 식(10)과 같이 시스템 시정수에 따른 커패시터 값을 계산한다. 4.4절에서 계산된 커패시턴스 값이 4.3절에서 얻어진 값보다 작다면 시정수를 증가시키고 4.3절에서 얻은 커패시턴스 값을 사용하고 그렇지 못하면 시정수에 따른 커패시터값을 선정한다.

$$\left| \frac{V_c(j\omega)}{i_0(j\omega)} \right| = \frac{n^2 \omega_0^3 \tau^3}{12.5 C_f}$$

$$= \frac{n^2 \omega_0^3 \tau^3 X_C}{12.5} \leq 0.01 \quad (10)$$

$$X_C \leq \frac{0.125}{n^2 \omega_0^3} \tau^3$$

4.5 DC Link 전압 선정

DC Link 전압은 정격 저항부하를 고려하여 식(11)과 같이 P.U 단위를 도입하여 선정한다.

$$V_{dc} = \frac{\sqrt{2} |V_a|}{MI} \quad (11)$$

$$= \frac{\sqrt{2} \sqrt{\left(1 - \frac{X_L}{X_C} + R_f\right)^2 + \left(X_L + \frac{R_f}{X_C}\right)^2}}{MI}$$

4.5 출력전압의 THD 계산

시스템 시정수와 커패시턴스가 결정되면 식(2)로 주어진 전달함수의 계수를 Mnabe가 제시하는 안정도 지수와 시정수를 이용하여 제어기의 게인들을 선정한 다음 식(12)를 이용하여 THD를 계산한다.

$$THD = \frac{\sqrt{\sum_{n=3, odd} (V_{on})^2}}{V_{a1}} \quad (12)$$

계산된 THD가 선형부하시 5%를 초과하면 4.2절에서 언급한 3%를 감소시키고 차단 주파수를 다시 계산한 후 순서대로 재 진행한다. 만일 THD가 선형부하시 5%를 만족하고 비선형 부하시 5%를 초과하면 4.4절에서 언급한 1%를 감소시키고 C_f 값을 재 선정한다. 선형, 비선형 부하시 모두 THD가 5% 이하를 만족하면 설계를 끝마친다.

5. 시뮬레이션 및 실험

표 2에 주어진 사양에 따라 시뮬레이션과 실험을 수행 하였다.

표 2 시뮬레이션을 위한 파라미터

정 격 출 력	2[KVA]	스위칭 주파수	9.54(KHz)
정 격 전 압	110[V]	제어기 시정수	250[us]
제어기 고려시	$L_f=250[\mu H]$	Cost 함수 고려시	$L_f=1456[\mu H]$
	$C_f=40[\mu F]$		$C_f=7[\mu F]$
	$R_f=0.03$		$R_f=0.05$

그림 3과 그림 4는 제어기 시정수를 고려하여 필터 커패시터를 증가시킨 경우의 시뮬레이션과 실험 파형을 보여준다. 시뮬레이션 및 실험결과 출력전압의 THD가 5%이하를 만족하며 두 파형이 유사함을 알 수 있다.

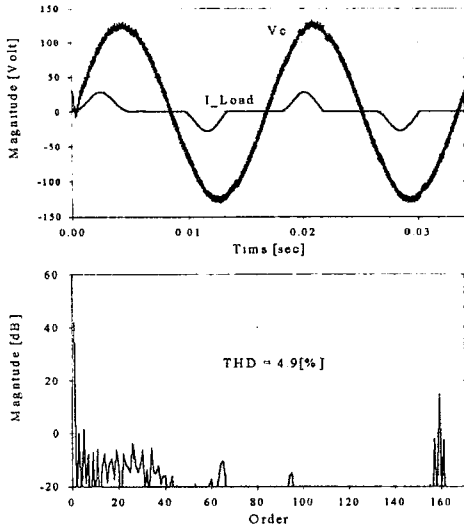


그림 3 제어기 시정수를 고려해 선정된 필터의 선형부하시 시물레이션결과(위) 출력전압과 부하전류 파형(아래) 출력전압의 고조파 스펙트럼

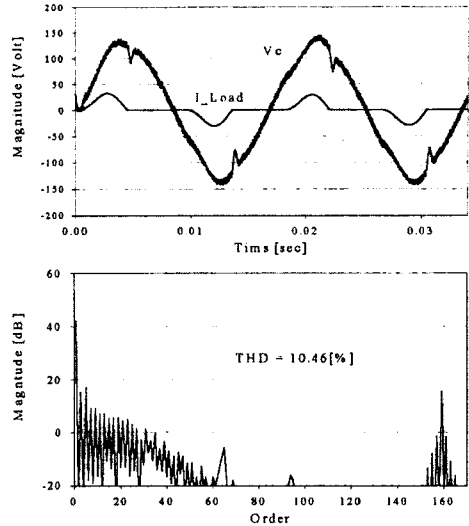


그림 5 Cost 함수로 선정된 필터의 선형부하시 시물레이션 결과(위) 출력전압과 부하전류 파형(아래) 출력전압의 고조파 스펙트럼

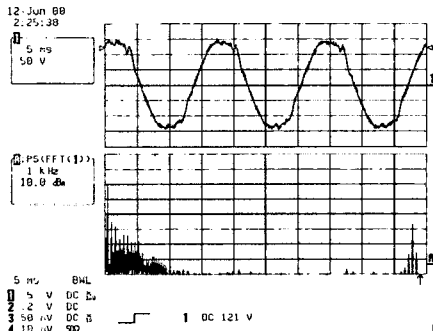


그림 4 제어기 시정수를 고려해 선정된 필터의 선형부하시 실험결과
(위) 출력전압과 부하전류 파형 50[V]/div
(아래) 출력전압의 고조파 스펙트럼 10[dB]/div

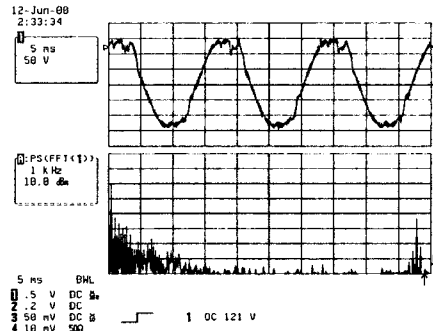


그림 6 Cost 함수로 선정된 필터의 선형부하시 실험결과
(위) 출력전압과 부하전류 파형 50[V]/div
(아래) 출력전압의 고조파 스펙트럼 10[dB]/div

그림 5와 그림 6은 Cost 함수를 이용하여 Cost 함수가 최소가 되는 필터 커패시터와 인덕터를 선정후 시물레이션과 실험을 수행한 결과 파형을 보여준다. 앞의 이론에서 언급한 바와 같이 선형 부하에서는 동일한 THD를 갖지만 비선형 부하에서는 달라짐을 보여준다. 시물레이션과 실험파형의 다소 차이는 제어기의 게인이 정확하게 튜닝되지 않은 관계로 전체의 THD는 차이가 있으나 시물레이션과 실험파형의 고조파 분포 추이는 유사함을 알 수 있다.

6. 결론

본 논문에서는 제어기응답을 고려한 단상 PWM-VSI의 출력 L-C필터 설계에 대한 연구를 수행하였다. 부하전류와 출력전압의 전달함수를 필터 커패시턴스와 제어기를 포함한 시스템 시정수의 관계로 표현함으로써 기존의 개방루프 정상상태에서 설계하던 필터를 제어기를 포함한 비선형부하 조건까지 확대하여 설계 사양을 만족하는 LC필터 설계 방법을 제안하였다.

이러한 설계 절차로 제어기의 실현 가능한 성능에 따라 try and error 없이 한번에 C값을 선정할 수 있었으며 선형이나 비선형 부하 전류에 따른 출력전압의 왜형을 계산할 수 있었다.

제안된 모든 방법은 P.U 단위를 도입함으로써 용량의 가변에도 적용 가능하도록 하였다. 제안된 방법을 이론적인 분석과 ACSL을 이용한 시물레이션을 통하여 타당성을 입증할 수 있었으나 시물레이션과 실험결과 파형의 다른 양상을 보이는 것은 제어기의 게인 튜닝이 제대로 이루어지지 않아 나타나는 것으로 사료된다. 추후 게인을 정확하게 튜닝하여 실험을 할 예정이다.

[참고 문헌]

- [1] S. B. Dewan, "Optimum Input and Output Filters for a Single Phase Rectifier Power Supply", *IEEE Trans. Ind. Appl.*, vol. IA-21, no. 3, pp. 282-288, 1981.
- [2] R. M. Hilloowala, et. al., "Selection and design of inverter output filters for UPS system", *INT. J. ELECTRONICS.*, vol. 91, no. 3, pp. 371-385, 1986.
- [3] 김재식, 최재호, "CVCF용 VSI의 출력필터 설계", 전력전자 학술대회 논문집, pp.287-290, 1999.
- [4] 김재식, 최재호, "계수도법을 이용한 단상 UPS용 인버터 강인제어", 대한전기학회 전력전자연구회 춘계학술대회 논문집, pp.III-A-11, 2000.