

## 브리지형 PWM 변환기 전류제어를 위한 새로운 스위칭 방법의 응용

권병현\*, 오원석\*, 조규민\*, 인치각\*\*  
유한대학\*, 인프라\*\*

### Applications of A New Current Control Switching Strategy for The Bridge Type PWM Converters

Byong-Heon Kwon\*, Won-Seok Oh\*, Kyu-Min Cho\*, Chi-Gak In\*\*  
Yuhan College\*, INFRA\*\*

**Abstract -** In many applications of the bridge type PWM converters as like inverters, AC/DC PWM converters or active power filters, it is necessary to control the input/output current.

This paper presents a new current control switching strategy for the bridge type PWM converters. And variable speed motor control applications fed by current controlled inverter, PWM AC/DC converter applications, active power filter applications and class-D amplifier applications using the proposed new current control switching method are shown.

#### 1. 서 론

인버터 혹은 PWM 컨버터 등과 같은 브리지형 PWM 전력 변환기를 운전하는 경우, 직류전원의 암단락 방지 를 위하여 데드타임을 삽입함으로써 저령에 대비한 출력 전압의 크기 및 위상 오차가 발생하고 고조파가 증가하게 되어 심할 경우 변환기의 정상적인 운전자체가 불가능 하게된다. 또한 시스템의 성능향상 또는 기본적인 기능을 위하여 전류제어가 필요하다. 이를 위하여 여러 가지의 데드타임 보상 기법 및 전류제어 기법이 제안되고 있다.<sup>(1-3)</sup>

한편 데드타임에 의한 영향을 근본적으로 회피하기 위한 방법으로써 전류의 극성에 따라 상암 또는 하암 스위칭 소자의 단독 온오프에 의하여 불필요한 스위칭을 제거함과 동시에 데드타임을 두지 않는 방법이 Bose씨 등에 의하여 제안된 바 있다. 그러나 이 경우 전류극성이 바뀌는 순간의 암단락 방지에 대한 고찰이 미미하여 실용화에는 문제점이 있으며, 검출전류의 채터링에 대한 고려를 하였으나 오히려 이로 인하여 전류 검출계에 극히 짧은 노이즈나 서지가 발생하였을 때에도 채터링에 대비한 회로가 동작되어 일정 시간 동안 스위칭 신호가 차단된다는 것이 단점으로 지적된다.<sup>(4)</sup>

최근 국내 학계에서 이러한 단점을 극복한 휴지기간 최소화 알고리즘이 제시된 바 있다. 여기에서는 비순환 전류형 사이클로컨버터와 부분순환전류형 사이클로컨버터의 동작군 절환 방법을 인버터의 운전에 적용함으로써 전류극성 절환 시의 암단락을 방지하고자 하였다. 그러나 이 경우, 전류 극성 절환 시 전류의 단속 현상이 발생할 가능성이 존재하며, 실제전류를 검출하여 전류 극성 절환 시점을 판단하므로 실용화를 위하여는 정확한 미소 전류 레벨의 검출과 채터링이나 노이즈 등에 대한 대책이 반드시 요구된다.<sup>(5)</sup>

본 논문에서는 브리지형 PWM 컨버터들의 입출력 전류제어 시, 실제전류의 검출에 의존하지 않고 저령전류의 극성 판단에 의하여 전류 극성의 절환이 요구되는 시점에서 1회의 데드타임을 인가하되, 실제 적용되는 데드타임은 인가한 데드타임보다 같거나 작아져 최상의 경우에는 실제 적용되는 데드타임이 없는 새로운 스위칭 방법을 소개하고, 제안한 방법을 인버터에 의한 유도전동

기 구동, AC/DC PWM 컨버터, 능동 전력 필터 및 D급 오디오 앰프에 적용한 실험 결과를 제시함으로써 제안한 스위칭 방법이 실용적으로 유용함을 입증하고자 하였다.

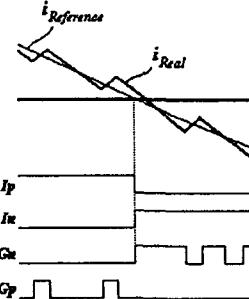


그림 1 스위칭 신호 발생 원리도

#### 2. 브리지형 PWM 변환기 전류제어를 위한 새로운 스위칭 방법

그림 1에 제안하는 새로운 스위칭 방법에 의한 스위칭 신호를 나타내었다. 직류단에서 교류단으로의 전류 방향을 양으로 정의할 때, 저령전류의 극성 신호인  $I_p$ 와  $I_n$ 에 따라서 각각 양의 전류와 음의 전류를 제어하게 되는 상암 스위칭 신호  $S_p$ 와 하암 스위칭 신호  $S_n$ 을 도시한 것이다. 또한  $S_p$ 와  $S_n$ 의 사이에 사용 스위칭 소자의 턴오프 시간에 해당하는 데드타임을 인가함으로써 전류 극성 절환 시의 암단락을 방지하도록 하였다. 그러나 그림에 나타낸 것과 같이 전류가 음에서 양으로 절환되어야 하는 경우에 있어서, 마지막 하암 스위칭 신호가 제거된 시점에서부터 데드타임을 인가하기 때문에 실제 적용되는 데드타임은 최장의 경우 인가한 데드타임과 같고 최소의 경우 전혀 데드타임이 적용되지 않게 된다. 결국 전류의 극성 절환 시 꼭 필요한 데드타임만이 1회 적용되기 때문에 데드타임에 의한 영향은 거의 완전히 무시할 수 있다.

그림 2는 제안하는 스위칭 방법을 구현해주는 하드웨어 회로의 일레이이다. 일반적으로 데드타임을 삽입하여 운전하는 경우의 데드타임 발생회로와 비교하여 볼 때 And Gate 두 개와 한 개의 Not Gate 만이 추가되므로 간단하게 구현이 가능함을 할 수 있다. 특히, 프로세서에 의하여 스위칭 신호를 발생하는 경우에 있어서는 일반적인 방법과는 달리 저령 전류의 극성 절환 시 1회의 데드타임만 인가하면 되므로 인터럽트 처리 등에 의하여 프로세서의 부담을 가중시키지 않고도 쉽게 소프트웨어적으로 처리할 수 있다.

그림 3은 스위칭 신호 발생의 구체적인 타이밍도이다. 변환기 전류 저령의 극성이 어느 시점에서 절환될지를 예측할 수는 없으므로 매 스위칭 신호의 말미에서

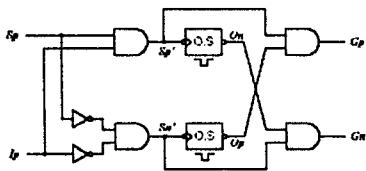


그림 2 구현 하드웨어 일례

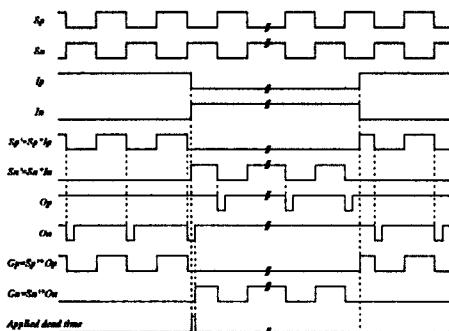


그림 3 게이트 신호 발생 타이밍도

소정의 데드타임을 인가하되 실제 적용되는 데드타임은 지령전류의 극성이 절환되는 순간에만 최소한으로 적용된다. 그림에서,  $S_1$ 과  $S_2$ 는 변조 신호이고,  $I_1$ 과  $I_2$ 는 지령 전류의 극성을 나타내는 신호로 이에 따라 동작될 상하암의 스위칭 소자가 선택된다. 스위칭 신호의 발생 방법을 살펴보면, 먼저  $S_1$ 과  $I_1$ 의 논리곱과  $S_2$ 과  $I_2$ 의 논리곱을 취하여  $S_1'$ 과  $S_2'$ 을 얻어내고 이들의 각 falling edge에서 스위칭 소자의 텐오프 시간에 해당하는 소정의 데드타임을 얻어낸다. 이를 신호를  $O_1$ 과  $O_2$ 라 하면 상하암 스위치에 인가될 게이트신호  $G_p$ 와  $G_n$ 은 다음 식으로 주어진다.

$$G_p = S_1' * O_1 \quad (1)$$

$$G_n = S_2' * O_2 \quad (2)$$

그림에서 알 수 있듯, 데드타임이 모든  $S_1'$ 과  $S_2'$ 의 falling edge에서 발생하긴 하지만 실제로 적용되는 데드타임은 전류극성이 절환 되기 직전의 마지막 데드타임일 뿐이며 이 또한 발생 시점이 최소한 지령 전류 극성의 절환 시점과 같거나 이보다 앞서기 때문에 실제 적용되는 데드타임은  $O_1$  또는  $O_2$ 의 시간보다 같거나 작다. 따라서 그림에서 나타나았듯, 전류 지령의 극성 절환이음에서 양으로 이루어 질 때와 같이 실제 적용되는 데드타임은 전혀 없을 수도 있다.

단상 인버터의 경우로써 전술한 내용을 구체적으로 고찰하기로 한다.

그림 4에서 상암 스위칭 소자의 마지막 게이트신호  $G_p$ 가  $T_{Gp}$ 동안 세트를 유지하다가 리세트 되면  $i_A$ 는 그림 1에 도시한 환류다이오드  $D_p$ 를 통하여 환류하게 된다.  $i_A$ 가 환류에 의하여 감소를 하다가  $i_{Th+}$ 와 만나게 될 때까지의 환류기간을  $T_{Df}$ 라 하자. 스위칭의 한 주기 내의 짧은 기간이므로  $T_{Gp}$ 동안의  $i_A$  평균 변화율과  $T_{Df}$ 동안의  $i_A$  평균 변화율을 같다고 보면 (3)이 성립한다.

$$T_{Df} > T_{Gp} \quad (3)$$

이 때, 데드타임을  $T_d$ 라고 하면

$$T_{Df} \geq T_d \quad (4)$$

를 만족하게 된다면 전류극성 절환시 데드타임은 실제

로 적용되지 않는다. 식 (3)과 식 (4)로부터

$$T_{Gp} \geq T_d \quad (5)$$

가 된다. 이제 인버터의 전압변조율과 스위칭 주기를 각각  $a$ ,  $T_s$ 라고 하고, 부하역률각을  $\alpha$ 라 하자. 또한 현재 스위칭 주기에서 전류의 위상을  $\pi$ 라 근사하면  $T_{Gp}$ 는 식 (6)으로 표현된다.

$$T_{Gp} = \frac{1 - a\sin\alpha}{2} T_s \quad (6)$$

따라서 식 (5)와 식 (6)으로부터 데드타임이 적용되지 않을 조건은 식 (7)이 된다.

$$a\sin\alpha \leq 1 - \frac{2T_d}{T_s} \quad (7)$$

임의의  $a$ 에 대하여 식 (7)을 만족하는  $a$ 의 범위는

$$a \leq 1 - \frac{2T_d}{T_s} \quad (8)$$

가 되고 임의의  $a$  (단.  $0 < a < 1$ )에 대하여 식 (7)을 만족하는  $a$ 의 범위는

$$\alpha \leq \sin^{-1}(1 - \frac{2T_d}{T_s}) \quad (9)$$

가 된다. 이를 부하역률을 이용하여 표시하면

$$\cos\alpha \geq 2\sqrt{\frac{T_d}{T_s}(1 - \frac{T_d}{T_s})} \quad (10)$$

가 된다.

그림 5는 부하역률 및 전압변조율에 따른 데드타임이 적용되지 않는 운전영역을 보여준다. 광범위한 영역에서 데드타임이 적용되지 않는 이상적인 동작을 할 수 있음을 알 수 있다.

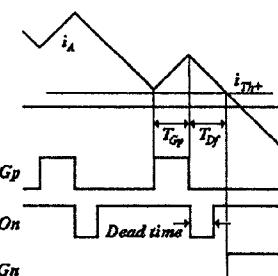


그림 4 전류극성 절환 시의 상황

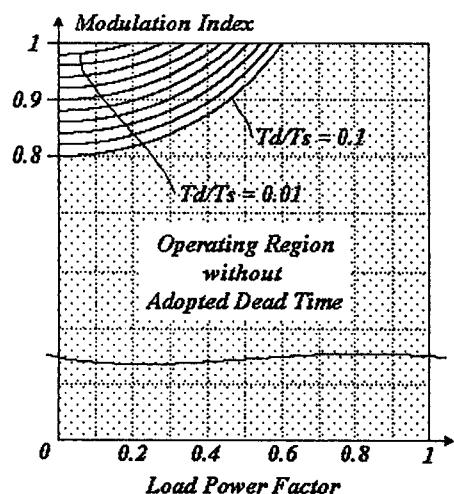


그림 5 데드타임이 적용되지 않는 동작 영역

### 3. 3상 인버터에 의한 유도전동기 구동에의 적용

통상적인 스위칭 방법에 의하여 3상 인버터로 교류 전동기를 구동하는 경우, 데트타임에 의한 출력의 왜형에 의하여 특히 저속 운전의 경우 전류왜곡에 의해 토크 리플이 상당히 증가한다. 심할 경우, 수십 rpm 이하에서는 전동기가 불연속적인 회전을 하게되는 경우도 발생 한다. 본 논문에서 제안한 전류제어를 위한 스위칭 방법의 유용성을 확인하기 위하여 수행된 3상 인버터에 의한 유도전동기 구동 실험 결과를 살펴보기로 한다. 실험에 적용한 주요 정수는 직류링크 전압 200[V], 인버터 스위칭 주파수 15[kHz] 등이다.

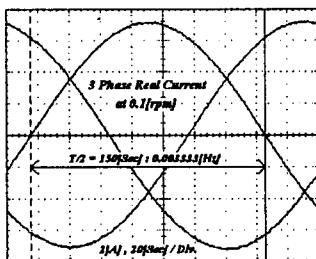


그림 6 0.1[rpm] 시의 3상 전류 파형

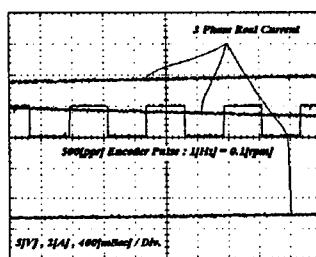


그림 7 그림 6의 세부 파형 및 엔코더 파형

먼저 전동기 극저속 실험결과로, 그림 6은 출력 전류의 주파수를 0.00333[Hz]로 하여 무부하 전동기를 0.1[rpm]으로 운전하는 경우에 있어서의 전동기 입력 단 3상 전류 파형이다. 극 저주파의 출력임에도 완벽한 정현파 전류가 흐름을 확인할 수 있다. 그림 7은 스코우프의 시간축을 짧게 하여 각 상의 전류파형과 함께 회전당 500 펄스를 발생하는 엔코더의 출력 파형을 나타내는 것이다. 펄스 엔코더의 주파수가 1[Hz]이므로 정확히 0.1[rpm]으로 구동되고 있음을 확인할 수 있다. 다음은 전동기의 고속 구동에 적용한 실험 결과로, 그림 8과 그림 9는 각각 3000[rpm] 구동 시의 3상 전류 파형 및 이의 세부 파형이다.

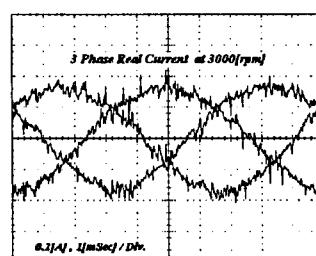


그림 8 3000[rpm] 시의 3상 전류 파형

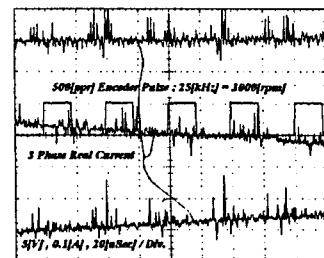


그림 9 그림 8의 세부 파형 및 엔코더 파형

이들은 각각 0.2[A]/Div.과 0.1[A]/Div.으로 관측되었기 때문에 전류 파형에 스위칭 주파수 성분의 전류 와 검출 및 관측계의 노이즈 성분이 포함되어 있는 하나 고속의 전동기 운전 시에도 정현파 전류로 제어되고 있음을 확인할 수 있다.

다음은 전동기 가변속 구동 및 기동/정지 실험결과로, 그림 10은 0.8초 간격으로 전동기 속도를 600[rpm]과 60[rpm]으로 변경한 경우의 전동기 1 상의 전류 파형이며, 그림 11은 0.4초 간격으로 전동기를 600[rpm] 기동 및 정지를 반복한 경우의 전동기 3상 전류 파형이다. 급격한 과도 상태에서도 전동기의 전류제어가 잘 이루어지고 있음을 확인할 수 있다. 끝으로 그림 12는 600 [rpm] 정상상태에서의 전동기 3상 전류 파형이다.

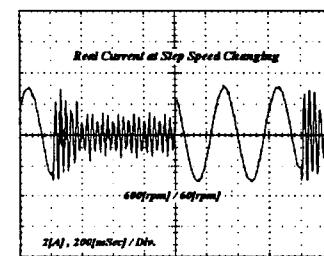


그림 10 가감속 시의 전류 파형

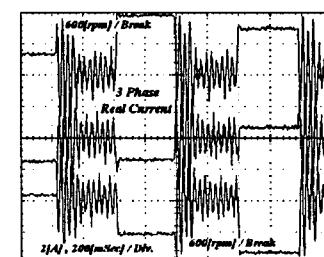


그림 11 기동 및 급제동 시의 전류 파형

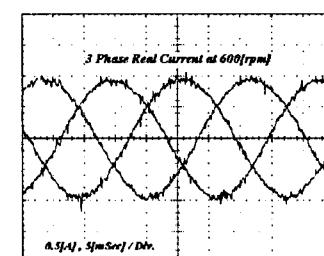


그림 12 600[rpm] 시의 3상 전류 파형

#### 4. 3상 AC/DC PWM 컨버터에의 적용

전원계통의 안정화 및 직류전원의 고성능화를 위하여 점차로 3상 AC/DC PWM 컨버터의 실용이 증가하고 있다. 따라서 본 논문에서 제안한 전류제어를 위한 스위칭 방법을 PWM 컨버터의 운전에 적용한 실험 결과를 제시하고자 한다.

실험에 적용한 주요 정수는 스위칭 주파수 15(kHz), 입력 선간전압 100[V], 입력 필터 인덕턴스 3[mH], 출력 전압 200[V], 출력단 필터 캐패시턴스 250(uF), 부하저항 50[ohm] 등이다.

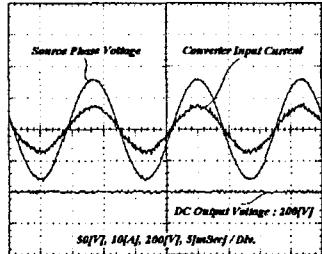


그림 13 PWM 컨버터 입출력 파형

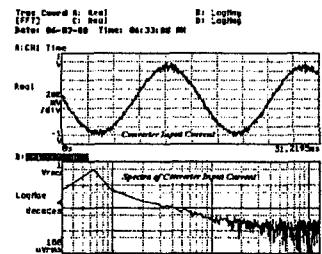


그림 14 입력 전류 스펙트럼

그림 13에 입력 상 전압 및 전류 파형과 함께 직류 출력 전압 파형을 나타내었다. 입력 전압과 전류 파형이 완벽하게 동상으로 유지됨과 전류 파형도 정현파로 잘 유지됨을 알 수 있다. 그림 14는 입력 전류 파형 및 이의 스펙트럼을 보여주는 것으로 로그 스케일임을 감안하면 매우 양호한 상태임을 확인할 수 있다. 200조파까지의 고조파 분석결과, 운전 중 THD는 수 %에서 운전이 됨을 확인 할 수 있었다.

#### 5. 3상 능동 전력 필터에의 적용

다이오드 및 다이리스터 컨버터 등의 전력 변환기는 입력단에 큰 무효전력을 발생시킴과 동시에 고조파 전류를 발생시키므로 이에 의한 전원계통의 불안정성을 해소하기 위한 능동 전력 필터와 관련한 많은 연구가 이루어지고 있다. 본 연구에서 제안한 스위칭 방법이 이러한 능동 전력 필터의 운전에도 유용하게 적용될 수 있음을 보이기 위하여 수행된 실험 결과를 살펴보기로 한다.

실험에 적용된 주요 정수는 다음과 같다. 입력 선간 전압 100[V], 다이리스터 컨버터 부하저항 25[ohm], 능동필터 입력단 필터 인덕턴스 3[mH], 스위칭 주파수 15(kHz), 직류링크 캐패시턴스 250(uF), 직류링크 전압 250[V] 등이다.

먼저 그림 15에 다이리스터 컨버터만 운전하는 경우에 있어서의 입력 전압 전류 파형을 나타내었다. 이 때, 다이리스터 컨버터의 위상제어각은 30도이다. 다음 그림 16은 능동 전력 필터를 적용하여 입력단의 무효저항 및 고조파저력을 모두 보상한 경우에 있어서 다

이리스터 컨버터 입력전류, 능동 전력 필터의 보상 전류 저령치 및 실제치, 보상된 전원 전류 파형을 나타내는 것이다. 과도상태의 전류 추종이 우수함을 확인할 수 있다. 그럼 17은 보상 후 전원 전류 파형의 스펙트럼으로 보상 특성이 매우 양호함을 확인할 수 있다.

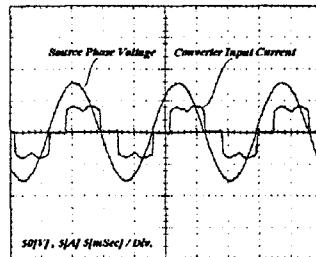


그림 15 다이리스터 컨버터 입력단 파형

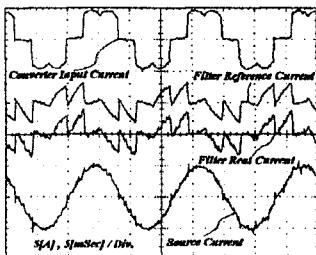


그림 16 부하전류, 보상전류, 전원전류 파형

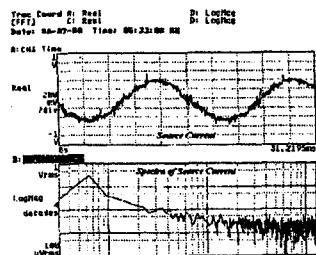


그림 17 전원전류 스펙트럼

#### 6. D급 오디오 앰프에의 적용

통상의 경우 오디오 앰프는 선형 트랜지스터를 사용한 신형 증폭기로 구성된다. 최근 반도체 스위칭 소자의 성능이 향상됨에 따라, 이를 이용한 D급 증폭기를 오디오의 메인 앰프로 사용함으로써 기존의 선형 오디오 앰프가 가지고 있는 저효율이라는 단점을 극복하기 위한 연구가 활발하게 진행되고 있다. 그러나 이러한 D급 오디오 앰프는 최소한 20(kHz) 이상의 주파수 대역을 가져야 하므로 스위칭 주파수를 수 백 [kHz] 이상으로 유지해야하며 이에 따라 사용되는 스위칭 소자의 턴오프 시간이 수십 나노초로 매우 짧다고 하여도, 스위칭 대드 타임을 두어 운전을 할 경우 이에 의한 전압 오차와 출력의 왜곡은 상당한 크기에 이른다. 따라서 전압 제어를 행하는 경우에 있어서도 페루프 제어가 필수적이다.

본 논문에서는 제안하는 전류제어 스위칭 방법이 수백 [kHz]의 고주파 스위칭에도 용이함을 보이기 위하여 3상 풀 브리지 회로를 스테레오 D급 메인 앰프에 적

용한 실험 결과를 제시하고자 한다. 실험에 적용한 주요 정수는 직류전압 24[V], 필터 인덕턴스 45[uH], 등과 부하저항 4[ohm/Channel], 최대 스위칭 주파수 500[kHz] 등이며 스피커의 전류를 직접 측정하는 전류 제어형 앰프로 실험을 수행하였다.

먼저 그림 18과 그림 19는 각각 1[kHz] 구형파 응답을 파형 및 스펙트럼이다. 가청 주파수대의 모든 주파수 성분에 있어 주파수 응답이 매우 양호함을 알 수 있다. 한편, 그림 20과 그림 21은 각각 실제 음악을 재생하는 상태에서의 좌우 채널의 지령 및 실제 파형과 이의 반음 단위의 옥타브 해석 결과이다. 원음이 충실히 재생되고 있음을 확인 할 수 있다.

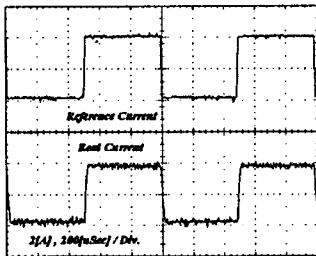


그림 18 1(kHz) 구형파 응답

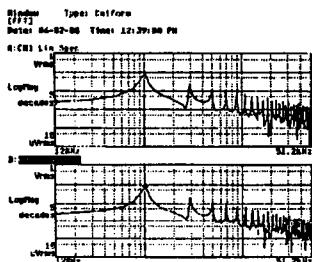


그림 19 1(kHz) 구형파 응답에 대한 스펙트럼

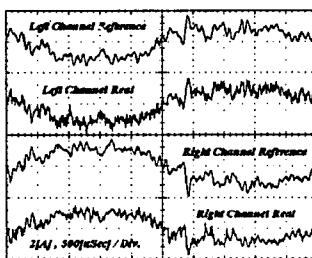


그림 20 음악 재생 시의 추종 파형

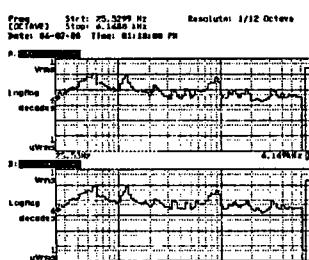


그림 21 음악 재생 시의 옥타브 해석

## 7. 결론

본 논문에서는 브리지형 PWM 변환기의 전류제어를 위한 새로운 스위칭 방법을 제안하고, 이의 구체적인 알고리즘 및 특성을 고찰하였다.

제안한 방법의 경우 전류 극성이 바뀌는 순간 최소한의 데드타임만 적용되기 때문에 변환기 운전 시 암단락 가능성을 거의 배제시킴으로써, 시스템의 안정성을 확보 할 수 있음과 동시에 스위칭 주파수를 구동회로 및 사용되는 전력용 반도체 소자의 한계까지 높이는 경우에 있어서도 그 특성을 유지할 수 있으며 우수한 전류 추종성 능을 가지고 있음을 확인하였다.

각종 브리지형 PWM 변환기에 모두 적용이 가능함을 보이기 위하여, 3상 인버터에 의한 유도전동기 구동실험, 3상 AC/DC PWM 컨버터에의 적용실험, 3상 농동전력 필터에의 적용실험 및 수백 [kHz] 스위칭이 요구되는 D급 앰프에의 적용 실험을 수행하고 그 결과로써 제안한 스위칭 방법의 타당성과 실용성을 입증하였다.

추후 연구과제로는, 본 논문에서 제안한 스위칭 알고리즘을 구현해 주는 전용 칩 설계 및 대용량 산업용 인버터에의 적용 실험 등이다.

본 논문은 유한대학 학술 연구비 지원에 의하여 수행된 연구결과입니다. 학교 당국 및 연구소 관계자분들께 감사드립니다.

## (참 고 문 헌)

- [1] Sugigawa, T. et al, "Fully Digital Vector-Controlled PWM VSI-Fed ac Drives with an Inverter Dead-Time Compensation Strategy". IEEE Trans. IA., Vol. 27, No. 3, pp. 522-559, may, 1991.
- [2] Leggate, D., Kerman, R. J., "Pulse Based Dead Time Compensator for PWM Voltage Inverters". IEEE IECON Conf. Rec., Vol. 1, pp. 474-481, 1995.
- [3] 오원석 외, "공간벡터 전류제어기법을 이용한 벡터제어형 인버터의 dead time 보상", 대한전기학회 하계학술대회 논문집, pp.265-269, 1994.
- [4] Bose, B. K. et al, "Base/Gate Drive Suppression of Inactive Power Devices of a Voltage-FED Inverter and Precision Synthesis of AC Voltage and DC Link Current Waves". IECON Conf. Rec., pp. 1034-1040, 1990.
- [5] 한윤석 외, "인버터 출력파형 개선을 위한 새로운 휴지기간 최소화 알고리즘", 대한전기학회 논문집, 제48B권 5호, pp. 269-277, 1999.
- [6] 조규민 외, "브리지 형태 PWM 변환기의 데드타임 최소화 방법", 대한전기학회 하계학술대회 논문집 F권, pp. 2715-2720, 1999.
- [7] 오원석 외, "PWM 인버터 데드타임의 영향과 대책", 대한전자공학회 회로 및 시스템연구회/전력전자연 구회 합동학술발표회 논문집, pp. 79-89, 1999.
- [8] 조규민, "스위칭 데드타임에 의한 인버터 출력 전압의 오차 해석", 대한전자공학회 논문집 36S-11, pp. 1366-1374, 1999.
- [9] 유완식 외, "PWM 전압원 인버터의 새로운 스위칭 방법", 대한전자공학회 논문집 37SC-3-9, pp. 244-253, 2000.
- [10] 권병현 외, "PWM 인버터 전류제어에 의한 오디오급 앰프 구현", 대한전기학회 하계학술대회 논문집 F권, pp. 2704-2707, 1999.