

2차측에 보조회로를 장착한 풀 브릿지 PWM ZVZCS DC/DC 컨버터

황헌태, 이종규, 김 혁, 이성백
광운대학교 전자공학과

Full Bridge PWM ZVZCS DC/DC Converter with Secondary Auxilliary Circuit.

Hyun Tae Hwang, Jong Kyu Lee, Hyuk Kim, Sung Paik Lee.
Kwang-Woon University.

Abstract - A zero voltage and zero current switching(ZVZCS)fullbridge(FB) PWM converter with secondary auxiliary circuit is proposed. Based on the ZVZCS technique, the ZCS of the lagging-leg switch and ZVS of the leading-leg switch are implemented. And the each secondary side voltage overshoot is decreased by additional secondary auxiliary circuit in this paper. The illustration of its operation principle and the simulation result are presented here.

1. 서 론

최근 고 전력 DC/DC 컨버터는 그 사용의 범위가 점점 넓어지고 있는 추세이다. 이 추세에 발 맞추어 풀 브릿지 DC/DC 컨버터는 다양한 방식으로 발전되어져 왔다. 하지만 기존의 하드 스위칭 풀 브릿지 DC/DC 컨버터는 다음과 같은 단점을 지니고 있다. 첫째로, 높은 주파수에서 동작하는 트랜스의 2차측 다이오드의 역 전류는 풀 브릿지 컨버터에서 메인 스위치의 턴 온 스트레스를 더욱 가중시키고 스위칭 주파수에 비례해서 턴 온 손실을 증가시켰다. 또 한편으로 높은 전류 서지와 di/dt 는 높은 EMI를 유발하였다. 둘째로, 다이오드의 역 회복 특성으로 인해 다이오드에 전압 오실레이션과 높은 전압 서지를 발생시켰다. 이 문제를 완화시키기 위해 다이오드에 R-C 스너버를 사용하였던 기존의 방식은 추가적인 전력의 손실을 초래하게 되었다. 셋째로 높은 주파수에서 동작하는 트랜스포머의 1차측에 있는 누설 인덕터는 풀 브릿지 인버터의 메인 스위치에서 턴 온 스트레스를 가중시켰고 스위칭 주파수에 비례해서 턴 오프 손실을 증가시키게 되었다. 앞서 언급된 한계들을 극복하기 위해 많은 소프트 스위칭 기술이 선보여져 왔다 [1]-[2]. 특히 근래에는 소프트 스위칭 기술과 더불어 컨버터의 1차측과 2차측에 소자나 회로를 추가하여 기존의 단점을 극복하는 여러 가지 연구들이 진행되어 왔다. 따라서 본 논문은 2차측에 보조 회로를 삽입하여 1차측 스위치에서의 ZVZCS를 얻음과 동시에 2차측의 양단 전압 오버슈트를 제한함으로써 회로의 안정동작을 보장하는 회로를 제안하였다.

2. 본 론

2.1 기존의 풀 브릿지 PWM ZVS DC/DC 컨버터

기존의 풀 브릿지 ZVS PWM DC/DC 컨버터는 스위칭 손실을 줄이기 위해 공진 소자의 추가 없이 1차측 스위치에 스위치 캐패시터와 트랜스포머 누설 인덕터 사이의 공진을 이용하여 ZVS를 얻는 방식이었다. 이 방식은 소자의 전압/전류 스트레스가 기존의 하드 스위칭에 비해 상대적으로 낮다는 장점이 있으나 좁은 ZVS 범위,

스위칭 손실과 노이즈의 발생이라는 단점도 가지게 되었다. 특히 경부하에서는 큰 누설 인덕턴스를 필요로 하는데 이것은 큰 환류전류와 도전손실을 야기시켰다. [3]-[4]에서 제안된 컨버터는 lagging-leg의 바깥쪽에 보조 스위치를 추가해서 전 부하에서 ZVS를 보장받고 누설 인덕턴스를 최소화함으로써 듀티 사이클 손실과 DC 특성을 개선하였다. 하지만 전체 시스템의 효율에 영향을 끼치는 보조 스위치의 턴 온, 턴 오프손실은 고려하지 않았다. 이에 [5]의 논문에서 제안된 회로는 기존의 [4]의 논문에서 추가되었던 lagging-leg의 바깥부분의 보조 스위치에 스너버 캐패시터를 추가하여 보조 스위치에 대한 손실을 경감시킨 경우이나 이로 인해 회로의 부피가 커지고 더욱 복잡해졌다는 단점을 지니게 되었다.

[6]의 논문은 phase-shift를 이용하여 회로를 동작시킨 경우이다. 이 기술로 인해 출력이 lagging-leg에서 스위치의 phase-shifting으로 인해 콘트롤 되고 컨버터가 트랜스의 누설인덕터나 접합 용량을 사용하여 ZVS동작을 한다는 장점이 있으나 phase-shift로 인해 전류 환류모드를 가진다는 단점이 있다. 이 환류 전류는 소자와 트랜스에서 도전 손실을 발생시키고 전체 시스템의 효율을 저하시킨다. 안정한 ZVS 동작을 위해서 트랜스는 누설 인덕턴스를 크게 가지거나 트랜스에 직렬로 외부 인덕터가 삽입되어야 하지만, 이것은 높은 환류 에너지를 초래하고,도전 손실을 발생시키며 2차측의 듀티 비 손실을 더욱 가중시키는 결과를 낳았다.

여기서 만약 lagging-leg 스위치가 ZCS로 동작을 한다면 전력전달밀도는 극대화될 수 있을 것이다. 이를 가능하게 하기 위해 2차측에 보조회로를 삽입하여 2차측에서 1차측으로 반영되는 reflected output current를 제거해서 1차 측의 전류 환류 모드에서 발생하는 도전 손실을 효과적으로 줄이는 방식이 최근 사용되고 있다. 하지만 2차측 양단에서 발생하는 전압의 오버슈트성분은 스위치의 정격과 시스템의 안정도를 위협하는 요인이 되었다. [7]에서 제안한 컨버터도 1차측 스위치에서의 ZVZCS 조건과 2차측 정류기의 전압을 클램프하기 위해 보조 회로를 추가한 형태로서 더 넓은 ZVZCS 범위, 소자의 낮은 전압/전류 스트레스 등의 장점들을 가지지만 앞서 언급되었던 단점들을 최소화하지는 못하였다.

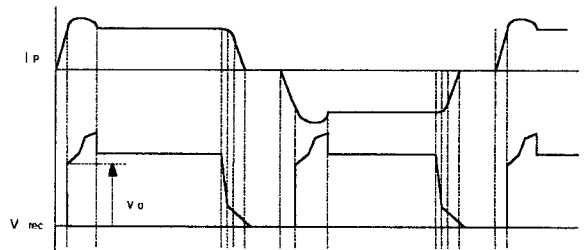


그림 1. 기존 컨버터의 1차측 전류와 2차측 전압파형

그림 1은 기존의 컨버터의 1차측 전류 파형과 2차측 전압파형을 나타낸다. 본 논문은 앞서 언급된 기존의 풀 브릿지 컨버터 회로의 단점을 극복할 수 있는 새로운 회로를 제안하고 있다. lagging-leg에서는 ZCS를 leading-leg에서는 ZVS를 수행함으로써 전력전달 밀도를 향상 시켰고 2차측에 보조 회로를 추가함으로써 앞서 언급되었던 2차측 전압의 오버슈트 성분을 줄여서 스위치의 안정한 동작을 보장할 수 있게 되었다. 또한 낮은 정격의 스위치의 사용이 가능해짐으로써 시스템 구현 단가를 낮출 수 있는 효과를 기대할 수 있게 되었다. 제안된 회로의 동작은 시뮬레이션으로 증명되어졌다.

2.2 제안한 풀 브릿지 ZVZCS PWM DC/DC 컨버터

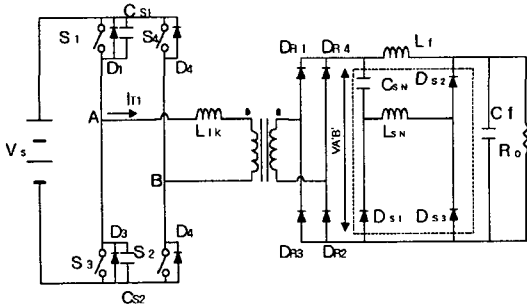


그림 2. 제안한 풀 브릿지 ZVZCS PWM DC/DC 컨버터

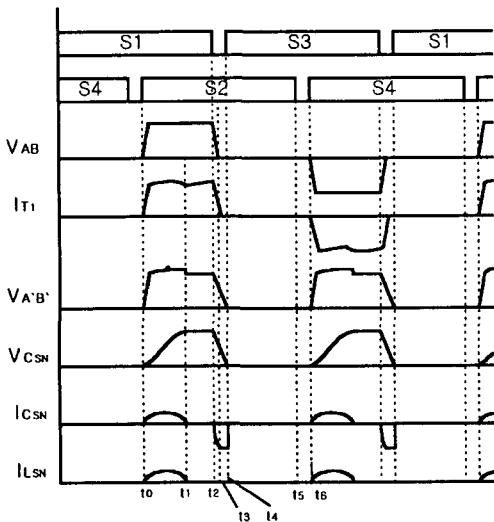


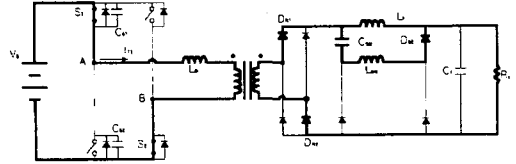
그림 3. 제안한 컨버터의 중요 동작파형

그림 2는 본 논문에서 제안한 컨버터의 회로를 나타내고 있다. 제안한 회로는 기존의 풀 브릿지 ZVS PWM DC/DC 컨버터의 회로에서 2차측에 C_{SN} , L_{SN} 과 3개의 보조 다이오드를 추가한 형태이다. lagging leg에서는 ZCS 동작을 함으로써 기존에 삽입되었던 lagging leg의 스너버 캐패시터는 필요 없게 되었다. 그림 3.은 제안한 컨버터의 중요 동작 파형이다. 여기서 입력전압 V_{in} 은 300V, 출력전압 V_o 은 144V, 출력전력은 2 KW로 주었으며, 스위칭 주파수 f_s 는 30kHz로, 메인스위치의 턴 오프 스너버 C_{s1} , C_{s2} 는 각각 6nF으로 주고 분석에 들어가기로 하였다. 정상상태 동작으로 설명하기 위해서 다음과 같은 3가지의 가정을 한다. 첫째로 모든 소자는

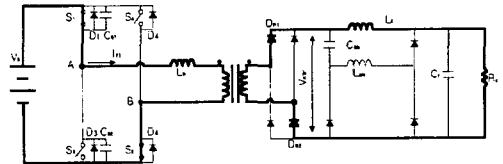
이상적이고, 둘째로 출력 필터 인덕터전류는 일정하며, 셋째로 출력필터 캐패시터가 충분히 크다는 가정을 하여 동작설명을 하면 다음과 같다.

2.3 제안한 컨버터의 동작 모드설명

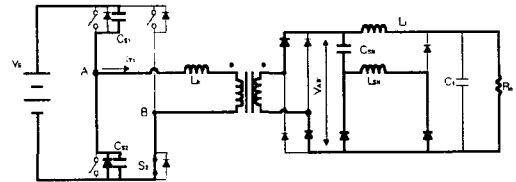
제안된 풀 브릿지 PWM ZVZCS DC/DC 컨버터는 다섯 모드로 나누어서 설명할 수 있다.



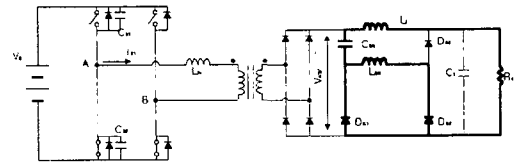
(a) Mode 1. ($t_0 - t_1$)



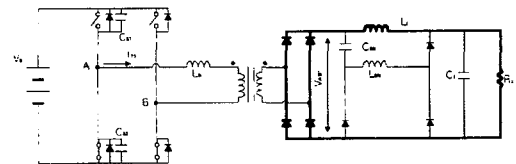
(b) Mode 2. ($t_1 - t_2$)



(c) Mode 3. ($t_2 - t_3$)



(d) Mode 4. ($t_3 - t_4$)



(e) Mode 5. ($t_4 - t_6$)

그림 4. 제안한 컨버터의 회로의 다섯모드 동작

1) Mode 1. ($t_0 - t_1$)

S_1 과 S_2 는 도통하며 1차측 에너지는 2차측으로 전달되며 2차측 전압 $V_{A'B}$ 은 2차측 전류에 비례하여 증가하게 된다. $V_{A'B}$ 가 V_o 보다 클때 C_{SN} 은 충전 시작하고 이때 2차측 전류는 C_{SN} , L_{SN} , D_{S2} 와 L_f 를 통해 흐르며 나머지 보조 다이오드는 차단상태이다. C_{SN} 과 L_{SN} 은 서로 공진을 하며 에너지를 교환한다. 이때 C_{SN} 은 완전 충전이되고 L_{SN} 은 에너지를 D_{S2} 를 통해 내보낸다.

2) Mode 2. ($t_1 - t_2$)

Mode 1에서와 같이 S_1 과 S_2 는 도통상태이며 C_{SN} 은 완

전충전된 상태이므로 전류는 더 이상 흐르지 않고 전압도 그 상태를 유지하며 전류는 L_r 를 통해서 흐르게 된다. 이때 D_{S_2} 와 D_{S_1} 이 도통이 되지만 L_{SN} 양단 전압이 '0' 이므로 전류는 흐르지 못한다. 여기서 $V_{A'B}$ 는 $V_{C_{SN}}$ 과 같기 때문에 같은 파형이 나타난다.

3) Mode 3. ($t_2 - t_3$)

S_1 은 차단되며 C_{S_1} 은 V_s 까지 충전이 되고 C_{S_2} 의 충전된 에너지는 L_{lk} 의 에너지로 사용이 된다. C_{SN} 은 방전을 시작하며 D_{S_1} , D_{S_2} 는 도통이 되어 1차측 전류가 L_{lk} 로 인해 지연되는 것을 막고 Mode 4가 되기 전에 '0'이 되도록 영향을 준다. 이 Mode 3가 끝나기 직전 V_{AB} 는 '0'이 되므로 스위치 S_3 는 영 전압에서 도통할 수 있는 조건이 된다.

4) Mode 4. ($t_3 - t_4$)

V_{AB} 와 I_{T_1} 은 '0' 이므로 2차측에 전달되는 에너지는 없고 보조회로의 $V_{C_{SN}}$ 이 더 높기 때문에 정류 다이오드는 차단 상태가 된다. C_{SN} 은 계속 방전상태이고 D_{S_1} , D_{S_2} 는 도통 상태를 유지한다.

5) Mode 5. ($t_4 - t_6$)

C_{SN} 이 완전히 방전된 후, 정류 다이오드 4개는 환류 다이오드로써 동작을 하여 모두 도통하게 된다. 이 구간에서 필요 없는 도통손실 등은 거의 제거된다. 1차측 전류는 계속 '0'상태를 유지하기 때문에 S_2 는 영전류 조건에서 차단될 수 있다. 그래서 스너버 캐패시터가 없는 상태에서 turn-off 스위칭 손실을 최소화 할 수 있다.

2.4 제안한 회로의 시뮬레이션 결과

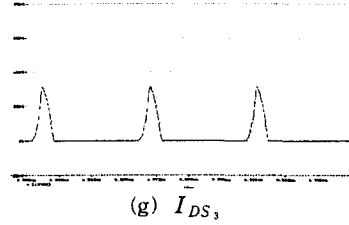
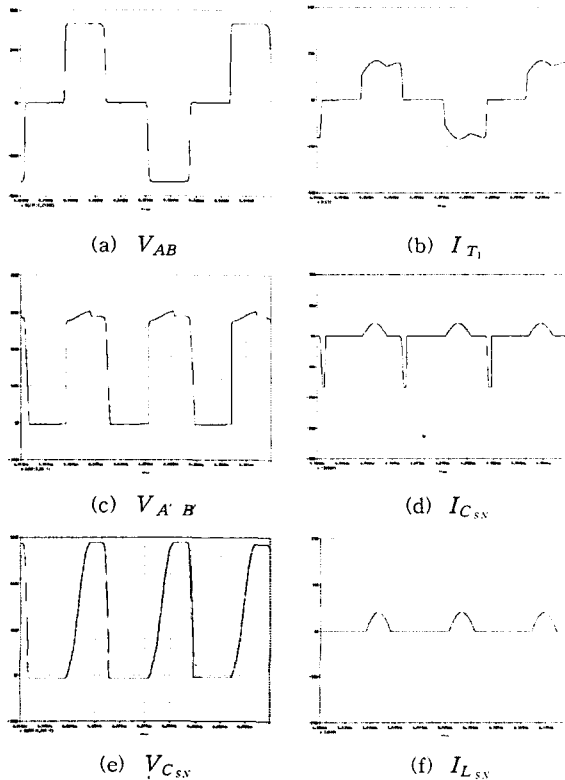


그림 5. 제안한 회로의 시뮬레이션 파형

그림 5는 제안한 회로의 시뮬레이션 파형을 나타낸다. 1차측 전류는 1차측 전압이 0으로 떨어진 후에 빠르게 reset 되며 환류 구간 동안에도 유지된다. 1차측 전류의 하강 기울기는 상승 기울기와 거의 동일하며 이것은 아주 짧은 리셋 시간을 가능하게 한다. 또한, 그림 4에서 보듯이 C_{SN} 이 방전하는 동안에 1차측 전류도 0으로 감소한다. 그러므로 lagging-leg의 스위치는 영 전류에서 턴 오프 되고, 2차측에 추가된 회로로 인해 2차측 양단 전압의 오버슈트 성분도 확연히 줄어들게 되었으며 1차측 전압이 0이 되는 동안 발생하였던 도전 손실도 줄일 수 있게 되었다.

3. 결 론

제안된 풀 브릿지 PWM ZVZCS DC/DC 컨버터가 회로와 함께 설명되어지고 시뮬레이션으로 증명되었다. 제안된 회로는 leading-leg에서 ZVS lagging-leg에서는 ZCS를 수행함을 볼 수 있었다. 그리고 수동소자의 추가 없이 2차측에 삽입된 보조회로로 인해 더욱 넓어진 ZVZCS 범위와 높은 duty cycle, 1차측에서의 경감된 도전손실을 얻을 수가 있었다. 제안된 회로로 인해 lagging-leg 스위치에서 턴 오프 스너버 없이 스위칭손실이 증가하지 않았고 2차측 양단의 전압 오버슈트 성분의 감소로 시스템의 안정한 동작을 보장하였다. 이로 인해 제안한 회로는 1차측의 스위칭 소자의 정격을 낮추는 것을 가능하게 하였고 결과적으로 전체 시스템의 단가를 줄일 수 있는 결과를 가져오게 되었다. 이러한 장점들로 인해 제안된 컨버터는 고 전력, 고 주파수의 시스템에서 널리 사용될 수 있다.

[참고 문헌]

- (1)Yimin Jiang,et al,"Soft-Switching of IGBTs with the help of MOSFETs in bridge-type Converters" IEEE PESC'93 PP151-157,1993
- (2)Ivo Barbi,et al "A half-bridge Zero - Voltage - Switching pulse-width modulated DC-to-Dc Converter",IEEE Apec'91 PP140-145,1991
- (3)G.Hua,C.S.Leu,"Novel Zero Voltage Transition PWM Converter" IEEE-PESC Conf.Rec.,PP538-544 1993
- (4)Jung G.Cho,Juan A.Sabate,F.C.LEE "Novel Full Bridge Zero-Voltage-Transition PWM DC-DC Converter for High Power Applications"IEEE-APEC Conf.Rec. PP143-149 1994
- (5)Dong-Yum Lee,Byoung-Kuk Lee,Dong-Seok Hyun "An Improved Full-Bridge Zero-Voltage-Transition PWM DC/DC Converter with Zero-Voltage/Zero-Current Switching of the Auxiliary Switches" IEEE-APEC'98 PP 816-822 1998
- (6)Byeong-Ho Choo,Byoung-Kuk Lee"A Novel Second-ary Clamping Circuit Topology for soft switching Full-Bridge PWM DC/DC converter" IEEE-APzEC 98. PP840-845 1998.
- (7)Jung G. Cho,Ju W.Baek,Chang Y.Jeong "Novel Zero-Voltage and Zero-Current-Switching(ZVZCS) Full Bridge PWM Converter Using A Simple Auxiliary Circuit."IEEE-APEC 98 PP834-839 1998