

혼합송전선로에서 고저항 지락사고시 케이블 과도현상 해석 및 전력케이블 시스 접지저항에 따른 CCPU 과도특성 모의

정 채균* 이 증 범
원광대학교

Modeling and Transient Analysis of Cable in Combined Transmission Line with HIF and Analysis of Transient Characteristic in CCPU of Uderground Cable

Che-Kyun Jung Jong-Beom Lee
Wonkwang University

Abstract - This paper describes the modeling and transient analysis of cable in combined transmission line under high impedance fault(HIF). And also, transient characteristic analyzed on cable covering protection unit(CCPU) is presented. Modeling of the combined transmission line is established in PSCAD/EMTDC V3. The required data to analyze the transient phenomena is given from the actual system. The results show the HIF modeling in cable, fault current according to the value of fault resistance. And also when the value and method of grounding resistance is changed in CCPU, simulation results are presented.

1. 서 론

고저항 지락사고는 고저항의 접촉으로 발생하며, 고장발생 초기에는 도체와 대상물체 사이에 절연이 파괴되어 아크가 발생하고 완전한 절연파괴에 따른 일반적인 지락사고로 천이하는 것이 보통이다[1]. 현재까지 고저항 지락사고의 과도현상 모의는 가공선로를 대상으로 많은 연구가 이루어져 왔으며, 이에 대한 많은 보호계전 알고리즘도 제안되었다. 하지만 케이블에서의 고저항 지락사고에 대한 연구는 활발히 이루어지지 않고 있다. 비록 가공선로에 비해 발생빈도는 적지만 매설 케이블 인근에서 건설이 활발히 이루어지고 있는 요즘 직접매설식 지중 송전케이블에서의 고저항 지락사고 발생은 증가할 것으로 사료된다. 따라서 이에 대한 연구는 지속적으로 이루어져야 한다.

따라서 본 논문에서는 고저항지락사고 발생시 케이블 도체 및 시스에 발생하는 과도해석을 하기위해 PSCAD/EMTDC V3를 이용하여 혼합송전선로를 모델링하였고, 케이블 도체와 시스 사이에 아킹모델(Buchholz)을 제시하여 고저항 지락사고 발생시 케이블 도체 및 시스에 유기 되는 과도현상을 모의하였다.[2] 이는 혼합송전선로에서의 새로운 보호계전 알고리즘 개발에 기여할 것으로 사료된다. 또한 방식층 보호장치(CCPU)가 설치되어 있는 송전케이블에서의 고장시 접지방식(3선 일괄접지, 3선 개별접지)과 접지저항에 따라 CCPU에 흐르는 전류값을 비교하여 등가저항 모델을 제시함으로써 경제적인 측면의 효율성 연구에 대한 기초를 마련하였다.

그리고 모델계통 고장해석을 위해 기존에 주로 사용했던 EMTD와 이의 그래픽적 표현인 ATPDraw 대신에 처음으로 PSCAD/EMTDC V3를 사용하였다. 이 프로그램은 컴파일링이나 플로팅이 EMTD에 비해 간단하고 선로정수를 쉽게 구할 수 있으며 모델구성과 프로그램 이해가 V2에 비해 쉽다는 장점이 있다. 이를 최대한 이용하여 크로스 분당된 지중 송전계통 모델과 혼합계통 모델을 제시하여 과도현상을 모의함으로써 효율성 입증과 각 중 과도현상 해석에 기여하는 기틀을 마련하였다.

2. 고저항 지락사고 모델계통 구성 및 시뮬레이션

2.1 고저항 지락사고 데이터

가공선로와 지중선로가 혼합된 L S/S 와 C S/S 양단의 소스 모델에 필요한 데이터는 정상분, 영상분 임피던스와 모션전압이다. 표 1에서는 Source 정상분, 영상분 %Z를 식(1)을 이용해 Z[Ω]로 변환하여 크기와 위상각으로 표현했으며, 모션전압은 154[kV]로 하였다.[1],[3]

$$Z [\Omega] = \%Z \cdot \frac{10 [(kV)_{base}]^2}{(kVA)_{base}}$$

$$Z [\Omega] = \%Z \cdot 2.3716 [\Omega] \quad (1)$$

식 (1)은 기준용량 100(MVA)와 기준전압을 154[kV]로 하여 환산한 임피던스 계산식이다.

표 1. Source 임피던스

Source	정상분 [%Z]	영상분 [%Z]	정상분 [Z]	영상분 [Z]
L S/S	0.052+j0.734	0.112+j0.609	1.75∠85.95°	1.47∠79.58°
C S/S	0.057+j0.748	0.148+j0.630	1.78∠85.64°	1.53∠76.78°

2.2 모델계통

본 논문에서 사용된 모델계통은 154[kV] 가공선로와 지중선로가 혼합된 실제통과 유사한 모델이며 시뮬레이션에 사용된 지중케이블은 직접매설식으로 포설된 CV 2000 mm²를 선택하여 모의하였다.

2.2.1 모델계통 1

그림 1은 고저항 지락사고 해석모델 단선도로 가공선로의 구간 10(km)와 지중 케이블은 9구간으로 나누어 모의 하였으며 매설길이는 3.65(km)이다. 케이블 포설형태는 직접매설식이며, 시스 접지방식은 두 구간은 대기간 접지방식으로 크로스 분당하고, 한 구간은 직접접지한 형태를 반복하여 9구간을 모의 하였고, 접지저항은 10[Ω]으로 하였다. 케이블 구간별 접지상태와 선로길이를 표 2에서 제시하였다.

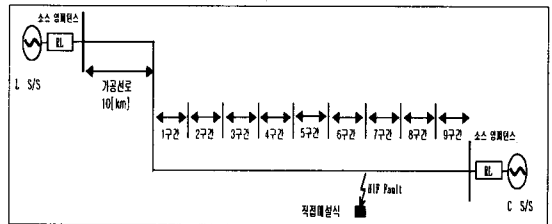


그림 1. 고저항지락사고 해석모델 단선도

2.2.2 모델계통 2

그림 2는 가공선로와 지중선로가 혼합된 선로의 모델이다. 선로고장 모의를 위해서 LINE/CABLE Information Component를 컴파일링 하여 LINE/CABLE의 선로정수를 구하였고, Interface Component를 이용해 그림 2처럼 모델링 하였다. CV 2000 mm²의 입력자료는 표 3에서 제시하였다. 기존에는 EMTD가 송전계통에서 각종 과도현상 해석에 주로 사용되었으나 본 논문에서는 처음으로 PSCAD/EMTDC V3를 이용하여 지중케이블 1상(C상)에서의 고저항 지락사고 발생시 케이블 도체 및 시스에 유기되는 과도현상을 모의하였다.

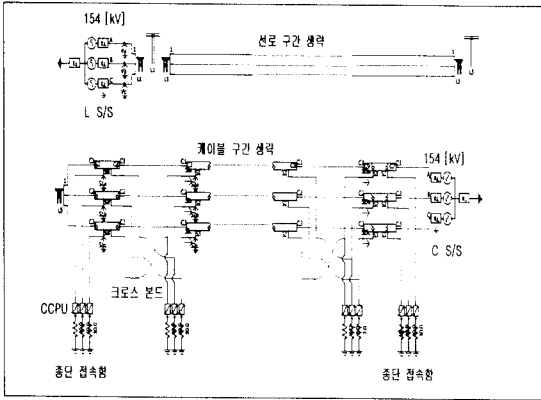


그림 2. PSCAD/EMTDC를 이용한 모델계통

표 2. 케이블 선로길이 및 접지상태

구 간	1구간	2구간	3구간	4구간	5구간
선로길이[m]	350	350	450	450	450
접지상태	△	△	○	△	△
구 간	6구간	7구간	8구간	9구간	고장구간 (6구간)
선로길이[m]	450	450	350	350	
접지 상태	○	△	△	○	

[직접접지: ○ 크로스본드접지: △]

표 3. CV 2000 mm²의 입력자료

종류 단위	도체	절연체	시스	방식층
m	0.0269	0.0519	0.0654	0.0699

2.3 아크모델 구성

고저항 지락사고시 발생하는 아크는 대지의 상태에 따라 많은 영향을 받는다. 예를들어 도체-시스-대지의 접촉부에 발생하는 공극의 길이는 습한상태와 건조한상태에서 차이를 보인다. 대지가 습하면 도체는 시스와 대지사이에서 공극의 길이가 적어져 고장전류는 건조한 대지에서와 다른 아크파형이 정현파에 가까운 파형이 될 것으로 사료된다. [1], [3]

본 논문에서는 이미 밝혀진 아크전류 파형을 근거로 하여 직접매설된 지중케이블의 도체와 시스 사이에 아크를 발생시켜 건조한 대지상태에서 발생하는 고저항 지락사고를 시뮬레이션 하였다.

2.3.1 아크모델

본 논문에서 사용한 아크모델은 EMTP 적용을 위해 제시된 Buchholz HIF 모델로 EMTDC에서 그림 3 처럼 각각 2개의 다이오드와 DC전압원을 역병렬로 연결한 형태로 케이블 도체와 시스 사이에 모델링 하여 제시하였으며, DC전압원의 크기를 이용하여 그림 4와 같은 고장전류 파형을 구현하였다. [1-5] 이 모델을 택한 이유는 실제 케이블에서의 고저항 사고시 저항의 변화가 적고 거의 일정한 아크가 지속될 것으로 사료되기 때문이다.

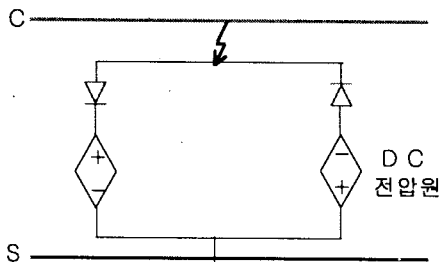


그림 3. EMTDC를 이용한 HIF 모델

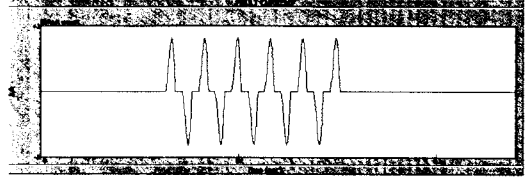


그림 4. 고장전류 파형

2.4 시뮬레이션 결과 및 고찰

2.4.1. 전원단 및 시스 과도현상 해석

아크모델의 DC전압원은 각각 100[kV]로 설정했으며, EMT DC 시뮬레이션에서 케이블의 도체와 시스 대지간의 고저항 지락사고가 0.061[S](0°)에 시작하여 0.08[S]간 지속되도록 모의 하였다. 이 경우 C S/S에서의 고장전류와 중단접속함에서의 시스유기전압과 전류 또한 고장점에서의 RMS 전압과 전류, 임피던스를 시뮬레이션 하였다.

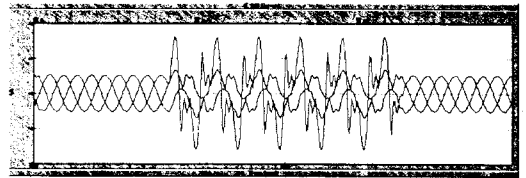


그림 5. C S/S 3상 전류 파형

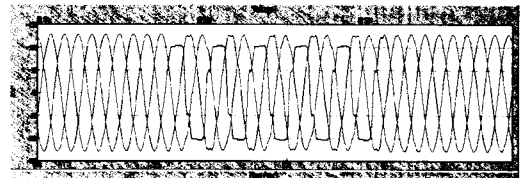


그림 6. 3상 전압파형

그림 5와 6은 C S/S에서 바라본 케이블 도체에 흐르는 3상의 전류와 전압을 그래프로 나타낸 것이다. C상에서의 고장전류 최대값은 2.45[kA]이며, 왜형의 전류 파형을 볼 수 있다. 이는 고저항 지락사고시 발생하는 아크의 영향으로 사료된다.

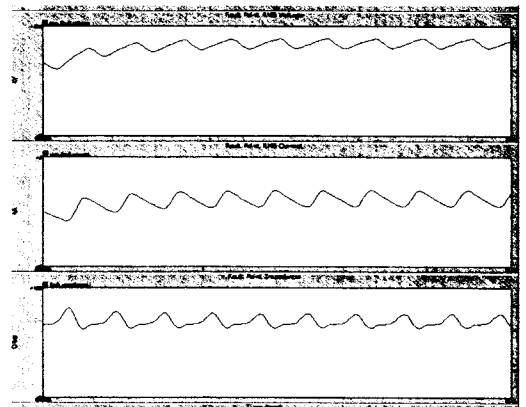


그림 7. 고장점에서의 고장 전압, 전류, 임피던스

그림 7은 고장점에서의 임피던스, 전압 및 전류를 나타내고 있다. 이 때 도체에 걸리는 전압은 80~90[kV]이고, 전류는 1~1.5[kA]이며 이에 따른 임피던스는 60~75[Ω]으로 나타났다.

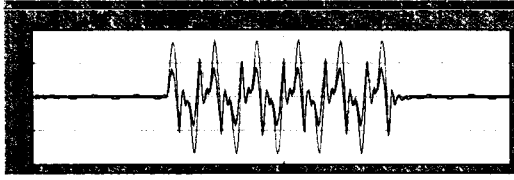


그림 8. 중단 접속함에서의 시스템 유전압

그림 8은 C S/S 중단 접속함에서의 케이블 시스템 유전압 및 전류파형을 나타낸 것이다. 시스템 유전압은 정상상태시 61(V)로 허용범위를 초과하지 않았으나, 고저항 지락사고시 3.4(kV)까지의 전압이 아크에 의한 외형의 형태로 유지되었다. 또한 전류는 정상상태시 10(A)로 흐르다가 고장시 최대 338(A)의 전류가 유지됨을 알 수 있다.

2.4.2 시불변 고저항 지락사고시 시스템유전압

표 4. 고저항 변화에 따른 시스템유전압 (최대값)

순서	고장저항값(Ω)	시스템유전압(kV)
1	500	1.04
2	100	1.13
3	50	2.29
4	25	4.5

시불변일 경우의 고저항일 경우 저항별로 고저항 지락사고시의 현상을 분석하기 위해 고장저항값에 따른 케이블 도체와 시간 1선지락사고시 중단 접속함에서의 시스템 유전압을 해석 하였다. 표 4에서처럼 500 [Ω]일 때 시스템 유전압은 1.04(kV)에서 25(Ω)에서는 4.5(kV)로 점차 증가하였다.

3. CCPU 접지저항에 따른 과도현상 비교

3.1 모델계통 및 CCPU 접지 비교

현재까지 지중송전케이블이 포설되어 있는 형태를 보면 방직층 보호장치(CCPU)접지가 3선 일괄로 접지되어 있는 경우와 개별접지되어 있는 경우를 볼 수 있다. 본 논문에서 전력구 방식으로 포설된 CV 2000 mm²를 모델링하여 도체와 시간간의 1선 지락고장시 개별접지와 일괄접지 하였을 때 CCPU에 흐르는 고장전류값을 비교하여 해석하였다.

표 5. CCPU 접지방식 및 접지저항

Case	접지방식	접지저항	Case	접지방식	접지저항
A	개별접지	R	C	개별접지	3R
B	일괄접지	R	D	일괄접지	R/3

(R=10(Ω))

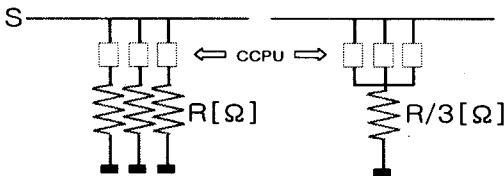


그림 9. 개별접지와 일괄접지 모델

R(Ω)으로 개별접지한 경우 일괄접지 등가저항은 R/3(Ω)이다. 즉, Case A와 Case D, 그리고 Case B와 Case C는 같은 등가저항이라고 사료된다. 이를 증명하기 위해 시스템은 대지간 접지방식과 직접접지로 하였고, 케이블 중단접속함과 대지간 접지방식 장소에 CCPU를 설치한 모델을 시뮬레이션하였다.

3.2 시뮬레이션 결과 및 고찰

Case A와 D는 고장발생 초기에 3.0(kA)까지 상승하다가 1.5(kA)의 전류가 흐름을 알 수 있다. 이는 Case B와 C의 전류에 비해 2배이상의 차이를 보이고 있다.

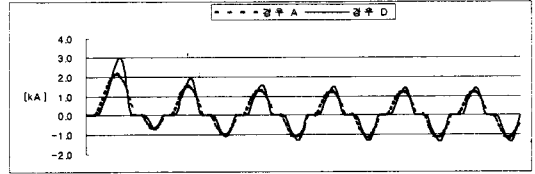


그림 10. 경우 A와 D의 CCPU에 흐르는 전류 비교

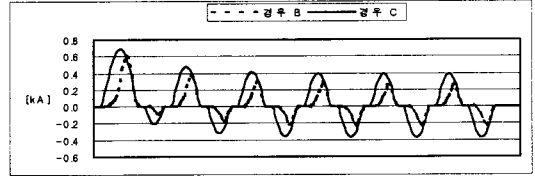


그림 11. 경우 B와 C의 CCPU에 흐르는 전류 비교

그림 10과 11에서는 각 경우의 CCPU에 흐르는 전류값을 비교하여 그래프로 표현하였다. Case A와 D, 그리고 Case B와 C에서 약간의 오차가 발생했으나 오차범위가 적고 서로 동가저항임을 알 수 있다. 또한 A,B,C의 방식보다는 D의 방식이 CCPU 접지에 효과가 있을 것으로 사료되며 이를 근거로 각 방식 마다 장 단점을 면밀히 판단하여 실제통에 적용한다면 접지특성 향상 및 경제적인 효율성에 기여할 것으로 생각되며 이에 대한 지속적인 연구가 필요하다고 사료된다.

결론

본 논문에서는 PSCAD/EMTDC V3를 이용하여 혼합송전선 케이블에서의 고저항지락사고 및 시스템의 크로브딩 및 CCPU 모의가 가능함을 보였으며 고저항 지락사고시의 도체 및 시스템에 미치는 영향과 1선지락시 접지저항에 따라 CCPU에 유지되는 전류를 해석하였다. 연구를 통해 얻어진 결과를 정리하면 다음과 같다.

1. 케이블 도체와 시스템 사이에 아크발생시 C S/S에서 바라본 도체와 시스템의 전류와 전압은 아크와 시스템의 영향으로 아크파형 보다 더욱 왜형의 파형을 도출되었다. 고장점에서의 임피던스는 60~75(Ω)이다.
2. 시불변 고저항 지락사고시에는 고장저항이 감소함에 따라 시스템 유전압이 점차 증가함을 알 수 있다.
3. 케이블 고저항 지락사고의 과도해석으로 새로운 보호계통 알고리즘 개발에 기여할 것으로 사료된다.
4. 접지저항에 따라 CCPU에 흐르는 전류는 A,D 와 B,C가 2배이상의 차이를 보이며 서로 등가를 이루고 있다. A,B,C 방식에 비해 D방식이 가장 우수한 것으로 사료되며 이에 대한 타당성 및 경제성을 분석하여 실제통 적용을 위해 지속적인 연구가 필요할 것으로 생각한다.
5. 본 논문에서 제시한 다양한 케이블 모델계통 및 고장모의와 결과는 PSCAD/EMTDC V3에 대한 이해를 쉽게 할뿐만 아니라 정확하고 효과적인 전력계통 과도현상 연구에 기여 할 것으로 사료된다.

(참고 문헌)

- [1] 전력연구원 "직접접지계통 송전선로 고저항 지락보호대책 연구", 전력연구원, 1997.7
- [2] V. L. Buchholz, et al., "High Impedance Fault Detection Device Tester", IEEE Trans. on Power Delivery, Vol. 11 No. 1, Jan. 1996.
- [3] 박성훈, 이종범 "송전계통에서의 EMTDC를 이용한 고저항 지락사고 특성분석에 관한 연구", 원광대 공업기술 개발 연구소, Vol. 16, 1996
- [4] 김철환, 최종병, 변성원, 김일동, 한경남, "EMTP를 이용한 고저항 아크사고의 모의" Trans. KIEE, Vol. 46, No.10, Oct. 1997.
- [5] Dennis Woodford, "Introduction to PSCAD/EMTDC V3", Manitoba HVDC Research Centre, Mar. 31, 2000