

단상 능동 전력 조절 장치를 위한 새로운 제어 기법

윤재식, 서영조, 임병국*, 김상우, 전희종
 숭실대학교, 충주대학교*

A New Control Method for Single-Phase Active Power Line Contioners

Jae-shik Yoon, Young-cho Seo, Byung-kuk Lim*, Sang-woo Kim, Hee-jong Jeon
 Soongsil University, Chungju University*

ABSTRACT

A new control method for single-phase shunt active power line conditioners(APLC's) operated under zero average power consumption is proposed in this paper. The amplitude of the sinusoidal source current which is in-phase with the source voltage can be determined from the average value of the instantaneous load power. Then the command current for the shunt APLC is obtained by subtraction the source current from the load current. Neither bulky filter nor time-consuming computation is required. The shunt power compensator supplies all the harmonics of the load current and the source only supplies the fundamental component. Experimental results on a prototype verify the feasibility of the presented scheme.

1. 서론

최근 전력용 반도체 소자에 관한 기술 혁신과 더불어 전력 변환장치는 반도체 소자의 소형화, 고성능화되면서 여러 분야에 많은 응용이 이루어지고 있다. 일반적으로 전기 에너지는 부하의 특성에 따라 필요한 형태로 변환되어야 하므로 전기에너지 응용분야에 전력변환 기술이 매우 중요한 역할을 담당하고 있다[1].

그러나 이러한 비선형 부하와 스위칭 소자를 가진 부하의 증가에 따른 왜곡된 입력 전류의 파형을 개선하기 위해 최근에 많은 연구인들은 역률 개선에 초점을 맞추어 연구를 하고 있다[2]. 하지만 이러한 시스템에 의해 다루어진 전력량은 입력과 부하 사이에 직렬로 연결되어져 있기 때문에 제한되어진다. 반면, 병렬 APLC는 무효 전력원으로 고조파 전류를 시스템에 주입한다. 제안된

병렬 APLC를 가진 전력 시스템의 블록 다이어그램이 그림 1에서 보여준다. 전압원 PWM 인버터는 일반적으로 병렬 APLC의 전력 회로로 적용된다. 이상적으로 보면, 병렬 APLC는 어떠한 실효전력도 공급하거나 소비하지 않는다. 따라서 모든 부하전력은 입력에 의해 공급되어지며 단위 입력 역률을 맞추기 위해서는 입력 전류 $i_s(t)$ 는 정현파이며 입력 전압과 동위상이 되도록 제어해야한다. 다시 말해서 보상전류 $i_h(t)$ 는 부하 전류 $i_L(t)$ 의 모든 고조파 성분을 포함하게 된다.

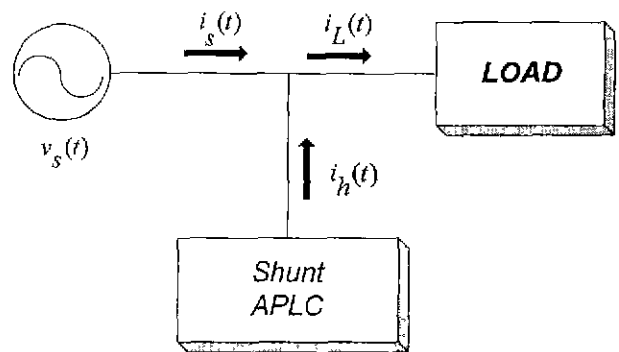


그림 1 전체 시스템의 블록다이어그램
 Fig.1 The block diagram of a power system

부하 전력의 무효 성분만을 공급하는 병렬 APLC를 위한 시간 영역에서 제안된 보상 방법은 두 가지가 있다. 첫 번째는 왜곡된 입력 전류의 기본파 성분을 뽑아내기 위해서 60Hz 필터를 사용하는 방법이다. 이 방법은 필터의 차수가 높아지거나 낮은 차단 주파수가 요구되기 때문에 비용의 증가를 초래한다. 두 번째 방법은 순시 무효 전력을 계산하는 방법인데 이것은 계산량이 다소 복잡하다. 본 논문에서는 전력 소비가 없는 병렬 APLC를 위한 전형적인 제어 방법을 제안했다. 입력 전류의 크기는 순시 출력 전력의 평균값으로 결정된다. 병렬 APLC를 위한 전류 지령치는 부하 전류와 입력 전류의 차에 의해 얻을 수 있다.

따라서 본 논문에서는 이에 대한 시뮬레이션 및 실험을 통해 제안된 방법의 타당성을 입증한다.

2. 본론

2.1 시스템의 기본 이론

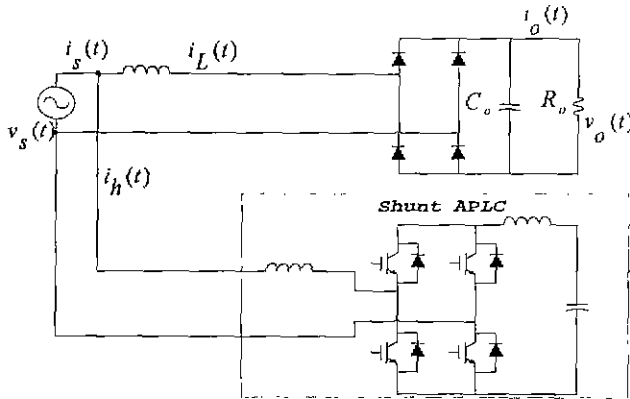


그림 2 제안된 단상 전력 시스템
Fig. 2 The discussed single-phase power system

그림 2는 병렬 APLC를 위한 단상 전력 시스템의 블록 다이어그램이다. 부하는 전파 다이오드 정류기를 통해 공급되어진다. 여기서 $i_L(t)$ 는 기본파 성분 $i_{L1}(t)$ 와 모든 고조파 성분이 포함된 것이다. 만약 보상 회로가 없다면 입력 역률은 인덕터에 의해 상당히 낮아질 것이다. 단위 입력 역률을 위해서는 입력 전류 $i_s(t)$ 가 정현파이며 입력 전압 $v_s(t)$ 와 동위상이 되어야 한다. 그리고 입력측에서 공급된 평균 전력 P_i 는 부하측에서 소비된 평균 전력 P_o 와 같아야 한다. 시스템이 정상 상태라고 보고 전력보존법칙에 의해 아래의 식과 같이 표현할 수 있다.

$$P_i = \frac{1}{2} V_s I_s = \frac{1}{2} V_s I_{L1} \cos \phi = P_o \quad (1)$$

여기서, V_s , I_s , I_{L1} 은 각각 $v_s(t)$, $i_s(t)$, $i_{L1}(t)$ 의 최대값이며 ϕ 는 $v_s(t)$ 와 $i_{L1}(t)$ 사이의 위상차이다. 식 (1)로부터 부하전류 I_s 는 P_o 와 비례적임을 알 수 있다. 따라서 키르히호프 전류 법칙에 의해,

$$i_h(t) = i_L - i_s(t) \quad (2)$$

와 같이 표현할 수 있다. $i_h(t)$ 는 $i_L(t)$ 의 모든 고조파 성분과 기본파 성분 $i_{h1}(t)$ 을 포함하고 있고 $i_{L1}(t)$ 와 $i_s(t)$ 사이의 차에 의해 구할 수 있다. APLC의 AC측이 기본파 주파수의 입력 전압을 나타내기 때문에 $i_{h1}(t)$ 는 병렬 APLC의 실효전력을 소비하지 않게 하기 위해서 입력전압 $v_s(t)$ 와는 위상이 뒤져야 한다. 수식 (1), (2)로

부터 다음을 얻어낼 수 있다.

$$\begin{aligned} i_{h1}(t) &= i_{L1} - i_s(t) \\ &= I_{L1} \sin(\omega t + \phi) - I_s \sin \omega t \\ &= I_{L1} \sin(\omega t + \phi) - I_{L1} \sin \omega t \cos \phi \\ &= I_{L1} \sin \phi \cos \omega t \end{aligned} \quad (3)$$

여기서 ω 는 기본파 주파수이다. 일반적으로, $v_o(t)$ 와 $i_o(t)$ 에서의 지배적인 고조파는 2차이다. 따라서 순시 출력 전력은 다음과 같이 표현할 수 있다.

$$\begin{aligned} P_o(t) &= v_o(t) i_o(t) \\ &\cong V_o(1 + r_v \sin 2\omega t) I_o(1 + r_i \sin 2\omega t) \\ &\cong V_o I_o(1 + r_v \sin 2\omega t + r_i \sin 2\omega t) \\ &\cong P_o(1 + r_p \sin 2\omega t) \end{aligned} \quad (4)$$

여기서 V_o 와 I_o 는 $v_o(t)$ 와 $i_o(t)$ 의 직류값이며 r_v 와 r_i , r_p 는 V_o , I_o , P_o 의 지배적인 2차 고조파의 비이다. $i_s(t)$ 의 크기는 P_o 의 크기와 비례적이기 때문에 $i_{h1}(t)$ 의 평균값이나 직류성분이다. P_o 의 평균값을 얻기 위해 직류 성분을 필터링 하는 대신 $i_{h1}(t)$ 의 최대값을 검출해서 평균함으로써 구할 수 있다. $i_s(t)$ 의 크기 지령치는 P_o 과 이득의 내적의 비례값에 해당한다.

제안된 회로도의 블록다이어그램이 그림 3에 나타나 있다. 보상 전류의 지령치를 얻기 위해 부하 전류 $i_L(t)$ 와 크기 지령치 P_o 의 비례값에 의해 얻어진 입력전류 $i_s(t)$ 의 차에 의해 보상전류 지령치 $i_h^*(t)$ 를 얻을 수 있다. 이렇게 얻어진 보상전류의 오차를 보상하기 위해 히스테리시스 전류 제어를 사용해 오차를 보상하도록 구성하였다.

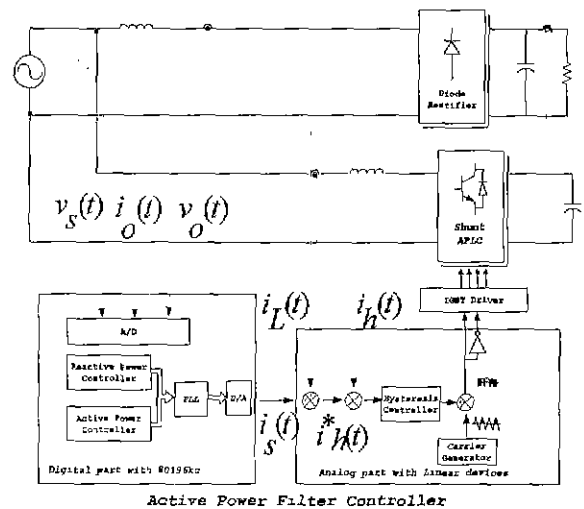


그림 3 제안된 시스템의 블록다이어그램
Fig. 3 The block diagram of proposed system

병렬 PWM 컨버터는 부하전류의 모든 고조파 성분과 지상인 기본파 성분을 포함하고 있다. 다시 말해서 병렬 APLC는 평균전력에는 전혀 기여하지 않는다는 것을 알 수 있다.

3. 시뮬레이션 및 실험파형

3.1 시뮬레이션 결과

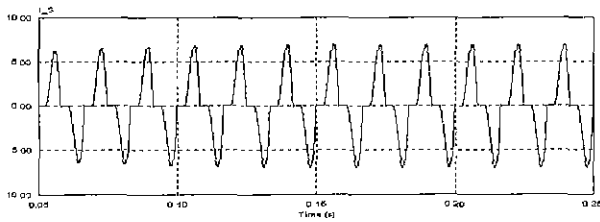
시뮬레이션에 사용한 시스템의 파라미터는 다음과 같다.

표 1 시뮬레이션에 사용된 파라미터 값

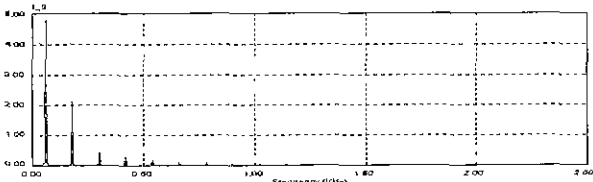
Table 1 The value using simulation

입력전압 (V_s)	100 [Vrms]
평활용 콘덴서 (C_o)	600 [μ F]
부하저항 (R_o)	40 [Ω]

그림 4(a)와 (b)는 일반적인 다이오드 정류기의 입력전류 파형 및 주파수 분석을 보여주고 있다.



(a) 입력 전류(5A/div)



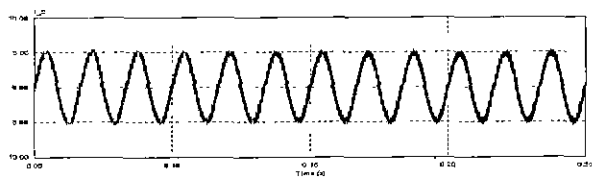
(b) 주파수 분석(0.5kHz/div)

그림 4 일반적인 다이오드정류기의 파형 및 주파수 분석

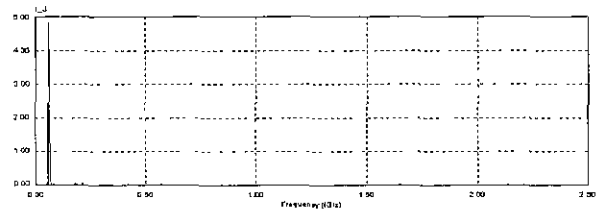
(a) 입력전류 (b) 주파수 분석

Fig. 4 Typical diode rectifier waveform and FFT

(a) Input current (b) FFT



(a) 입력 전류(5A/div)



(b) 주파수 분석(0.5kHz/div)

그림 5 개선된 다이오드정류기의 파형 및 주파수 분석

(a) 입력전류 (b) 주파수 분석

Fig. 5 The waveform and FFT of improved diode rectifier

(a) Input current (b) FFT

그림 5(a)와 (b)는 개선된 입력전류의 파형 및 주파수 분석을 보여주고 있다. 입력전류의 파형이 정현적인 모습을 갖게 되어 고조파의 크기가 현저히 저하된 것을 입력전류의 주파수 분석으로부터 알 수 있다.

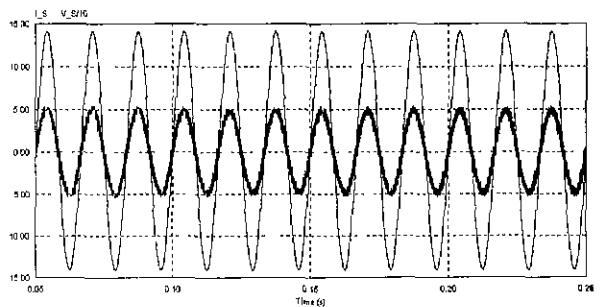


그림 6 입력전압 및 개선된 입력전류

Fig. 6 Input voltage and input current (50V/div, 5A/div)

그림 6은 보상후 $v_s(t)$ 와 $i_s(t)$ 의 파형으로서 동상임을 알 수가 있고 역률제어가 이루어지고 있음을 알 수 있다. $i_s(t)$ 의 실효값은 약 3.4A이고 평균 입력전력 P_i 는 340 W이다. 출력전력 P_o 는 약 290 W로 계산되어진다. 비선형 회로 성분에 대한 전력 손실은 피드백 이득을 설정할 때 고려해야한다.

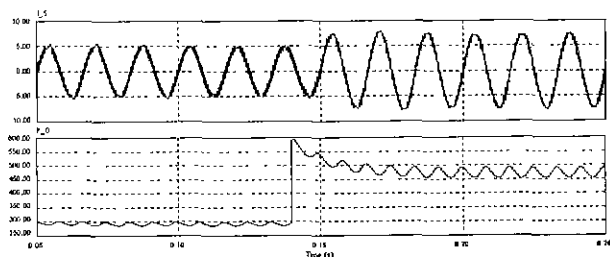


그림 7 부하 변동시 입력전류 및 부하 전력

Fig. 7 The response of input current and output power under load change. (5A/div, 50W/div)

제안된 논문에서 입력측에선 기본파 성분과 동위상인 전류만을 공급하는 반면 보상전류 $i_b(t)$ 는 모든 고조파 성분을 포함하고 있고 기본파 성분과 위상이 뒤진다. 따라서 병렬 APLC는 유효전력을 전혀 소비하지 않는다는 것을 알 수 있다.

병렬 APLC는 $i_b(t)$ 의 모든 고조파 성분을 시스템 내부로 주입한다. 부하 변동에 따른 시스템의 응답이 그림 7에 나타나있다. 부하전력 P_o 는 290W에서 480W까지 가변되어지는 것이 명백히 보여지고 있고 $i_s(t)$ 는 3.4A에서 6.8A까지 변화된다. 시스템의 전체적인 효율은 약 85%이고 응답시간은 한 주기보다 짧다는 것을 알 수 있다.

3.2 실험결과

실험에 사용한 시스템의 파라미터는 다음과 같다.

표 2 실험에 사용된 파라미터 값
Table 2 The value using experiment

입력전압 (V_s)	33 [Vrms]
평활용 콘덴서 (C_o)	600 [μ F]
부하저항 (R_o)	40 [Ω]

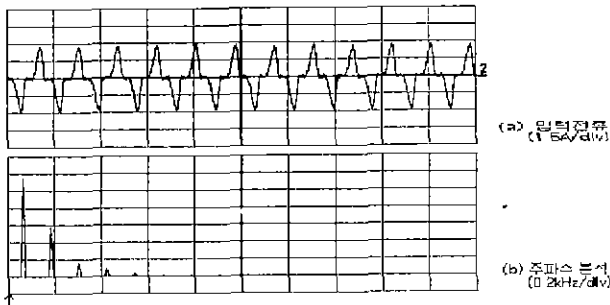


그림 8 일반적인 다이오드정류기의 파형 및 주파수 분석
(a) 입력전류 (b) 주파수 분석

Fig. 8 Typical diode rectifier waveform and FFT
(a) Input current (b) FFT

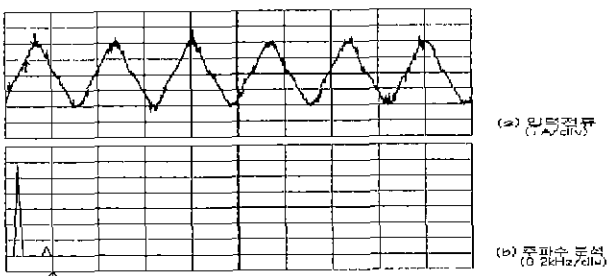


그림 9 개선된 다이오드정류기의 파형 및 주파수 분석
(a) 입력전류 (b) 주파수 분석

Fig. 9 The waveform and FFT of improved diode rectifier
(a) Input current (b) FFT

그림 8과 9는 보상전과 후의 입력 전류의 파형 및 주파수 분석을 보여주고 있다. 실제 실험에 사용된 입력전압은 시뮬레이션 전압 실효값의 3분의 1로 측정했다. 시뮬레이션과 마찬가지로 보상후의 입력전류는 대체적으로 정현적인 모양을 유지하고 있고 주파수 분석을 보게 되면 상당히 고조파가 감소된 것을 알 수 있다.

4. 결론

본 논문에서는 전력 소비가 없는 병렬 APLC를 위한 전형적인 제어 방법을 제안했다. 입력 전류의 크기는 피크 검출기로 측정된 순시 출력 전력의 평균값으로 결정된다. 병렬 APLC는 어떠한 실효전력도 공급하거나 소비하지 않는다. 따라서 모든 부하전력은 입력에 의해 공급되어지며 단위 입력 역률을 맞추기 위해서는 입력 전류 $i_s(t)$ 는 정현파이며 입력 전압과 동위상이 되도록 제어해야한다. 시뮬레이션 및 실험적인 결과를 통해 대체적으로 만족스런 모습을 보여준다. 제안된 시스템은 3상에서도 역시 적용할 수 있다.

참 고 문 헌

- [1] J.C. Salmon, "Circuit topologies for single-phase voltage-doubler boost rectifier," IEEE Trans. Power Elec. vol. 8, no.4, 1993, pp.521-529.
- [2] H. Kawahira, T. Nakamura, and S. Nakazawa, "Active power filters," in Proc. JIEE IPEC-Tokyo, 1983, pp.981
- [3] H. Akagi and Y. Kanazawa, and A. Nabae, "Instantaneous reactive power compensators comprising switching devices without energy storage components," IEEE Trans. Ind. Appl. vol. 20, p. 625, 1984.
- [4] H. Akagi, "Trends in active power line conditioners," IEEE Trans. Power Elec. vol.9, no.3, p 253, 1994.
- [5] Luis A. Moran, Juan W. Dixon, Rogel R. Wallace, "A Three-Phase Active Power Filter Operating with Fixed Switching Frequency for Reactive Power and Current Harmonic Compensation." IEEE Trans. Ind Elec. vol. 42, no.4. 1995.
- [6] Hideaki Fujita, Hirofumi Akagi, "The Unified Power Quality Conditioner: The Integration of Series- and Shunt- Active Filters", IEEE Trans, Power Elec, vol, 13, no 2 1998.