전력전자학술대회 논문집 2000. 7.19-22

Cascaded 멀티-레벨 인버터 시스템에 관한 연구

이요한, 강대욱, 현동석
한양대학교 전기공학과

A Study on the Caseded-Type Multi-Level Inverter System

Yo-Han Lee*, Dae-Wook Kang, Dong-Seok Hyun
Department of Electrical Engineering, Hanyang University

ABSTRACT

멀티-레벨 인버터 구조는 크게 세 가지가 있다. NPC 구조, 플라잉 커패시터 구조, 그리고 H-bridge 단위 인버터 셀을 종속적으로 연결한 cascaded 구조가 그것이다. 이중에서 cascaded 구조는 지금까지 홀수 레벨만 존재하는 것으로 알려졌다. 본 논문에서는 이것을 짝수 레벨로 확장한 새로운 구조를 제안하고 홀수, 짝수 레벨 모두에 적용이 가능한 새로운 PWM 기법을 제안하고자 한다 제안한 기법은 컴퓨터 시뮬레이션 및 실험으로 그 타당성을 입증하고자 한다.

1. 서 론

최근 산업기기의 고전압·대용량화를 위한 연구가 활발히 진행되고 있으며 이에 따라 고전압·대용량화를 위한 멀티레벨 인버터에 대한 관심이 증가되고 있다. 현재까지 발표된 멀티레벨 인버터의 토팔로지(*topology*)에는 크게 다이오드 클램프 인버터, 플라잉 커패시터 인버터, H-bridge 인버터등 3가지 형태가 있다 이중에서 H-bridge 인버터는 지금까지 홀수 레벨에 대해서만 토팔로지가 개발되었으며[1-2] 짝수 레벨은 존재하지 않는 것으로 보고되었다. 본 논문에서는 이것을 짝수 레벨로 확장한 새로운 토팔로지를 개발하고자 하며 홀수 및 짝수 레벨에 모두 적용할 수 있는 새로운 PWM 기법을 제시하고 한다. 제안된 PWM 기법은 H-bridge 토팔로지의 특징인 상전압 리던던시(redundancy)를 이용하여 소자의 이용률을 동일하게 해줄 수 있는 기법이다

2. 짝수 레벨 인버터 구성

그림 1은 기존의 홀수 레벨 인버터 구성도이다 그림 2는 새롭게 제안된 짝수 레벨 인버터 단일 레그 구성도이며 4-레벨을 예로 들었다. 그림 2에서 4-레벨 H-bridge 인버터의 스위칭 상태와 레그전압과의 관계는 표 1에 나와 있다. 상전압은 리던던시가 존재하며 이에 따라 소자의 이용률(RMS 전류 및 스위칭 주파수)이 달라지게 된다. 그림 3에 3상 회로도를 나타내었다

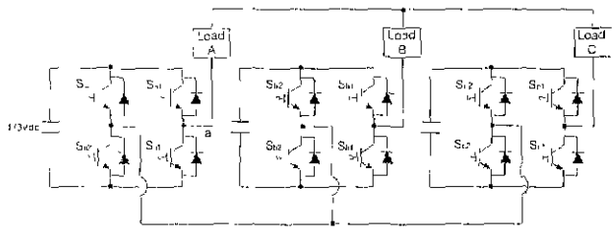

그림 1. 3-레벨 H-bridge 인버터

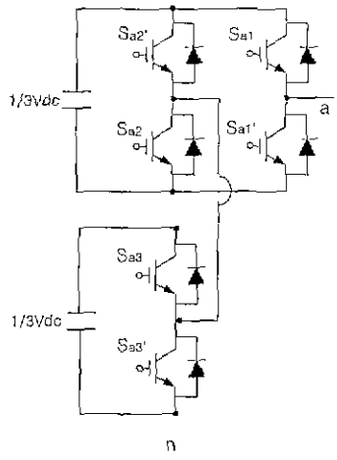

그림 2. 4-레벨 H-bridge 인버터의 단일 레그 구성도

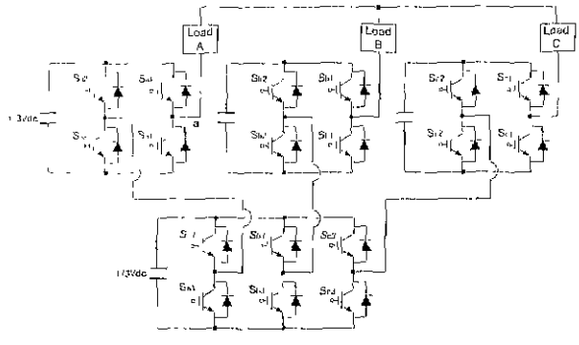

그림 3. 4-레벨 H-bridge 인버터의 3상 회로도

표 1. 4-레벨 H-bridge 인버터의 레그전압과 그에 따른 스위치 상태와 스위치 시퀀스

Output Leg Voltage (*Van*)	Switch State	Switch Sequence		
		S_{a1}	S_{a2}	S_{a3}
Vdc	3	1	1	1
2*Vdc*/3	2_1	0	1	1
	2_2	1	0	1
	2_3	1	1	0
Vdc/3	1_1	0	1	0
	1_2	0	0	1
	1_3	1	0	0
0	0	0	0	0

3. 4-레벨 인버터의 특성

4-레벨 *H-bridge* 인버터는 그림 3에서 알 수 있듯이 기존의 3-레벨 H-bridge 인버터와 2-레벨 인버터를 결합한 형태로 만들어 졌다. 또한 *H-bridge* 인버터는 다이오드 클램프 인버터처럼 클램핑 다이오드나 플라잉 커패시터 인버터처럼 플라잉 커패시터가 필요가 없으므로 이들 인버터 중에서 가장 적은 한 상당 소자 수를 가지며 모듈화와 패키지가 다른 인버터에 비해 쉬우므로 스위치 오프시 소자간 과전압의 주 원인인 커패시터단과 인버터단 사이의 부유 인덕턴스를 가장 적게 만들 수 있고 멀티레벨로 확장시 회로제작이 용이한 장점을 가진다.

또한 4-레벨 H-bridge 인버터는 각 커패시터에 독립적인 절연된 전원을 공급해야 되므로 정류단 앞의 변압기 설계시 2차측에 4쌍의 탭을 내야 한다는 단점을 가진다. 그러나 플라잉 커패시터에 비해서는 필요한 전원의 수가 적기 때문에 좀 더 나은 특성을 가진다. 또한 각 커패시터가 개별적으로 충전되므로 다이오드 클램프 인버터에서의 커패시터 전압 불균형의 문제가 발생하지 않으며 PWM 구현시 이를 고려하지 않아도 된다.

4. 상전압 리던던시를 이용한 PWM 기법

4-레벨 H-bridge 인버터는 레그전압 리던던시를 가지므로 스위치 선택시의 자유도가 크다는 장점을 가진다. 기존의 carrier based SVPWM방법은 모듈레이션 인덱스에 따라 각 스위치간의 스위칭 주파수와 도통 시간이 영향을 받게 되고 이는 스위치의 손실(스위칭 손실과 도통 손실)이 소자간 다르게 되어 방열 설계시 손실이 큰 소자를 기준으로 설계하거나 각 소자마다 손실을 계산하여 각각 설계해야 하는 어려움이 발생하게 된다. 또한 소자의 이용율도 다르게 나타난다.

따라서 기존의 carrier based SVPWM방법을 H-bridge 인버터에 그대로 적용할 수 있으나 앞서 말한 문제들이 발생하게 되어 여러 측면에서 비효율적이 된다. 다이오드 클램프 인버터의 경우 레그전압 리던던시가 없으므로 기존의 carrier based SVPWM방법을 적용할 수 밖에 없으나 H-bridge 인버터의 경우 많은 레그전압 리던던시가 존재하므로 이를 이용하면 모듈레이션 인덱스에 상관없이 모든 소자를 동일하게 이용할 수 있게된다. 그림 5는 제안된 새로운 carrier based SVPWM 방법을 나타낸 그림이다.

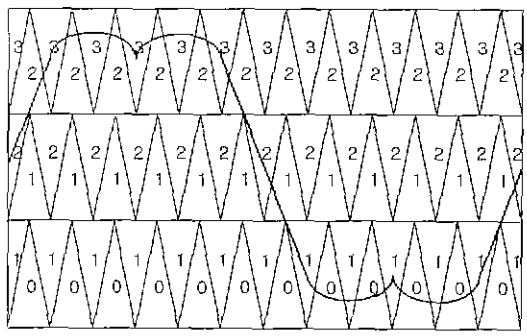

그림 4. 기존의 carrier based SVPWM

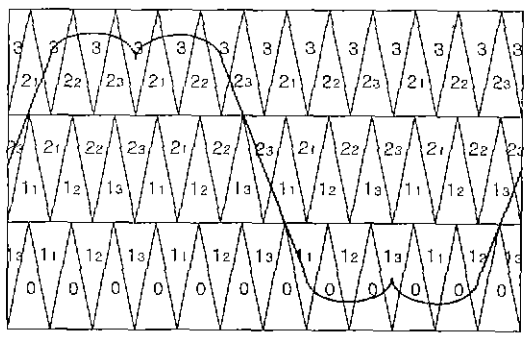

그림 5. 제안된 새로운 carrier based SVPWM방법

그림 4와 그림 5를 비교해 보면 기존의 방법과 새로운 방법의 차이(리던던시의 사용여부)를 쉽게 알 수 있다. 새로운 방법은 표 1과 그림 5에 의해서 설명된다. 이 방법에는 두 가지의 규칙이 있다. 첫 째는 평균적인 의미에서의 스위칭 횟수를 다이오드 클램프 인버터에 적용됐던 기존의 방법의 경우처럼 Ts동안 한 번 스위칭이 일어나도록 하는 것이다 다시 말해 새로운 방법에서는 모든 스위치가 2(n-1)Ts 동안 한 번씩 온-오프를 하게된다. 4-레벨의 경우 6Ts동안 3개의 스위치가 한 번 온-오프하므로 전체적으로는 6번의 스위칭이 일어나게 되어 기존의 방법처럼 Ts동안 한 번의 스위칭이 일어나게 되지만 항상 6Ts동안 모든 스위치가 한 번씩 온-오프하므로 모듈레이션 인덱스나 혹은 부하 역률의 변화시에도 각 스위치는 기존의 방법과는 달리 같은 스위칭 주파수를 갖게 된다 두 번째는 인버터에서 부하로 흐르는 전류를 모든 스위치가 고르게 분담하도록 하기위해 첫 번째 규칙을 지키면서 가능한 모든 스위치 상태 즉 레그전압 리던던시를 이용하는 것이다. 기존의 방법의 경우 4개의 전압 레벨을 얻기 위해 하나의 스위치 상태만을 사용하게 되는데 이렇게 되면 가장 내측 소자 즉 그림 1-1(a)의 스위치 Sa3는 기준전압이 High나 Middle 영역에 있을 경우 항상 온 상태를 유지하고 Low 영역에 있게 되면 온-오프를 하기 때문에 다른 스위치에 비해 스위치에 흐르는 실효값이 상대적으로 크게된다. 그러나 리던던시를 고르게 이용하게 되면 한 스위치에 몰리던 전류를 다른 스위치에 고르게 배분시킬 수 있으므로 스위치에 흐르는 전류의 실효값을 일정하게 만들 수 있다. 그림 5와 같은 스위치 상태의 배치는 이러한 두 가지 규칙을 만족시킨다.

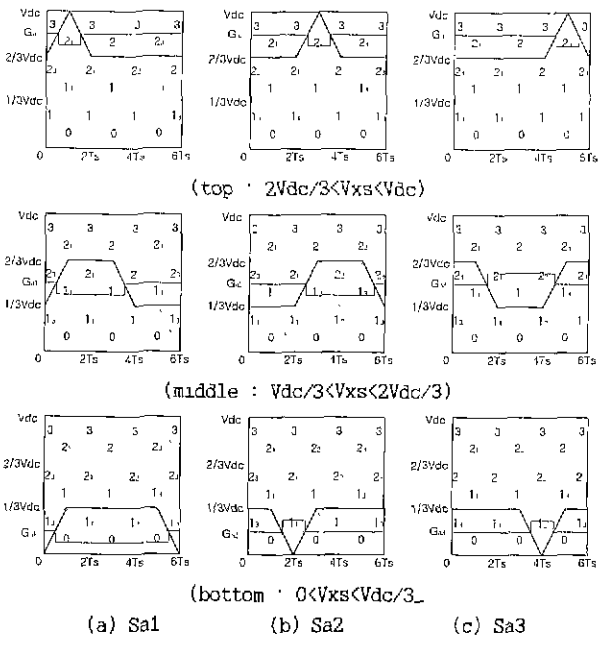

그림 6. 각 스위치에 해당하는 새로운 캐리어 웨이브

표 1과 그림 5로부터 새로운 캐리어 웨이브는 다음 과정에 의해 얻어지게 된다. 그림 6은 각 스위치에 대해서 새로운 캐리어 웨이브를 얻기 위한 방법을 나타내고 있다. 이 그림에서 가는 점선은 기존의 삼각파를, 굵은 점선은 유효 상전압을, 가는 실선은 게이팅 펄스를, 굵은 실선은 새로운 캐리어 웨이브를 나타낸다 먼저 유효 상전압이 2Vdc/3<Vxs<Vdc 경우, 그림 6(a)의 top처럼 스위치 상태는 3-2_1-3-2_2-3-2_3-3로 변하고 동시에 스위치 Sa1의 스위치 시퀀스는 표 1에서 1-0-1-1-1-1-1로 변한다. Sa1에 대한 스위칭은 3-2_1-3 스위치 상태에서 한 번 일어나고 다른 스위치는 온 상태를 유지한다. 따라서 그림 6(a) top의 굵은 실선과 같은 캐리어 웨이브를 얻을 수 있다. 두 번째로 유효 상전압이 Vdc/3<Vxs<2Vdc/3 경우에는 그림 6(a)의 middle부분처럼 스위치 상태는 2_3-1_1-2_1-1_2-2_2-1_3-2_3으로 변하고 동시에 스위치 Sa2의 스위치 시퀀스는 표 1에서 1-0-0-0-1-1-1로 변한다. Sa2에 대한 스위칭은 2_3-1_1과 1_2-2_2 스위치 상태에서 한 번 일어나고 다른 스위치는 온 또는 오프 상태를 유지한다. 따라서 그림 6(a) middle의 굵은 실선과 같은 캐리어 웨이브가 얻어지게 된다. 세 번째로 유효 상전압이 0<Vxs<Vdc/3 경우, 그림 6(a)의 bottom처럼 스위치 상태는 1_3-0-1_1-0-1_2-0-1_3으로 변하고 동시에 스위치 Sa3의 스위치 시퀀스는 표 1에서 1-0-0-0-0-0-1로 변한다. Sa3에 대한 스위칭은 1_3-0와 0-1_3 스위치 상태에서 한 번 일어나고 다른 스위치는 오프 상태를 유지한다. 따라서 그림 6(a) bottom의 굵은 실선과 같은 캐리어 웨이브가 얻어지게 된다 이상과 같은 방법으로 스위치 Sa1에 대한 캐리어 웨이브를 얻을 수 있으며 다른 스위치에 대한 캐리어 웨이브는 유사한 방법으로 그림 6(b)와 6(c)처럼 얻게 된다. 이 그림에서 스위치 Sa2와 Sa3에 대한 캐리어 웨이브는 Sa1의 캐리어 웨이브를 각각 2Ts 쉬프트 시킨 것을 알 수 있다.

5. 하드웨어 구성시 고려할 사항

H-bridge구조는 주로 SVC[3]에 사용이 되었다. 왜냐하면 인버터로 사용이 될 경우 독립된 전원을 확보하기 위해 절연된 입력 변압기가 필요하게 되기 때문이다. 이때 짝수 레벨의 경우는 2-레벨 인버터 셀이 있는 곳의 입력 변압기의 용량은 다른 것보다 더 큰 값을 갖게 된다. 4-레벨 인버터의 경우 각 변압의 용량비는 2:2:2:3이 된다.

6. 시뮬레이션 및 실험 결과

시뮬레이션과 실험은 모듈레이션 인덱스에 따른 동작 영역에 따라 두가지 PWM방법을 같은 조건하에서 수행하였다. 제안된 방법은 6Ts동안 평균적으로 스위치간 스위칭 손실과 스위치간 도통손실을 모듈레이션 인덱스와 부하역률에 상관없이 항상 같게 만드는 장점을 갖는다.

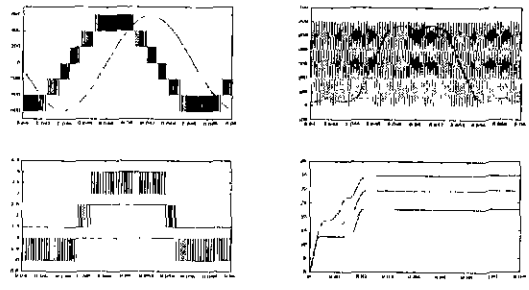

그림 7. 기존의 방법: 4-레벨 영역 구동시의 결과

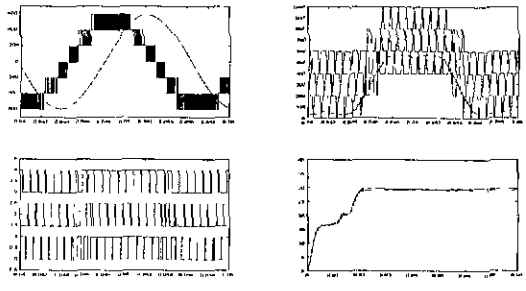

그림 8. 제안된 방법: 4-레벨 영역 구동시의 결과

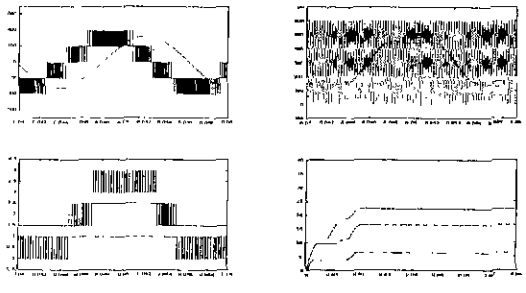

그림 9. 기존의 방법: 3-레벨 영역 구동시의 결과

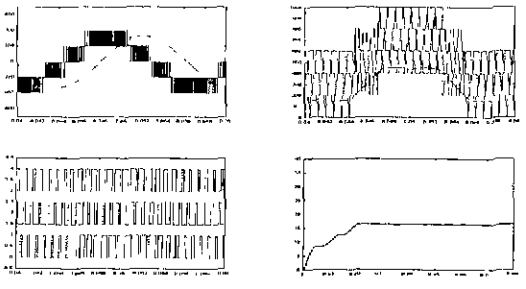

그림 10. 제안된 방법: 3-레벨 영역 구동시의 결과

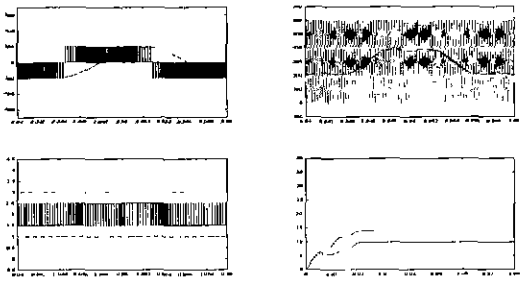

그림 11. 기존의 방법 사용시의 2-레벨 영역 구동시의 결과

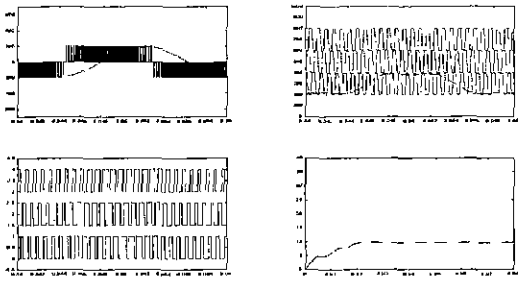

그림 12. 제안된 방법 사용시의 2-레벨 영역 구동시의 결과

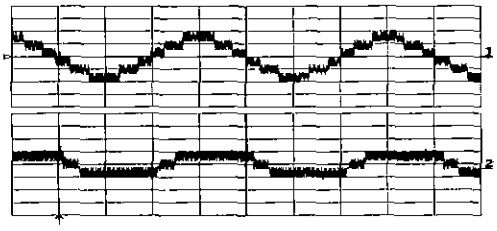

그림 13. 선간 전압과 인버터 상전압 (100V/div, 5mS/div)

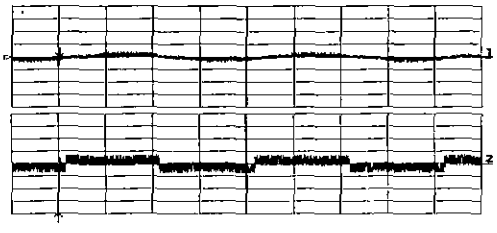

그림 14. 2-레벨 동작시의 선전류와 선간 전압
(100V/div, 2A/div, 5mS/div)

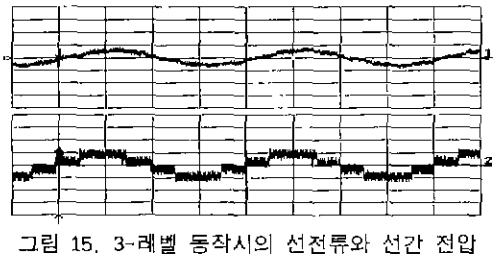

그림 15. 3-레벨 동작시의 선전류와 선간 전압
(100V/div, 2A/div, 5mS/div)

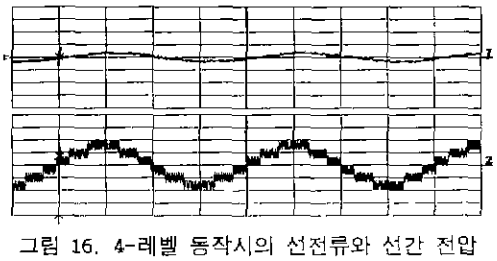

그림 16. 4-레벨 동작시의 선전류와 선간 전압
(100V/div, 5A/div, 5mS/div)

7. 결 론

본 논문에서는 홀수 레벨만 존재하였던 기존의 cascaded 형태의 인버터를 짝수 레벨로 확장한 새로운 구조를 제안하였다. 또한 홀수, 짝수 레벨 모두에 적용이 가능한 새로운 PWM 기법을 제안하였다. 제안한 기법에서는 상전압에 대한 redundancy가 존재하는 것을 이용하여 스위칭 주파수 및 소자의 이용률을 동일하게 유지할 수 있었다. 또한 하드웨어 구성시 고려할 사항도 간단히 살펴보았다. 컴퓨터 시뮬레이션 및 실험결과를 통해 제안한 기법의 타당성을 입증하였다.

참 고 문 헌

[1] Jih-Sheng Lai, Fang Zheng Peng, "Multilevel Converters A New Breed of Power Converters," *IEEE Trans. on Industry Applications, vol. IA-32, no. 3, pp. 509-517*, May/June, 1996.

[2] Leon M. Tolbert, Fang Z. Peng, "Multilevel Converters for Large Electric Drives," *IEEE-APEC98 Conference Proceedings, pp. 530-536*, 1998.

[3] Fang Zheng Peng, Jih-Sheng Lai, "Dynamic Performance and Control of a Static Var Generator Using Cascade Multilevel Inverters." *IEEE Trans. on Industry Applications, vol. 33, no. 3, pp. 748-755*, May/June, 1997.

[4] Madhav D. Manjrekar, Thomas A. Lipo, "A hybrid multilevel inverter topology for drive applications," *IEEE-APEC98 Conference Proceedings, pp. 523-519*, 1998.

[5] C. Newton, M. Sumner, "Multi-level converters: a real solution to medium/high-voltage drives?," *IEE Power Engineering Journal, pp. 21-26*, February, 1998.

[6] M. Marchesoni, "High-Performance Current Control Techniques for Applications to Multilevel High Power Voltage Source Inverters," *IEEE Trans. on Power Electronics, vol. 7, no. 1, pp. 189-204*, January, 1992.

[7] T. Ghiara, M. Marchesoni, L. Puglisi, G. Sciutto, "A Modular Approach to Converter Design for High Power AC Drives," *EPE91 Conference Proceedings, vol. 4, pp. 477-482*, 1991.