

4-레벨 인버터를 위한 저변조지수 영역의 DC-링크 전압 제어 기법

*김 래영 · *송 종환 · **현 동석

*(주) 효성 중공업 연구소 · **한양대학교 전기공학과

A DC-Link Voltage Control Scheme for 4-Level Inverter at Low Modulation Index

*Rae-Young, Kim · *Jong-Hwan, Song · **Dong-Seok, Hyun

*Industrial PG R&D Institute, Hyosung Corp. · ¹Electrical Engineering, Hanyang Univ.

ABSTRACT

An effective Carrier-Based PWM scheme that enables the instantaneous quality of each branch point voltage of a diode clamped 4-level inverter to be reduced at a low modulation index is described. This scheme presents a computed zero sequence voltage of PWM by the feedback of both DC-link voltages and load currents. The proposed PWM scheme enables to increase the controllable region of DC-link voltage and makes it possible to operate with small DC-link capacitors. The validity of the proposed PWM scheme is verified by simulation results.

1. 서론

가변 주파수 및 직류-교류 변환을 위한 전력전자 기술의 빠른 발전은 적용 산업 분야의 확대 및 고압, 대용량화를 가속시키고 있다. 특히, 고압, 대용량화는 유연송전시스템과 같은 고압 전력 기기의 개발 필요성으로 그 중요성이 널리 인식되어 고압 대용량의 전력변환을 위해 다양한 구조의 멀티-레벨 인버터가 제시되었다.^[1]

인버터의 레벨 증가는 소자의 전압 정격 이상의 DC-링크 전압을 확보할 수 있다는 점 외에도 출력 전압의 고조파 성능 향상, EMI 저감 등 장점을 지니고 있어 지속적으로 연구되어 왔고 최근에는 모터 드라이브 적용 Flying Capacitor와 H-Bridge 방식의 4-레벨 또는 5-레벨 인버터가 상용화에 성공하였다.

모터-드라이브에 가장 적합한 것으로 알려진 Diode Clamped 방식은 UPFC등에 사용되는 컨버터-인버터 시스템이 동일 방식에 의해 구현될 수 있는 유일한 구조임에도 불구하고 DC-링크 분압점

전압 불균형과 내측 소자 및 브렌치 다이오드 차단 전압의 불균형, 주 스위치의 전류 분담 불균형등의 단점으로 레벨의 증가가 이루어지지 못하고 있는 실정이다.

이러한 단점 중 분압점 전압 불균형에 관해서는 많은 연구가 진행되었다. 고변조 지수의 경우, 기존의 3-레벨에서와 같이 전압 벡터나 영상분 전압을 사용하는 방법에 의해서는 링크 전압을 제어 할 수 없다는 사실이 제시되었으며 이를 해결하기 위해 특정 전압 벡터만을 사용하거나 수정된 삼각파를 사용하는 방법이 제안되었다.^{[2]-[3]} 또한, 저변조지수에서는 전압 벡터나 영상분 전압을 사용하는 방법이 충분한 제어 성능을 나타내어 멀티-레벨로 확장된 많은 제어 기법이 제안되었다.^{[4]-[6]} 그러나, 저변조 지수에서의 기존 제어 기법들은 전압 벡터의 인가 시간이 일정하거나 정해진 크기의 영상분 전압을 사용하여 주기-평균 제어를 행함으로 커패시터의 전압이 크게 변동하는 단점을 지닌다.

본 논문에서는 4-레벨 인버터를 대상으로 순시 전압 변동을 최소로 억제할 수 있는 Carrier-Based PWM 기법을 제시한다. 최적화된 영상분 전압의 실시간 계산을 이론적으로 전개하고 주입함으로써 DC-링크 전압 제어 영역을 증가시키며 좀더 작은 링크 커패시터에 의해서도 인버터의 운전이 가능케 한다. 제안한 PWM 기법과 기존의 제어기법을 시뮬레이션을 통해 비교, 그 타당성을 검증한다.

2. 분압점 전압 변동 및 제어 원리

2.1 Diode Clamped 4-레벨 인버터

Diode Clamped 4-레벨 인버터의 구조는 그림 1과 같다. 각 상은 6개의 직렬 연결된 주 스위칭 소자로 구성되어 있으나 하단 3개의 소자는 상단 소자와 상보적으로 동작하여 다수의 소자가 동시에

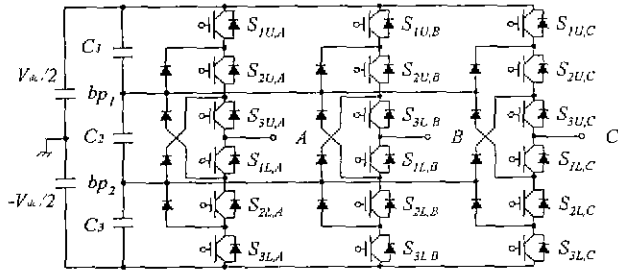


그림 1 Diode Clamped 방식 4-레벨 인버터
Fig. 1 A schematic diagram of a 4-level inverter

표 1 4-레벨 인버터의 스위칭 상태 ($X=A, B, C$)
Table 1 Switching States of 4-level inverter

State	$S_{1X,U}$	$S_{2X,U}$	$S_{3X,U}$	$S_{1X,L}$	$S_{2X,L}$	$S_{3X,L}$
3	ON	ON	ON	OFF	OFF	OFF
2	OFF	ON	ON	ON	OFF	OFF
1	OFF	OFF	ON	ON	ON	OFF
0	OFF	OFF	OFF	ON	ON	ON

턴-오프되지 않는다. 이러한 스위칭에 의해 상전압은 표 1과 같이 4개의 스위칭 상태를 출력하게 된다. 3개의 직렬 연결된 커패시터에 의해 DC-링크 벡스가 구성되며 bp_1 과 bp_2 의 분압점 전압이 4개의 클램핑 다이오드에 의해 출력으로 유지된다.

2.2 분압점 전압의 변동

3-레벨 인버터와 마찬가지로 DC-링크 분압점 전압의 순서 변동은 정격 이상의 큰 전압을 스위칭 소자에 인가시키게 된다. 특히 4-레벨의 경우, 주기-평균동안의 전압이 자체적으로 안정화되지 못하기 때문에 각 분압점 전압을 유지하기 위한 제어 기법이 더욱 중요하게 된다.

멀티-레벨 인버터는 전압 벡터의 영상분 전압 크기에 따라 분압점에 발생하는 변동이 달라진다는 사실이 널리 알려져 있다. 그림 2는 변동을 발생시키는 대표적인 전압 벡터인 (100), (211) 그리고 (322)의 전류 경로를 보여주고 있다. A상의 전류가 양의 방향이고 B상 및 C상이 음의 방향이라고 가

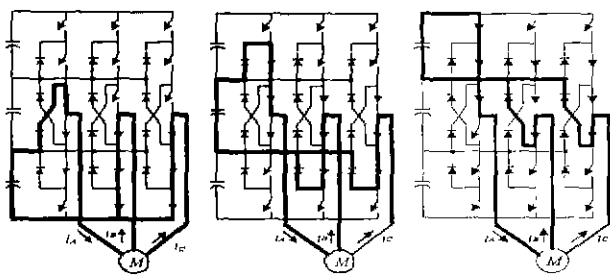


그림 2 (100), (211), (322)에 따른 분압점 전압 변동
Fig. 2 voltage variation of (100), (211) and (322)

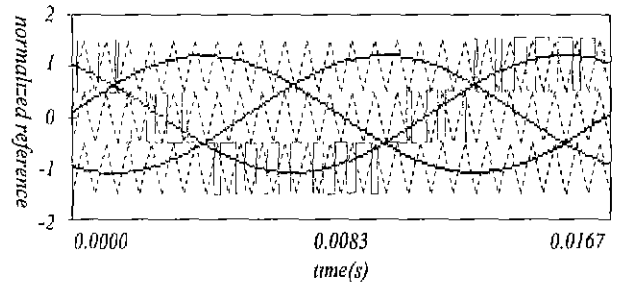


그림 3 4-레벨 인버터의 Carrier-Based PWM
Fig. 3 A Carrier-Based PWM of 4-level inverter

정한다면 전압 벡터 (100)은 분압점 bp_2 의 전압은 감소하게 된다. 반면 bp_1 은 전체 전압을 일정하게 유지시키기 위해 증가하게 될 것이다. 반면, (211)은 bp_1 의 전압을 감소시키고 bp_2 는 증가시키며 (322)는 bp_1 과 bp_2 의 전압을 모두 증가시키게 될 것이다. 이때 출력되는 선간전압은 $E/3, 0, 0$ 으로 동일하다.

2.3 분압점 전압 제어 원리

4-레벨 인버터의 Carrier-Based PWM 기법은 그림 3과 같이 일반적으로 정현파 형태의 지령 전압과 수직이동된 3개의 삼각파를 비교, 조합함으로써 구현된다. 이는 고조파 성분을 최소화하고 주 스위칭 소자가 동시에 턴-오프되는 스위칭을 피하기 위해 인접한 스위칭 상태를 사용하며 출력 지령 전압과 샘플링 주기동안 평균 전압이 동일하게 되도록 두 스위칭 상태의 인가 시간이 정해진다.

인버터의 출력 지령 전압은 각 분압점으로 전류가 흐르는 시간을 결정하게 된다. 예를 들어, 출력 지령 전압이 $-V_{dc}/3$ 경우, 이를 출력하기 위해 PWM은 스위칭 상태 0과 1을 $T_s/2$ 의 시간동안 인가 시키게 된다. 따라서, bp_1 으로는 전류가 흐르지 않고 bp_2 는 $T_s/2$ 시간동안 전류가 흐르게 된다. 마찬가지로 $V_{dc}/3$ 의 경우는 bp_1 으로 $T_s/2$, bp_2 로는 전류가 흐르지 않는다.

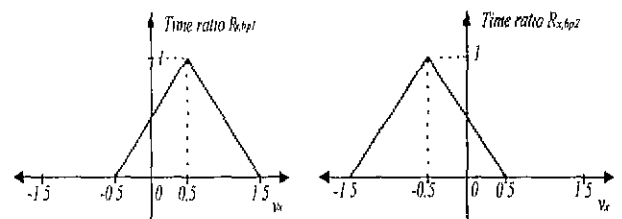


그림 4 지령 전압과 시비율의 관계
Fig. 4 A relationship between reference voltage and time ratio

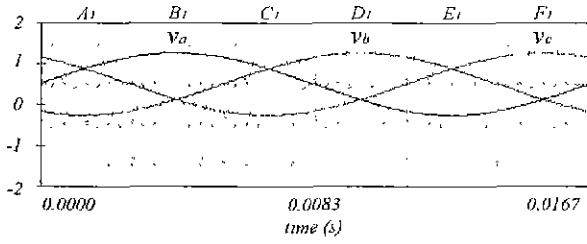


그림 5 상단 분압점 전압 제어를 위한 지령 전압
Fig. 5 A reference voltage for upper branch point voltage control

그림 4는 $V_{dc}/3$ 로 규준화된 지령 전압과 상단 분압점(bp_1)과 하단 분압점(bp_2)을 통해 부하 전류가 흐르는 시비율(Time Ratio) $R_{x, bp1}$ 과 $R_{x, bp2}$ 의 관계를 보여주고 있으며 이는 다음과 같이 쓸 수 있다.

$$R_{x, bp1} = \begin{cases} -v_x + 1.5 & (v_x \geq 0.5) \\ v_x + 0.5 & (-0.5 \leq v_x < 0.5) \\ 0 & (v_x < -0.5) \end{cases} \quad (x = a, b, c) \quad (1)$$

$$R_{x, bp2} = \begin{cases} 0 & (v_x \geq 0.5) \\ -v_x + 0.5 & (-0.5 \leq v_x < 0.5) \\ v_x + 1.5 & (v_x < -0.5) \end{cases} \quad (x = a, b, c) \quad (2)$$

임의의 상전류 i_x 는 클램프 다이오드를 통해 각 분압점으로 흐르기 때문에 평균적인 분압점 전류는 상전류와 각 분압점의 시비율의 곱과 같다. 따라서, 변조 주기동안의 변동하는 분압점 전압은 (3), (4)와 같으며 지령 전압에 영상분 전압을 주입하게 되면 시비율의 변화로 그 변동율이 제어될 수 있다. C 는 DC-링크 커패시터 각각의 용량이다.

$$(R_{a, bp1} \cdot i_a + R_{b, bp1} \cdot i_b + R_{c, bp1} \cdot i_c) \cdot T_s \div C \quad (3)$$

$$(R_{a, bp2} \cdot i_a + R_{b, bp2} \cdot i_b + R_{c, bp2} \cdot i_c) \cdot T_s \div C \quad (4)$$

3. 분압점 전압 제어 기법의 구현

3.1 분압점 전압 제어 기법의 구현

그림 4에 알 수 있는 바와 같이 $R_{x, bp1}$ 은 지령 전압이 -0.5 이하인 범위에서는 항상 0이고 $R_{x, bp2}$ 는 0.5 이상에서는 0이므로 이들 범위에 지령 전압이 위치하는 것은 의미가 없다. 따라서, bp_1 을 제어하는 경우는 0.5 의 전압 오프셋을 주입하고 bp_2 는 -0.5 를 주입하여 모든 상의 지령 전압이 제어 가능 범위에 위치하도록 한 후 적절한 영상분 전압을 계산하는 것이 편리하다. 뿐만 아니라, 영상분 전압 주입후에도 모든 지령 전압은 제어 가능 범위를 벗어나지 않도록 설정되어야 한다.

만약, bp_1 분압점 전압을 제어하는 경우, 이를 제어하기 위한 영상분 전압 v_{zsv} 을 주입한 지령 전

압은 (5)와 같이 표현되며 이때 $k=1$ 이다. (bp_2 분압점 전압 제어의 경우는 $k=-1$ 이 된다)

$$\begin{cases} v_a = 1.5 \cdot a \cdot \sin \omega t + k \cdot 0.5 + v_{zsv} \\ v_b = 1.5 \cdot a \cdot \sin(\omega t - 2\pi/3) + k \cdot 0.5 + v_{zsv} \\ v_c = 1.5 \cdot a \cdot \sin(\omega t + 2\pi/3) + k \cdot 0.5 + v_{zsv} \end{cases} \quad (5)$$

bp_1 분압점을 통해 부하 전류가 흐르는 시비율은 (1)과 같이 0.5 를 기준으로 선형함수로 표현되기 때문에 그림 5와 같이 6개의 영역을 구분하여 이를 계산할 수 있다. v_a, v_c 가 0.5 보다 크고 v_b 가 0.5 보다 작은 영역 A_1 에서 bp_1 분압점의 전압 변동율은 (1), (5)을 (3)에 대입하여 구할 수 있으며 이는 (6)과 같다.

$$(T_s/C)(3a/2)(P + i_a + i_b + i_c + v_{zsv}(-i_a + i_b - i_c)) \quad (6)$$

$$P = -i_a \sin \omega t + i_b \sin(\omega t - \frac{2\pi}{3}) - i_c \sin(\omega t + \frac{2\pi}{3})$$

ΔV 의 분압점 전압의 변동을 보상하기 위해서는 $-\Delta V$ 의 전압 변동이 발생되어야 하므로 최적의 영상분 전압 v_{zsv} 은 (6)=- ΔV 로부터 (7)과 얻어진다.

$$v_{zsv} = \frac{-\Delta V - (T_s/C)(3a/2)(P + i_a + i_b + i_c)}{(T_s/C)(3a/2)(-i_a + i_b + i_c)} \quad (7)$$

그러나, 모든 상의 지령 전압은 제어 가능 범위에 위치해야 한다. 이 경우, 최대 영전압과 최소 영전압은 (8)과 같이 나타낼 수 있다.

$$\begin{cases} v_{zsv, \max} = 1.5 - \max(v_a, v_b, v_c) \\ v_{zsv, \min} = -0.5 - \min(v_a, v_b, v_c) \end{cases} \quad (8)$$

(7)에 의해 계산된 v_{zsv} 이 $v_{zsv, \max}$ 보다 크거나 $v_{zsv, \min}$ 보다 작다면, v_{zsv} 은 이들로 대체된다. 동일한 방법에 의해 계산된 영역 B_1 부터 F_1 까지의 최적 영상분 전압 v_{zsv} 구해될 수 있다.

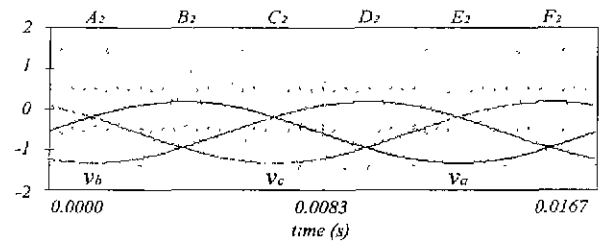


그림 6 하단 분압점 전압 제어를 위한 지령 전압
Fig. 5 A reference voltage for lower branch point voltage control

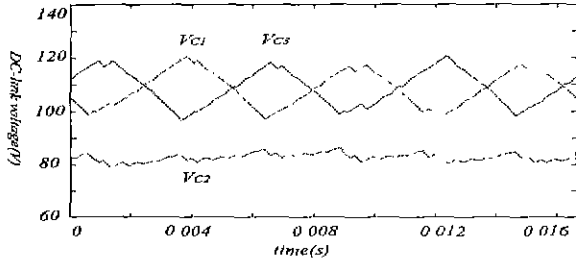


그림 7 기존의 제어 기법에 의한 커패시터 전압 변동
Fig. 7 The variation of DC-link voltage by conventional control scheme ($a=0.3$)

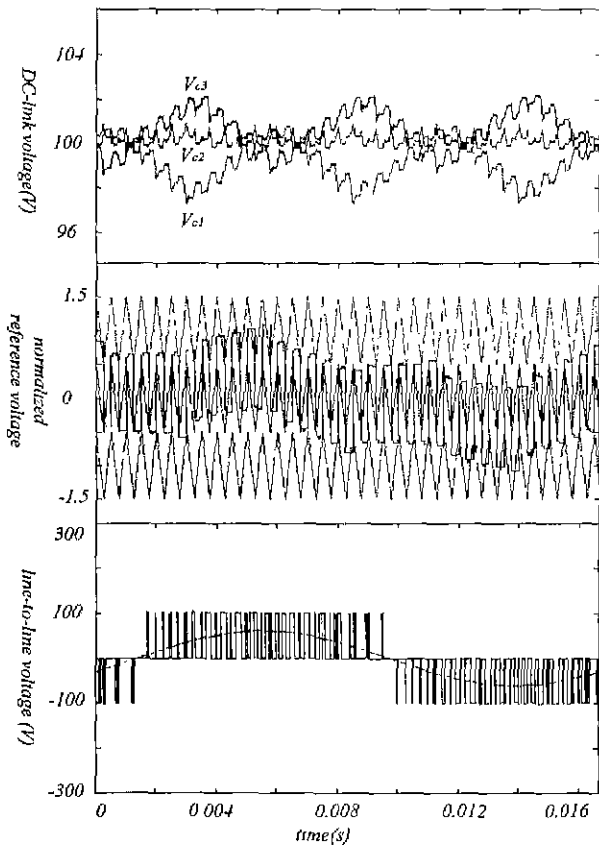


그림 8 제안한 제어 기법에 의한 시뮬레이션 결과
Fig. 8 Simulation results of a proposed control scheme ($a=0.3$)

그림 6은 하단 분압점 bp_2 의 제어를 위해 -0.5 의 전압 오프셋이 주입된 지령 전압을 나타내었다. 이 경우, 지령 전압이 위치할 수 있는 영역은 -1.5 부터 0.5 이며 이때의 시비율 $R_{x, bp2}$ 는 (2)와 같다. 영역 A_2 에서 전압 변동률은 앞서 설명한 바와 유사하게 (4)에 의해 구해질 수 있으며 결과적으로 (6)과 동일한 식을 얻게 된다. 따라서 $\angle V$ 의 분압점 전압의 변동을 보상하기 위한 영상분 전압 역시 (7)으로 표현된다. 마찬가지로 영역 B_2 부터 F_2 까지의 최적 영상분 전압 v_{zsv} 구해보면 B_1 부터 F_1 까지의 영상분 전압과 동일한 식에 의해 얻어질 수

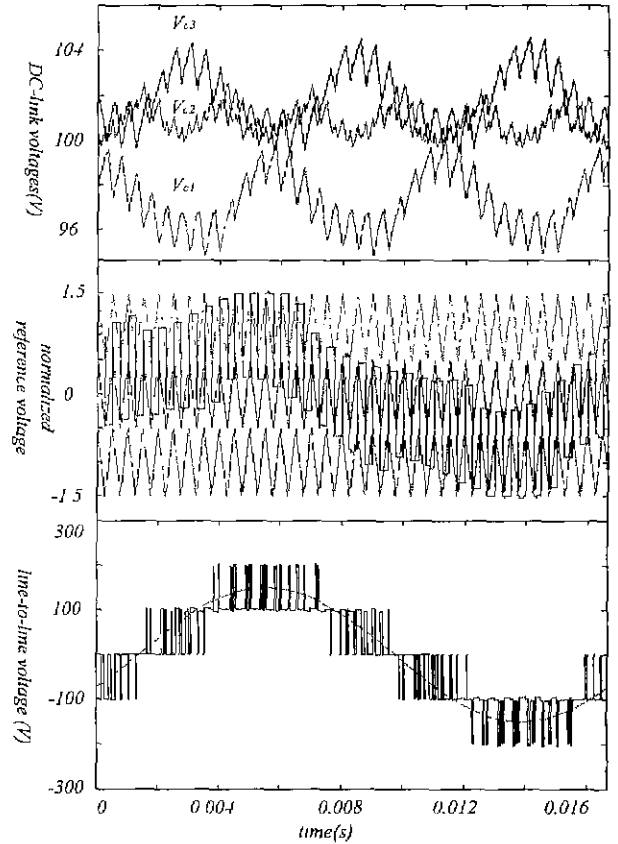


그림 9 제안한 제어 기법에 의한 시뮬레이션 결과
Fig. 9 Simulation results of a proposed control scheme ($a=0.5$)

있음을 알 수 있다. 최대 영전압과 최소 영전압은 아래와 같고 제어 범위를 벗어나는 경우, 이들로 대체되어야 한다.

$$\begin{cases} v_{zsv, \max} = 0.5 - \max(v_a, v_b, v_c) \\ v_{zsv, \min} = -1.5 - \min(v_a, v_b, v_c) \end{cases} \quad (10)$$

4. 시뮬레이션

4-레벨 인버터 분압점의 순차 전압 변동을 최소로 억제할 위해 제안한 Carrier-Based PWM 기법과 기존의 제어 기법을 비교함으로써 그 타당성을 검증하였다. 3상 R-L 부하가 4-레벨 인버터의 출력단에는 연결되었고 $500\mu F$ 의 다소 작은 용량의 DC-링크 커패시터를 사용하였다. 전체 DC-링크 전압은 $300V$ 이며 PWM의 샘플링 주파수는 $3KHz$ 로 설정하였다.

그림 7은 주기 평균 제어를 수행하는 기존 전압 제어기를 사용했을때의 각 커패시터 전압 변동을 보여주고 있다. 변조 지수는 0.3 으로 각 커패시터에 큰 전압 변동이 발생하며 이상적인 분압 전압인 $100V$ 에 어느 전압도 수렴되지 못하고 있다. 그러나

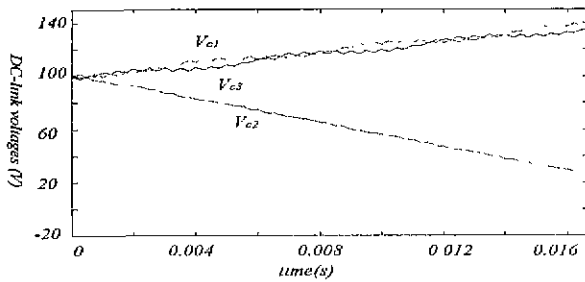


그림 10 고변조 지수에서의 제안한 제어 기법에 의한 DC-링크 전압 추이

Fig. 10 Behavior of DC-link voltage by proposed control scheme at high modulation ($a=0.8$)

시간 평균적으로는 일정한 전압을 유지하고 있음을 알 수 있다. 그림 8와 9는 제안한 전압 제어 기법에 의한 전압 변동 및 영상분 전압에 의해 하단과 상단 삼각파 영역 사이를 주기적으로 이동하는 지령 전압 그리고 이때의 선간 전압을 보여주고 있다. 변조 지수는 각각 0.3과 0.5로 설정되었다. 그림 7과 동일 조건임에도 불구하고 그림 8의 분압점 전압 변동률은 15%정도로 감소되었으며 안쪽에 위치한 커패시터 전압 V_{c2} 는 이상적인 분압 전압에 근접하며 상단 및 하단 커패시터 전압도 이에 주기적으로 접근함을 알 수 있다. 그림 9는 변조 지수가 증가하여 부하 전류가 커지고 $v_{zsb,max}$ 와 $v_{zsb,min}$ 의 감소로 각 커패시터 전압의 변동이 좀더 크게 나타나고 있으나 각 커패시터 전압이 이상적인 분압 전압에 근접하고 있다.

그러나 변조지수가 0.8과 같은 고변조 지수 영역에서는 영상분 전압에 의한 링크 커패시터 전압 제어는 불가능하여 안쪽에 위치한 커패시터 전압 V_{c2} 가 지속적으로 감소하게 된다. 제안한 기법에서도 이 같은 현상이 발생함을 그림 10을 통해 알 수 있다. 따라서 제안한 기법은 저변조 지수에서만 적용이 가능하며 고변조 지수에서는 이미 제안된 제어 기법을 사용해야 할 것으로 사료된다.^{[2]-[3]}

5. 결론

본 논문은 Diode Clamped 방식 4-레벨 인버터에 적합한 DC-링크 분압점 전압 제어 기법을 제시하고 있다. 제안된 기법은 비록 저변조 지수영역에서만 사용될 수 있으나 기존의 제안된 방법에 비해 최적의 영상분 전압을 추정함으로써 DC-링크 전압 제어 영역을 증가시키며 DC-링크 분압점 전압의 변동을 최소화 함으로써 좀더 작은 링크 커패시터에 의해서도 신뢰성 있는 인버터의 운전이 가능케 할 것으로 사료된다.

참고 문헌

- [1] C. Hochgraf, R. H. Lasseter, D. M. Divan and T. A. Lipo "Comparison of multilevel inverters for static var compensation," *IEEE-IAS Conf. Rec.* pp. 921-928, 1994
- [2] G. Sinha and T. A. Lipo, "A new modulation strategy for improved DC bus utilization in hard and soft switched multilevel inverter," *IEEE-IECON Conf. Rec.* pp. 670-675, 1997
- [3] R. Y. Kim, Y. H. Lee and D. S. Hyun, "A New Link Potential Control Scheme for Four-Level Inverter with Passive Rectifier," *IEEE-APEC Conf. Rec.* pp. 528-534, 1999
- [4] R. Rojas, T. Ohnishi and T. Suzuki, "PWM control method for a four-level inverter", *IEE-EPA Proc.*, vol. 142, No. 6, pp. 390-396, 1995
- [5] G. Sinha and T. A. Lipo, "A Four-Level Inverter Based Drive with a Passive Front End," *IEEE Trans. on Power electronics*, Vol. 15, No. 2, pp. 285-294, 2000
- [6] Y. H. Lee, R. Y. Kim and D. S. Hyun, "A Novel SVPWM Strategy Considering DC-link Balancing for a Multi-level Voltage Source Inverter," *IEEE-APEC Conf. Rec.*, pp. 509-514, 1999
- [7] S. Ogasawara, H. Akagi, "Analysis of Variation of Neutral Point Potential in Neutral-Point-Clamped Voltage Source PWM Inverters," *IEEE-IAS Conf. Rec.*, pp. 965-970, 1993