

# LCD 백라이트용 저가의 비대칭 제어 하프브리지 인버터

박종후, 최성진, 조보형

서울대학교 전기공학부 전력전자시스템 연구실

## Low-cost asymmetric control half-bridge inverter for LCD backlight

J.H. Park, S.J. Choi, B.H. Cho

Power Electronics System Lab. Seoul National University

### ABSTRACT

LCD displays for flat monitors are backlit using Cold Cathode Flourescent Lamps(CCFLs). In this paper, a low-cost series resonant half-bridge inverter for LCD backlight is proposed as a CCFL ballast. It is regulated by asymmetric control for its fixed frequency soft switching mode. The attractiveness of this topology is primarily its low cost because of using BJT switches and reduction of anti-parallel diode. Design procedure and experimental verification from 5W 15" LCD backlight are presented.

### 1. 서론

최근 들어 램프 구동을 위한 안정기의 효율을 향상시키고 사이즈 및 무게를 저감시키며 소음이나 깜박임(flickering)을 줄이기 위해 고주파 인버터가 전자식 안정기로서 널리 사용되고 있다. 특히 고주파 인버터는 고효율, 저가 회로구현이 가능해야 한다는 요구가 높아지고 있으며 전류파고율(crest factor)감소도 중요한 사양이 되고 있다[1]. 이를 위하여 기존의 2단 인버터를 파워부가 한 개로 통합된 단일 회로단으로 구현하려는 연구가 진행 중에 있다. LCD 디스플레이 백라이트로 널리 사용되는 전류형 자려식 로이어(Royer)회로는 대표적인 2단 인버터로, 벡(buck) 컨버터와 로이어 공진회로가 직결 연결된 형태로 되어 있다. 벡 pre-regulator는 다음 단의 입력전류를 제어하며, 이어서 로이어 공진회로가 푸쉬풀 회로를 이용하여 자화 인덕턴스와 캐패시터를 공진시켜 변압기 2차측에 정현파를 만들어 준다. 이 회로는 두 개의 전력 처리부가 직렬로 연결되어 있으므로 효율에 한계가 있으며, 단일

회로단 시스템에 비해서 소자수가 많고, 병렬 공진 회로이기 때문에 램프가 점등에 실패하면 과전압 조건을 방지하는 회로가 있어야 한다. 또한, 벡 pre-regulator가 변압기 일차 측의 전압을 감소시키므로 권선비가 커지게 되고, 일차 측의 센터 텁과 베이스 드라이브용 보조 권선이 커플링 되어야 하므로 변압기가 복잡해지며 가격이 올라간다. 이러한 한계점 때문에 더 간단하고 싸며, 보다 효율적인 1단의 공진 topology 연구가 진행되었다[2].

이 논문에서는 CCFL 전자식 안정기용 새로운 하프 브리지 인버터를 제안한다. 이 하프브리지 인버터는 일반적인 LCC 공진 네트워크 대신에 변압기의 병렬 캐패시터를 없애서 가격과 회로의 복잡도를 감소시켰다 또한 MOSFET 대신 BJT를 사용하고 동작 모드에 따라 역도통 다이오드를 쓰지 않아도 동작이 가능하므로 가격과 부품 수를 최소화하였다. 입력 전압 변동에 대응하는 출력제어는 상보적(complementary) 비대칭 제어를 채택하여 고정 주파수에서 소프트 스위칭을 구현하였고, 램프의 조도제어는 램프 전류를 변화시키는 대신, 풀부하 동작시 백라이트 회로를 100-200Hz영역에서 점등과 소등을 반복하는 온/오프 제어를 함으로써 구현하였다. 본문에서는 제안된 topology와 비대칭 제어 기법을 분석하고, 분석한 결과를 바탕으로 설계절차를 제시하며, 실험을 통하여 동작을 확인한다. 하드웨어 제작에 사용된 CCFL은 15" LCD 백라이트용 5W 램프로서 동작 주파수는 50kHz, 기동 전압 1500Vpk이고 점등시 전류는 8-9mA이다.

### 2. 안정기 회로의 특성

#### 2.1 topology

제안된 하프브리지 인버터는 그림 1과 같은 구성을 하고 있다. 이 회로는 어댑터에서 나온 DC

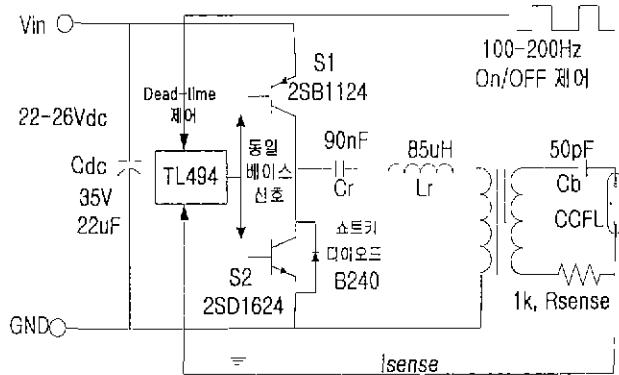


그림 1 공진형 인버터 전력단 회로

fig 1. Resonant inverter power stage schematic

전압을 입력으로 하고 두 개의 BJT 스위치 S1, S2 와 공진 인덕터 Lr, 공진 및 커플링 캐패시터 Cr, 그리고 CCFL의 동작 특성을 안정하게 하기 위한 안정화 캐패시터 Cb로 구성되어 있다. 공진 주파수는 다음과 같이 결정된다.

$$f_o = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (1)$$

이 회로는 DC입력전압을 초핑(chopping)하여 구형파 전압을 만들고 이를 공진 네트워크로 필터링하여 기본파 성분만을 출력단으로 전달하게 된다 [4]. 하프브리지 타입으로서 일반적으로 쓰이는 병렬 공진이나 LCC topology는 변압기에 병렬 캐패시터를 하나 더 포함시킴으로써, 커플링과 공진 역할을 분담하거나 점등 전과 점등 후의 역할을 분담하지만 이 회로에서는 이 두 역할을 직렬 공진 캐패시터가 모두 해 준다[2,3]. 안정화 캐패시터 Cb는 점등 전에는 램프가 open이므로 동작에 참여하지 않다가 점등 후에는 등가적으로 변압기의 자화 인덕턴스에 병렬로 동작하여 회로의 순환 에너지를 감소시키는 역할을 한다. 그러면, 스위치의 도통 손실이 감소하며, 인덕터나 스위치의 열문제도 완화된다. 뿐만 아니라, Cb는 램프의 부저항 특성 때문에 야기되는 회로의 서브-하모닉 문제를 해결하는 기능도 한다. 이 값은 램프의 직경이나 길이에 상관하며, 값이 클수록 유리하다[3]. 이와 같은 직렬 공진 회로는 부하에서 볼 때 전류 소스로 동작하기 때문에 정전압 특성을 가지는 램프가 출력 전압을 결정하게 된다.

## 2.2 비대칭 제어기법

비대칭 제어란 하프브리지의 스위치 S1, S2에 도통비를 비대칭으로 주는 것을 의미한다. 특히 이 회로에서 사용된 것은 상보적 비대칭 제어로 S1의 도통비가 D이면 S2의 도통비는 1-D 가 된다. 비대칭 제어를 하면 고정 주파수에서 소프트 스위칭을

할 수 있으므로 설계가 간단해지고 노이즈나 효율 면에서 유리하다. 또한, 제어 신호를 S1, S2에 분리해 줄 필요없이 동일 베이스 드라이브 신호를 주므로 드라이브 회로 구성도 단순해 진다. 그러나, 2차 고조파가 들어오면서 파형에 왜곡이 발생하는 단점이 있다.

제어의 원리는 다음과 같다. 스위치에서 발생한 구형파 전압의 기본파 성분이 스위치의 도통비에 따라서 달라지므로 공진부에 의해서 필터링된 기본파 전압이 변하게 되어 출력전력을 조절할 수 있다. D=0.5이고 공진부의 높은 Q값을 전제로 했을 때, fundamental approximation에 의해서 기본파 전압의 피크값  $V_{AC, pk}$ 은  $\frac{2}{\pi} V_{DC}$ 가 된다. 푸리에 변환을 이용하여 도통비에 따른 기본파 성분비를 구할 수 있다. 계산 결과는 식(2)와 같고 이것을 그림으로 나타낸 결과가 그림.2이다. 가로축은 도통비를 나타내고 세로축은 D=0.5를 기준으로 한 상대적 성분비이다.

$$V_{AC, pk}(D) = \frac{V_{DC}}{\pi} \sqrt{2 - 2 \cos(2\pi D)} \quad (2)$$

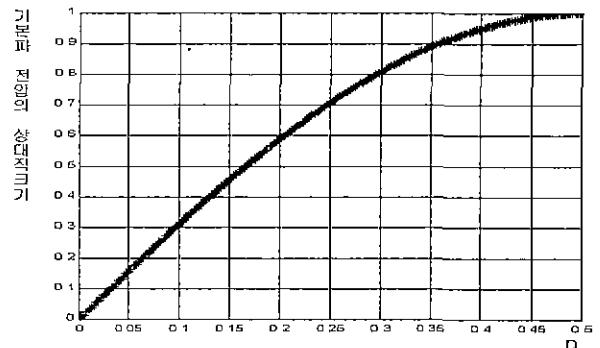


그림 2 도통비에 따른 기본파의 상대적 성분비

fig 2. Relative rate of fundamental factor by duty

단일 회로단으로는 dimming 영역을 만족할 수 없으므로 온/오프 제어 기법을 도입한다. 온/오프 dimming은 인버터를 풀 부하로 고정하고 약 100Hz로 인버터의 콘트롤러를 온/오프함으로써 램프의 조도를 조절한다. 한 주기내 온-시간 비율이 커짐에 따라 조도가 증가한다. 정리하면, 비대칭 제어로 입력 전압의 변동에 대응하여 풀부하로 출력을 고정하고 온/오프 dimming을 함으로써 단일 회로단으로는 구성하기 어려운 광범위한 dimming 영역을 구현한다.

## 2.3 동작모드

그림 3은 직렬 공진형 하프브리지 회로의 스위칭

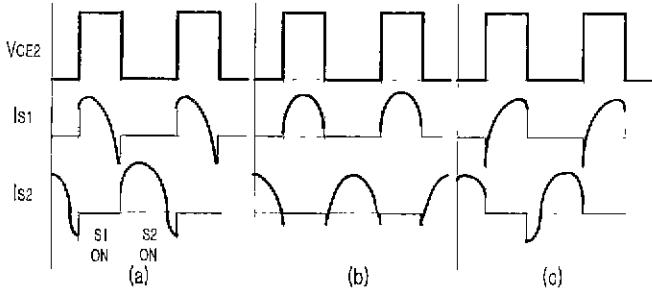


그림 3 스위칭 주파수에 따른 브리지전압(VCE2)  
스위치 전류(Is1, Is2)의 파형  
(a)  $f_{sw} < f_o$  일 때 (b)  $f_{sw}$ 가  $f_o$ 부근 (c)  $f_{sw} > f_o$  일 때  
fig. 3. Bridge-voltage(VCE2) and switch-current  
(Is1, Is2) waveforms by switching frequency  
(a)  $f_{sw} < f_o$  (b)  $f_{sw} \approx f_o$  (c)  $f_{sw} > f_o$

주파수 영역에 따른 동작모드를 나타낸 것이다. 그림에서 볼 수 있듯이, 스위칭 주파수가 공진 주파수보다 낮을 때는 ZCS-OFF를 하고(fig 3.(a)) 스위칭 주파수가 높을 때는 ZVS-ON을 한다(fig 3.(c)). 스위칭 주파수가 공진점 부근이 되면 도통 시간이 긴 S2 스위치가 ZVZCS를 하고 S1은 하드 스위칭을 한다(fig 3.(b)). ZCS시 다이오드의 reverse-recovery현상을 없애고 역도통 전압을 감소하기 위해 쇼트키-다이오드를 쓴다. 공진점 부근에서 동작시키면 공진부의 필터링 효과가 좋아지므로 파형의 왜곡이 감소하며, 하드 스위칭 시 초평되는 전압, 전류의 크기가 다른 모드에 비해 작으므로 스위칭 손실도 작다. 그리고, 하드 스위칭을 하는 S1은 역도통 다이오드가 필요 없으므로, 소자 수를 줄이고 가격을 절감하는 효과가 있다. 따라서, 회로 설계시 이 모드에서 동작하도록 설계한다.

동작 모드는 위에서 살펴본 스위칭 주파수 영역 외에도, 도통비나 베이스 드라이브 회로의 구성에 따라서 달라질 수 있다. 도통비가 감소하면 ZVS나 ZCS 영역에서 ZVZCS 영역으로 들어올 수 있다 [5]. 또한 스위치가 BJT이므로 베이스 드라이브 회

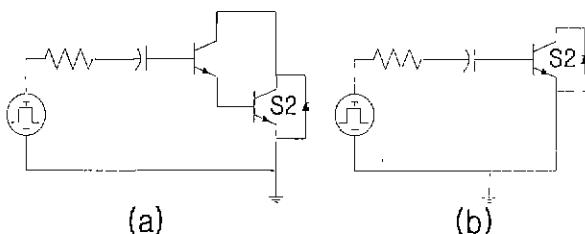


그림 4 . 베이스 드라이브 회로  
(a) 달링턴 (b) 직접 구동 방식  
fig. 4. Base drive circuit  
(a) Darlington (b) direct drive method  
로의 종류에 따라서 회로 동작에 영향을 주게 된

다. 본 논문에서는 두 가지 타입의 베이스 회로에 대해서 살펴본다.

달링턴 회로는 그림 4.(a)와 같은 구조로 되어 있다. 드라이브 신호의 그라운드가 S2의 이미터이면, 이 트랜지스터의 베이스-콜렉터 접합부로는 전류가 흐르지 않으므로 역방향 전류를 도통시키지 않는다. 따라서 모든 S2의 역방향 전류는 역도통 다이오드를 따라 흐르게 된다. 이와는 달리 그림 4.(b)와 같은 직접 구동 회로에서는 베이스-콜렉터 접합부로 전류를 흘릴 수 있으므로 스위치의 역도통이 가능하다[6]. 이 때, BJT는 reverse-saturation 영역에 들어가게 된다. 이 모드에서는 스위치 역도통이 가능하므로 S2의 역도통 다이오드가 필요 없어서 가격이 절감되지만, 스위치가 하드 스위칭을 하게 되므로 스위칭 손실이 증가한다. 따라서 상대적으로 하드 스위칭 손실이 적은 공진점 부근에서 동작시키는 것이 유리하다.

### 3. 설계과정

설계를 위한 식은 다음과 같다.

$$R_{Lamp} = \frac{V_{Lamp}}{I_{Lamp}} \quad (3)$$

$R_{Lamp}$ 는 점등시 램프의 등가 저항이고,  $V_{Lamp}, I_{Lamp}$ 는 풀부하시 램프의 전압, 전류이다. 2차 측의  $R_{Lamp}$ 와  $C_b$  직렬회로를 변압기(이상적이라고 가정)의 1차측으로 환원한 등가모델을 구하기 위해서, 병렬 등가회로로 치환한 파라미터  $C_P, R_P$  값은 식(4),(5)와 같다.

$$C_P = \frac{C_b}{1 + (2\pi f_{sw})^2 C_b^2 R_{Lamp}^2} \quad (4)$$

$$R_P = \left( 1 + \frac{1}{(2\pi f_{sw})^2 C_b^2 R_{Lamp}^2} \right) R_{Lamp} \quad (5)$$

순환에너지를 최소화하기 위해  $C_P$ 를 변압기의 1차측 자화 인덕턴스  $L_m$ 과 임피던스 매칭시킨다 (식(6)).

$$\frac{1}{\sqrt{L_m(C_P N^2)}} = 2\pi f_{sw} \quad (6)$$

또한, 램프전력과 파워밸런스에 의해서 다음 식이 나오게 된다. ( $\eta$ 는 예상 효율)

$$\left( \frac{V_{DC} \min \sqrt{2}}{\pi} \right)^2 = P_{out} \left( \frac{R_P}{N^2} \right) / \eta \quad (7)$$

앞에서 살펴본 바와 같이, 공진 주파수는 스위칭 주파수 부근에서 선택하는 것이 손실 측면에서 유리하므로 식(8)에 의해서  $L_r, C_r$ 값을 결정한다.

$$\sqrt{L_r C_r} = 1/2\pi f_{sw} \quad (8)$$

기동시에는 램프가 오픈이므로, 공진부가 큰 Q값을 가져 스위칭 주파수가 기동시 공진 주파수  $\sqrt{(L_r+L_m)C_r} = 1/2\pi f_o$ 에 접근해야 충분한 전압 이득을 얻을 수 있다. 이를 위하여 되도록 기동시 공진 주파수와 램프구동시 공진 주파수를 접근시키는 것이 유리하다.

#### 4. 실험파형

실험 회로의 각 파라미터 값은 표1과 같다.

표 1 하드웨어 제작을 위한 파라미터 값

Table 1 Parameter value for hardware waveforms

fsw	50kHz	Pout	5.4W
Rlamp	67kΩ	Cb	50pF
Lr	85uH	Cr	90nF
VDC,min	22V	Lm	40uH
N	73	베이스 회로	달링턴

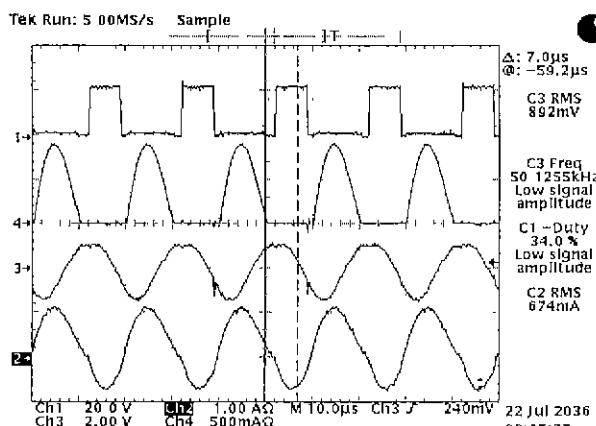


그림 5 Vin = 22V일 때, 파형1: Vds2 파형2: Is2 파형3: 램프전류\*1000 파형4: Lr전류

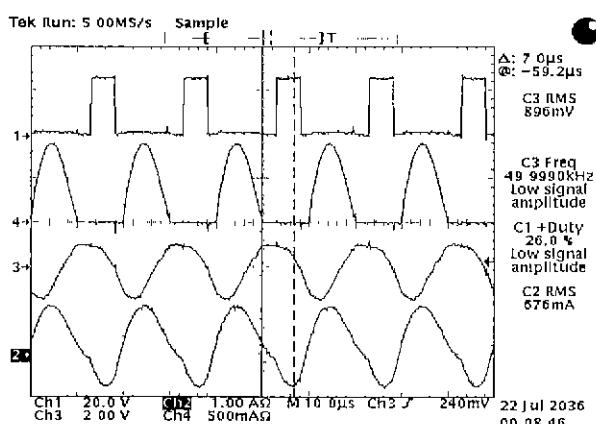


그림 6 Vin = 26V일 때, 순서는 그림 5와 동일

효율은 그림 5에서 85%, 그림 6에서 77%가 측정되었다.

#### 5. 결론

저가의 LCD 백라이트용 하프브리지 인버터를 구현하기 위하여 BJT 스위치를 사용하였고, 동작 모드 분석을 통하여 소자수를 줄이고, 가격 및 파형을 향상시키는 방안을 살펴보았다. 이를 분석하기 위하여 직렬 공진 브리지회로의 안정기로서 특성을 제시하고 비대칭 제어 기법의 원리를 살펴보았다. 이를 바탕으로 설계 절차를 제시하였고 마지막으로 실험을 통하여 동작을 확인하였다. 향후 과제로는 가격과 효율 뿐 아니라, 파고율 및 왜형률 측면에서도 향상될 수 있는 방안에 관한 연구가 진행되어야 할 것이다.

이 논문은 단암 전자통신연구소의 연구비 지원에 의하여 연구되었음

#### 참 고 문 헌

- [1] H. Matsuo, K. Shimizu, F. Kurokawa and L. Tu, "Performance characteristics of a novel modified half-bridge inverter as an electronic ballast for lighting," *Proc. of IEEE APEC*, pp. 2028-2034, 1998
- [2] J. A. Donahue, P. E. and M. M. Jovanovic, "The LCC inverter as a cold cathode fluorescent lamp driver" *Proc. of IEEE APEC*, pp. 427-433, 1994
- [3] Micro Linear "ML 4878 single-stage CCFL backlight resonant inverter" . *Application Note 68*, May 1998
- [4] Y. Takahashi, M Kamata, K. Shimizu " Efficiency improvement of electronic ballast" *Proc. of IEEE APEC*, pp. 2284-2290, 1997
- [5] J. Ribas, J. M. Alonso, E. L. Corominas, A. J. Calleja, M. Rico-Secades " Design consideration for optimum ignition and dimming of fluorescent lamps using a resonant inverter operating open loop" *Proc. of IEEE APEC*, pp. 2068-2075, 1998
- [6] R. B. Prest and J. D. Van Wyk " Reverse bipolar transistor conduction in high current PWM inverters" *Proc. of IEEE APEC*, pp. 246-253, 1988