

SOI 웨이퍼의 열적거동 해석

정경훈*, 김옥삼**

Thermal Behaviors Analysis for SOI Wafers

K. H. Jung* and O. S. Kim**

Abstract : Micronization of sensor is a trend of the silicon sensor development with regard to a piezoresistive silicon pressure sensor, the size of the pressure sensor diaphragm have become smaller year by year, and a microaccelerometer with a size less than 200~300 μ m has been realized. In this paper, we study some of the micromachining processes of SOI(silicon on insulator) for the microaccelerometer, and their subsequent processes which might affect thermal loads. The finite element method (FEM) has been a standard numerical modeling technique extensively utilized in structural engineering discipline for design of SOI wafers. Successful thermal behaviors analysis and design of the SOI wafers based on the tunneling current concept using SOI wafer depend on the knowledge about normal mechanical properties of the SCS(single crystal silicon) layer and their control through manufacturing process

Key words : SOI wafer (실리콘 절연 웨이퍼), Thermal behavior analysis(열거동 해석), Microaccelerometer(마이크로가속도계)

1. 서론

단결정 실리콘(single crystal silicon, SCS)의 기판(substrate)에 절전재료의 적층과 부식 공정으로 만든 실리콘 절연(silicon on insulator, SOI)웨이퍼¹⁾에 마이크로머시닝(micromachining)과 같은 초미세 정밀가공 기술의 실현으로 마이크로머신, 마이크로구조체 및 센서 등을 제작하는 MEMS²⁾(microelectro mechanical system) 분야에 많은 관심이 모아지고 있다. 그 가운데 마이크로가속도 센서는 자동차의 서스펜션, ABS 및 네비게이터 등에 수요가 많고, 운전자의 안전을 최우선적으로 확보하기 위한 에어백(air bag)의 제어에 필수적으로 사용된다. 특히 양자역학적 현상인 터널전류 효과 (tunnelling current effect)와 가

속도의 변화량과 정전기력(electrostatic force)의 균형을 이용해 패들(paddle)과 기판(substrate)사이 에너지 균형으로 검침력을 확보하는 마이크로가속도 센서는 사용처가 더욱 증가하고 있다. 부피와 크기가 작고 민감도가 우수한 마이크로가속도 센서는 자동차의 조향 장치에 의한 선회나 구동시 진동제어 등 다양한 용도가 있다. 가속도센서는 일정한 정적가속도를 측정가능한 것과 불가능한 것으로 나눌 수 있다. 후자의 경우는 이전부터 많이 사용되어 왔는데 이 가운데는 압전소자를 사용한 압전형과 자계중에서 도체의 움직임을 사용하는 동전형이 있다. 전자의 정적가속도를 측정 가능한 것 가운데 초소형이 수요가 많은데 SOI웨이퍼의 마이크로머시닝에 의해 제작³⁾이 가능하다. 이와 같이 거대한 잠재시장을 확보하고 있는 마이크로센서, 초미세 구조물

* 여수대학교 대학원

** 여수대학교 기계·자동차공학부

및 마이크로머신을 생산하기 위한 SOI웨이퍼의 설계에 컴퓨터를 이용한 모델링이나 시뮬레이션이 필수 불가결하다.

본 연구는 마이크로고속도계 센서의 재료로 사용되는 SOI 웨이퍼의 연구개발의 설계과정에서 적층막과 열산화층의 기계적·열적 성질 변화, 잔류열응력 및 열변형 거동변화를 유한요소법으로 시도하였다.

2. 열적거동 해석

SOI 웨이퍼의 제조과정에 대한 열적거동의 유한요소 정식화 과정은 변위함수와 관련된 변형률뿐만 아니라 온도변화에 따른 내부물체력을 포함하고 있다. 그러나 여기서는 온도 지배방정식은 SOI 웨이퍼가 원형이기 때문에 2차원 비정상 상태(2-D unsteady state)의 열응력 방정식을 해석하였다. 이를 위하여 초기항복이 일어난 후 전체변형률 증분은 강성 및 소성변형률 증분의 합과 열수축에 의한 변형률 증분의 합으로 나타낼 수 있으므로 전 변형률 증분 $d\epsilon_{ij}$ 는

$$d\epsilon_{ij} = \frac{1}{2G} \left(d\sigma_{ij} - \frac{\nu}{1+\nu} d\sigma_{kk} \delta_{ij} \right) + d\lambda \frac{\partial f}{\partial \sigma_{ij}} + dT \cdot \alpha \quad (1)$$

식과 같이되며 행렬 형태로 표시하면

$$\{d\epsilon\} = [D]^{-1} \{d\sigma\} + d\lambda \left\{ \frac{\partial F}{\partial \sigma} \right\} + \{d\epsilon_0\} \quad (2)$$

식이다. 여기서 $[D]$ 는 강성행렬이고 축대칭 문제의 경우는 다음과 같다.

$$[D] = \frac{E}{(1+\nu)(1-2\nu)} \cdot \begin{bmatrix} (1-\nu) & & & \\ \nu & (1-\nu) & & \\ 0 & 0 & \frac{1}{2(1-\nu)} & \\ \nu & \nu & 0 & (1-\nu) \end{bmatrix} \quad (3)$$

sym

응력과 변형률의 관계식은

$$\{d\sigma\} = [D_{ep}] (\{d\epsilon\} - \{d\epsilon^T\}) \quad (4)$$

식이며 단, 여기서 $[D_{ep}]$ 는 탄소성 행렬로써

$$[D_{ep}] = [D] - \{d_D\} \{d_D\}^T / A + \{a\}^T [D] \{a\} \quad (5)$$

$$\{d_D\} = [D] \{a\} \quad (6)$$

이고 여기에서는

$$\{J_2\} = k(K) \quad (7)$$

인 Von-Mises의 항복조건식을 이용하였다. 식(5)중 A 는 가공경화 법칙으로부터

$$A = H' \quad (8)$$

이며 여기서 H' 은

$$H' = \frac{\bar{d}\sigma}{d\epsilon_p} \quad (9)$$

식으로부터 구할 수 있다. 여기서 $\bar{\sigma}$, $\bar{\epsilon}_p$ 는 각각 상당응력(equivalent stress)과 상당소성 변형률(equivalent plastic strain)을 나타낸다. 물체가 내부응력 σ , 물체력(body force) b , 외력 F 에 의하여 평형상태를 유지하고 있을 때 가상일의 원리 (principle of virtual work)를 적용하면 다음과 같은 식이 된다.

$$\{dF\} + \int_V [N]^T \{db\} dV = \int_V [B]^T \{d\sigma\} dV \quad (10)$$

식(4)를 위의 식(10)에 대입하면

$$\{dF\} + \int_V [N]^T \{db\} dV = \int_V [B]^T [D_{ep}] (d\epsilon - d\epsilon_0) dV \quad (11)$$

또는

$$[K]\{d\delta\} = \{dF\} + \{dF_b\} + \{dF_{\epsilon_0}\} \quad (12)$$

식이며 물체력에 의한 절점력인 $\{dF_b\}$, 열하중에 의한 등가절점력인 $\{dF_{\epsilon_0}\}$ 와 강성행렬 $[K]$ 는 다음과 같다.

$$\{dF_b\} = \int_V [N]^T \{db\} dV \quad (13)$$

$$\{dF_{\epsilon_0}\} = \int_V [B]^T [D_{ep}] \{d\epsilon_0\} dV \quad (14)$$

$$[K] = \int_V [B]^T [D_{ep}] [B] dV \quad (15)$$

$$[B]^T = \begin{bmatrix} \frac{\partial N_i}{\partial r} & 0 & \frac{\partial N_i}{\partial z} & \frac{N_i}{r} \\ 0 & \frac{\partial N_i}{\partial z} & \frac{\partial N_i}{\partial r} & 0 \end{bmatrix} \quad (16)$$

$i = 1, 2, 3, \dots, 8$

$$\{d\epsilon_0\}^T = \{ \alpha dT \ \alpha dT \ 0 \ \alpha dT \} \quad (17)$$

3. SOI 웨이퍼의 제조 및 유한요소 모델

3.1 SOI 웨이퍼의 제조과정

웨이퍼의 재료는 불순물 함유량 1%미만의 산화규소(SiO₂)로 이루어져 있고 SOI 웨이퍼의 제조과정은 Fig. 1과 같이 3단계로 구별되어 진다. 첫째 단계는 SCS와 SiO₂ 층을 형성하기 위한 Fig. 1에서 1과 2 스텝의 막형성과정 (layer work)이며 둘째 단계는 상부기판(upper substrate)과 하부기판(lower substrate)을 연결하는 3과 4 스텝인 결합과정(bonding work) 그리고 마지막 단계로서 상부기판의 제거와 마스크 층을 생성하는 5와 6 스텝의 마이크로머시닝 과정으로 구성되어 있다.

상부기판의 아래 부분에 패들부를 형성하기 위한 3 μ m 두께의 SCS 층은 1200 $^{\circ}$ C 온도에서 20초 정도 소요된다. 이때 일어나는 화학반응은

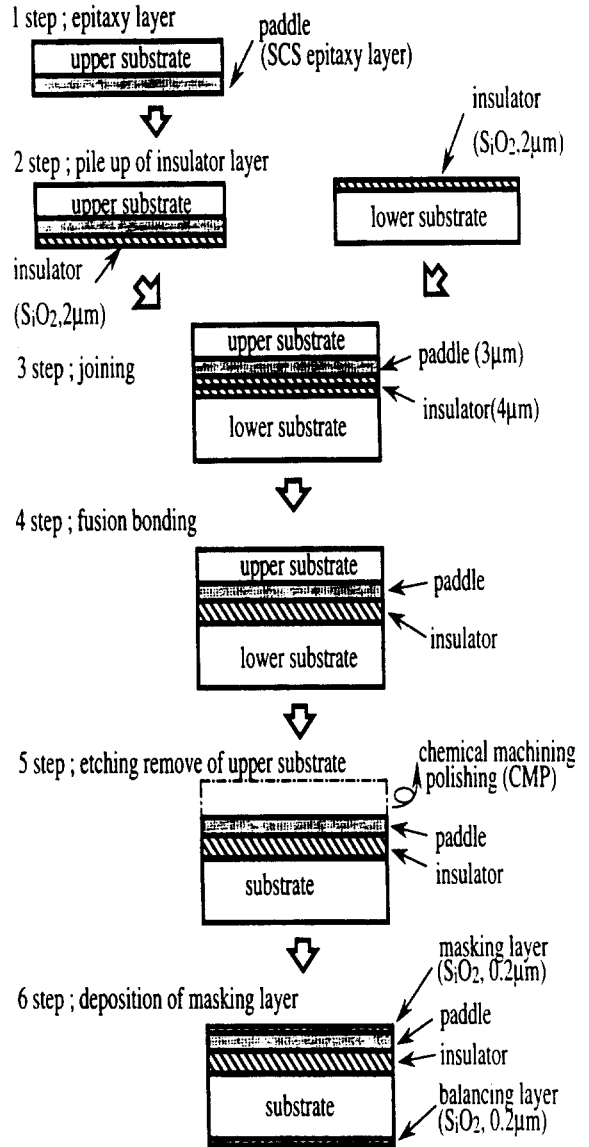
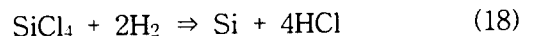
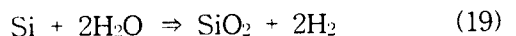


Fig. 1 Schematic of SOI wafer producing processes.



이다. 2 스텝의 상부기판과 하부기판에 2 μ m의 SiO₂의 막을 증착 시키기 위해서 1100 $^{\circ}$ C의 온도로 100시간 정도로 아래와 같은 화학적 분위기를 형성 시켰다.



두번째 결합단계에서는 상부기판과 하부기판을 정열장치(joining apparatus)를 이용하여 반데발스 힘(Van der Waals force)으로 1000℃ 온도에서 청정분위기에서 접합시켰다. 마지막으로 상부기판의 제거와 마스크 막을 형성하는 것이 세번째인 마이크로머시닝 단계이다. 여기서는 우선 실리콘 절연 웨이퍼의 제작에 필요없는 상부기판을 화학적 부식원리를 이용하여 제거하면서 경면가공을 마치고 그 위에 0.2 μm 의 SiO₂ 막을 900℃에서 생성시킨다. 이때 소요시간은 7시간 정도이며 화학반응은



식이었고 균형막(balancing layer)은 마스크막 생성 후 제거하였다.

3.2 유한요소 모델

SOI웨이퍼의 제조과정에서 발생하는 열적 거동해석에 이용된 상용 유한요소 코드는 ANSYS v5.6이며 흐름도는 Fig. 2와 같다. 프로그램은 선처리과정(pre-processor)에 메쉬생성 및 재료의 물성치 입력부분이 있으며, 계산영역(solution stage)에서는 하중의 정의와 시간의 경과에 따른 해의 변동상태를 계산하였다. 그리고 후처리과정(post-processor)은 결과를 효과적으로 전달하도록 구성되어 절점(node)에서 시간변화에 따른 열구배 및 분포를 확인하고, 후처리과정에서는 열적거동에 대한 데이터를 해석하였다. 메쉬 생성 후 절점수와 요소(element)수는 Fig. 3과 같으며 모두 자유메쉬(free mesh)이다.

4. 해석결과 및 고찰

상부기판에 SCS를 3 μm 적층하는 과정에서 냉각개시 0.6 $\times 10^5$ sec가 경과한 후의 온도 분포를 나타낸 것이 Fig. 4이다. 그림의 왼쪽 중심부를 기준으로 대칭의 형상을 나타

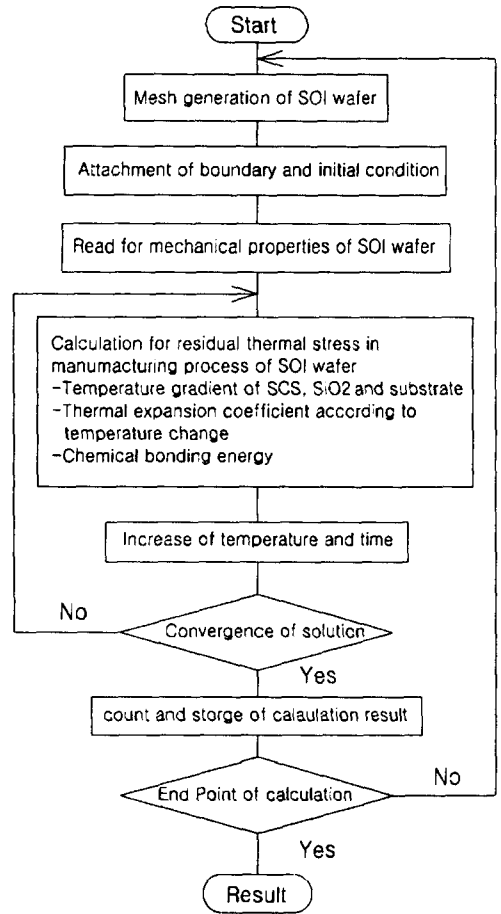


Fig. 2 Analysis flow chart for thermal behaviors of SOI wafer

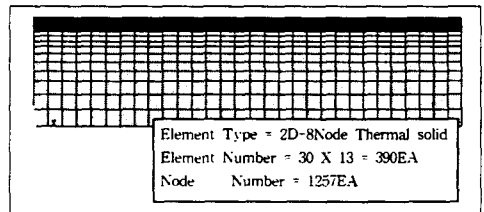


Fig. 3 Mesh generations for analysis on epitaxy layer

내고 최고온도는 1198℃이며 평균온도는 1196℃이다. 기판의 오른쪽 상부 및 하단부에서 신속하게 냉각이 이루어지며 점차 중심부를 향해 포물선의 형상으로 등온도선이 형성되어

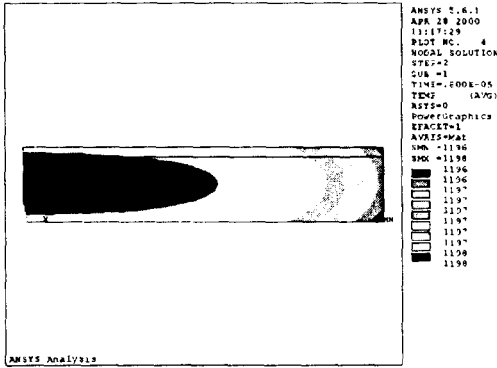


Fig. 4 Distribution of temperature gradients on epitaxy layer after cooling 0.6×10^{-5} sec

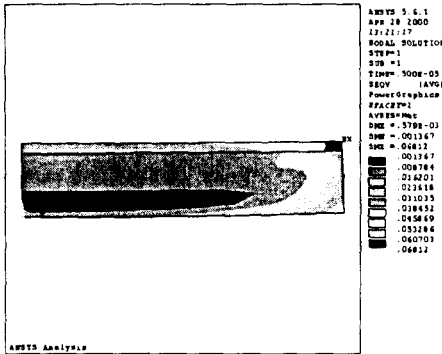


Fig. 5 Distribution of thermal stresses on epitaxy layer after cooling 0.5×10^{-5} sec

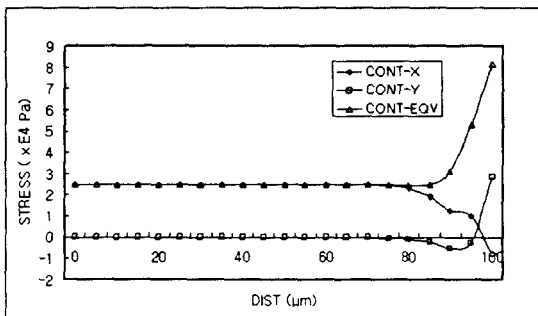


Fig. 6 Thermal stresses according to distance of axial direction

있다.

Fig. 5는 상부기판에 SCS를 적층한 후 냉각개시 0.5×10^{-5} sec가 지난 후의 열응력 분포 및 열변형 형상을 의미하는 그림이다. 기판의 하단부(검정색 부분)는 0.001×10^3 Pa정

도의 비교적 적은 응력이 부가되고 있으나 상단부 및 SCS 접합부에는 $0.04 \times 10^3 \sim 0.06 \times 10^3$ Pa의 등가응력이 발생하고 있다.

축방향에 따른 응력을 나타낸 그림이 Fig. 6이다. 등가응력과 x축 응력은 $80 \mu\text{m}$ 까지 2.5×10^4 Pa로 거의 일정하지만 등가응력은 증가하고 x축 응력은 감소하는 양극화 현상을 보여 준다. 한편 y축의 응력은 거의 제로베이스로 진행하지만 $83 \mu\text{m}$ 부분에서 대폭 상승하였다.

5. 결론

마이크로가속도계 센서의 재료로 사용되는 SOI웨이퍼의 제조과정에서 발생하는 열적거동을 수치해석적인 기법으로 규명하였다

. 기판에 SCS를 적층하는 과정의 온도 분포를 해석한 결과 기판의 오른쪽 상부 및 하단부에서 가장 신속하게 냉각이 이루어지며 점차 중심부를 향해 포물선의 형상으로 등온도선이 형성되었다. 열응력은 기판의 하단부 비교적 적은 응력이 부가되고 있으나 상단부 및 SCS 접합부에는 $0.04 \times 10^3 \sim 0.06 \times 10^3$ Pa의 등가응력이 발생하였다. 등가응력과 x축 응력은 $80 \mu\text{m}$ 까지 거의 일정하지만 등가응력은 증가하고 x축 응력은 감소하는 양극화 현상을 보여 준다.

참고문헌

- 1) 윤현민, 이형기, "기초반도체공학", 복두출판사, pp. 208~229, 1998
- 2) H. W. Park, B. K. Ju, D. J. Lee, J. H. Park and M. H. Oh, "Fabrication and the Characterization of the Micro-Tunneling Sensor (II)", 제2회 MEMS 학술대회 논문집, pp. 145~153, 2000
- 3) 이정직 외 2명, 박막프로세스의 기초, 반도체출판사, pp. 31~57, 1997