

[II-5]

Ti Capping Layer에 의한 Co-silicide 박막의 형성에 관한 연구

김해영, 김상연, 고대홍, 구자흠,* 최철진,* 김철승,* 최시영,* 강호규,* Kazuyuki Fujihara*
연세대학교 세라믹공학과, *삼성전자 반도체연구소

Device의 고성능화를 위하여 소자의 고속화, 고집적화가 가속됨에 따라 SALICIDE Process가 더욱 절실하게 요구되고 있다. 이러한 SALICIDE Process의 재료로써는 metal-silicide중에서 비저항이 가장 낮은 $TiSi_2(15-25\mu\Omega cm)$, $CoSi_2(17-25\mu\Omega cm)$ 가 일반적으로 많이 연구되어 왔다. 그러나 Ti-silicide의 경우 소자의 고집적화에 따른 디자인 룰의 감소로 인해 면저항값이 급격히 증가하는 한계를 가지고 있다. Co-silicide는 배선 선평의 감소에 따른 면저항 값의 변화가 작으며, 고온에서 안정하고, 도펀트 물질과 열역학적으로 안정하여 화합물을 형성하지 않는다는 장점이 있으나 Ti처럼 자연산화막을 제거할 수 없어 Si 기판 위에 자연산화막이 존재시 균일한 실리사이드 박막을 형성할 수 없는 단점등을 가지고 있다.

본 연구에서는 Ti Capping layer에 의한 균일한 Co-silicide의 형성을 일반적인 Si(100)기판과 SC1 방법에 의하여 chemical Oxide를 성장시킨 Si(100)기판의 경우에 대하여 연구하였다. 스퍼터링 방법에 의해 Co를 150Å 증착 후 capping layer로써 TiN, Ti를 각각 100Å씩 증착하였다. 열처리는 RTP를 이용하여 500°C~780°C까지 40°C 구간으로 N_2 분위기에서 30초 동안 열처리를 한 후, selective metal strip 후 2nd RTP를 850°C N_2 분위기에서 30초 동안하였다. 이러한 Co-silicide 박막의 특성을 4-point probe, XRD, TEM의 분석장비를 이용하여 관찰하였다. 1st RTP 후 selective metal strip 후 면저항의 측정과 XRD 분석결과 낮은 면저항을 갖는 $CoSi_2$ 로의 상전이는 TiN capping과 Co 단일박막이 일반적인 Si(100)기판과 interfacial Oxide가 존재하는 Si(100)기판 위에서 Ti capping의 경우보다 낮은 온도에서 일어났다. 또한 $CoSi$ 에서 $CoSi_2$ 으로 상전이는 일반적인 Si(100)기판 위에서 보다 interfacial Oxide가 존재하는 Si(100)기판 위에서 더 넓은 온도범위 구간에서 일어났다. TEM 관찰 결과 interfacial Oxide가 존재하는 Si(100)기판 위에 TiN capping과 Co 단일박막의 경우 열처리 후에도 Oxide가 존재하는 불균일한 $CoSi_2$ 박막을 관찰하였으며, Ti capping의 경우 Oxide가 존재하지 않는 표면과 계면이 더 균일한 $CoSi_2$ 박막을 형성 할 수 있었다.