

## [ II-11 ]

# Si(100)기판 위에 증착된 CeO<sub>2</sub>(200)박막과 CeO<sub>2</sub>(111)박막의 전기적 특성 비교

이현정, 김진모, 김이준, 정동근

성균관대학교 물리학과

CeO<sub>2</sub>는 cubic 구조의 일종인 CaF<sub>2</sub> 구조를 가지고 있으며 격자상수가 Si의 격자상수와 매우 비슷하여 Si 기판 위에 에피택셜하게 성장할 수 있는 가능성이 매우 크다. 따라서 SOI(silicon-on-insulator)구조의 실현을 위하여 Si 기판 위에 CeO<sub>2</sub> 박막을 에피택셜하게 성장시키려는 많은 노력이 있어왔다. 또한 CeO<sub>2</sub>는 열적으로 대단히 안정한 물질로서 금속/강유전체/반도체 전계효과 트랜지스터(MFSFET : metal-ferroelectric-semiconductor field effect transistor)에서 ferroelectric 박막과 Si 기판 사이의 완충층으로 사용된다. 이러한 CeO<sub>2</sub>의 응용을 위해서는 Si 기판 위에 성장된 CeO<sub>2</sub> 박막의 방위성 및 CeO<sub>2</sub>/Si 구조의 전기적 특성을 알아보는 것이 매우 중요하다.

본 연구에서는 Si(100) 기판 위에 CeO<sub>2</sub>(200)방향으로 성장하는 박막과 CeO<sub>2</sub>(111)방향으로 성장하는 박막을 rf magnetron sputtering 방법으로 증착하여 각각의 구조적, 전기적 특성을 분석하였다. RCA 방법으로 세정한 p-type Si(100)기판 위에 Ce target과 O<sub>2</sub>를 사용하여 CeO<sub>2</sub>(200) 및 CeO<sub>2</sub>(111)박막을 증착하였다. 증착 후 RTA(rapid thermal annealing)방법으로 950°C, O<sub>2</sub> 분위기에서 5분간 열처리를 하였다. 이렇게 제작된 CeO<sub>2</sub>박막의 구조적 특성을 XRD(x-ray diffraction)방법으로 분석하였고, Al/CeO<sub>2</sub>/Si의 MIS(metal-insulator-semiconductor)구조를 제작하여 C-V(capacitance-voltage), I-V(current-voltage) 특성을 분석하였으며 TEM(transmission electron microscopy)으로 증착된 CeO<sub>2</sub> 막과 Si 기판과의 계면 특성을 연구하였다. C-V특성에 있어서 CeO<sub>2</sub>(111)/Si은 CeO<sub>2</sub>(111)의 두께가 증가함에 따라 hysteresis window가 증가한 반면 CeO<sub>2</sub>(200)/Si은 hysteresis window가 아주 작을 뿐만 아니라 CeO<sub>2</sub>(200)의 두께가 증가하더라도 hysteresis window가 증가하지 않았다. CeO<sub>2</sub>(111)/Si과 CeO<sub>2</sub>(200)/Si의 C-V 특성의 차이는 CeO<sub>2</sub>(111)과 CeO<sub>2</sub>(200)이 Si 기판에 의해 받은 stress의 차이와 이에 따른 defect형성의 차이에 의한 것으로 사료된다.