

Ka-Band BWLL용 MMIC 저잡음 증폭기의 설계 및 제작

정진철*, 염인복,

305-350 대전시 유성구 가정동 161번지 한국전자통신연구원

email : icjung@etri.re.kr

Design and Fabrication of Ka-Band MMIC Low Noise Amplifier for BWLL Application

J. C. Jeong, I. B. Yom,

ETRI 161 Kajong-Dong, Yusong-Gu, TAEJON, 305-350, KOREA

email : icjung@etri.re.kr

요약

BWLL용 Ka-Band MMIC 저잡음 증폭기 칩을 InGaAs/GaAs 0.15 um Gate 길이의 p-HEMT 공정을 이용하여 개발하였다. 칩 크기 2.5x1.5 mm²의 2단으로 설계된 칩의 On-wafer 측정 결과, 24 ~ 27 GHz BWLL 주파수 대역에서 최소 19 ± 0.2 dB 이득과 최대 1.7 dB의 잡음 지수와 최소 13 dB의 입력 반사손실의 특성을 얻었다.

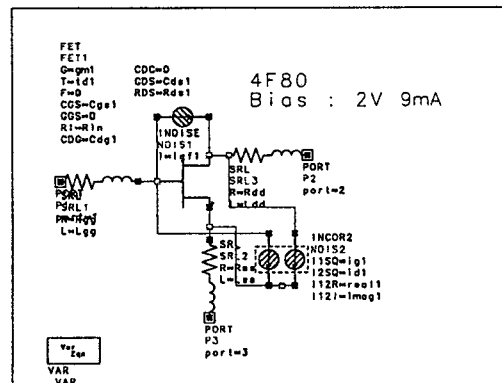
I. 서론

최근 급격히 확장된 이동통신 서비스 및 시스템의 수요에 힘입어 국내의 L-band 대역의 RF 부품 기술은 상당한 수준에 도달해 있으며 관련 시스템 및 Mobile Hand Set의 제작을 위한 핵심 RF 부품의 해외 의존도가 점차 감소해 가고 있는 추세이다. 그러나 최근 들어 형성되기 시작하는 Ka-대역의 서비스 (BWLL, LMDS, 위성중계기 등) 시스템을 위한 RF 부품 기술의 확보에 대한 필요성이 증대 되고 있다 [1][2]. Ka-대역 이상의 주파수에서는 부품 설계 시 패키지에 의한 기생 성분을 제거할 수 있고, 부품 제작의 용이성과 양산성이 뛰어난 MMIC로 접근이 고려되고 있다 [2][3]. BWLL 수신 모듈 첫 단계에 위치하는 저잡음 증폭기는 전체 수신 모듈의 잡음 특성을 결정하는 중요한 부품으로 잡음이 매우 낮고 이득이 높은 증폭소자로 설계하여야 한다. 일반적으로 Ka-대역의 저잡음 증폭기에는 GaAs MESFET 보다 잡음과 이득 특성이 우수한 GaAs HEMT가 많이 사용된다.

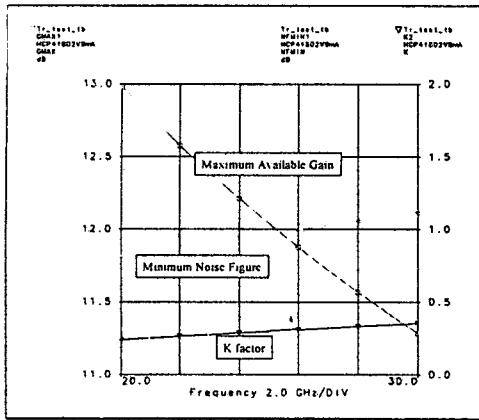
본 논문에서는 TRW의 InGaAs/GaAs p-HEMT 소자를 사용하여 개발한, 동작 주파수 24-27 GHz의 저잡음 증폭기의 설계 및 On-wafer 측정 결과 등을 소개한다.

II. MMIC 저잡음 증폭기 설계

저잡음 증폭기 설계에 있어서 첫 단계는 잡음 특성이 좋은 소자를 선택하는 것이다. 4-finger x 20 um x 0.15 um의 4f80 소자는 잡음 특성이 특히 우수한 소자로 본 저잡음 증폭기 설계에 사용되었다. <그림 1>은 4f80 소자의 VDS=2V, IDS=9mA의 Bias 조건 하에서 추출된 p-HEMT 소자의 소신호 등가 모델을 나타낸다. 설계 tool은 Agilent에서 제공하는 LibraTM를 이용하였으며 Distribute 소자에 대해서는 MOMENTUMTM tool을 이용한 EM Simulation을 통하여 신뢰성을 높였다.



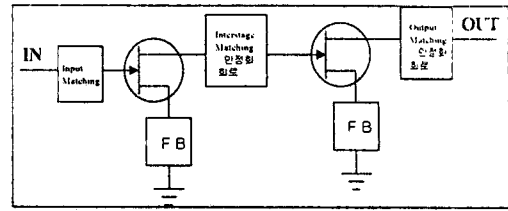
<그림 1> 저잡음 p-HEMT의 등가 회로



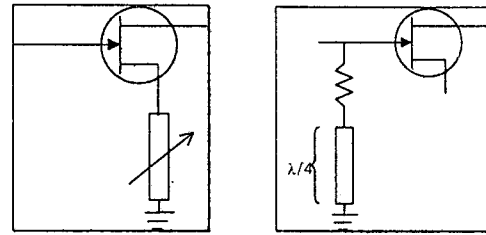
<그림 2> 4f80소자의 이득과 잡음 및 안정도 특성

<그림 2>는 4f80 소자의 이득과 잡음 및 안정도 특성을 보여준다. BNL 저잡음 증폭기 모듈에서 요구되는 이득(15dB)를 만족시키기 위해서는 2 단으로 설계 되어야 한다. 저잡음 증폭기 설계에서 가장 먼저 고려해야 할 사항은 안정도(K: Stability Factor)인데, 그림에서 알 수 있듯이 설계 대역에서 K 값이 1보다 작아 잠재적으로 불안정하다. 전 대역내 K를 1보다 크게 만드는 것이 설계의 중요한 요소가 된다. <그림 3>은 설계 회로의 블럭도를 보여준다. 저잡음 증폭기의 전체 잡음 성능을 결정 짓는 입력 단계는 가능한 간단한 형태로 정합 회로로만 구성 시켰고 Inter-stage 및 출력 단계 정합 및 안정화 회로를 구성 시켰다. 안정도 개선을 위한 설계 방법으로 일반적으로 알려진 소자의 Source쪽에 Series Feedback 시켜주는 방법(<그림 4> (가))과 소자의 입출력 단계 저항과 90° Short Stub를 연결한 회로를 삽입하는 방법(<그림 4> (나))을 이용하였다.

일반적인 bias line의 구성은 <그림 5>에 나와있다. 전체 회로의 안정도와 DC 잡음 성분의 제거를 위해서 저항과 Capacitor를 그림과 같이 배치한다. 칩 측정 시 저항 값을 고려하여 Device에 $V_D=2V$ $I_{DS}=9mA$ 가 되도록 외부 전원을 공급하여야 한다. 본 설계에서는 bias line을 이용하여 정합 회로를 구현 하였다

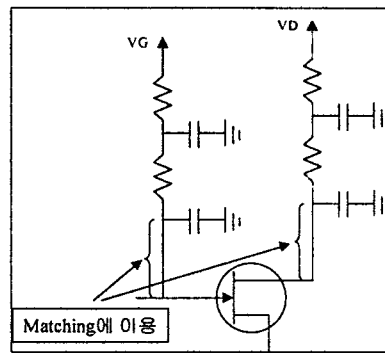


<그림 3> 설계 회로의 블럭도



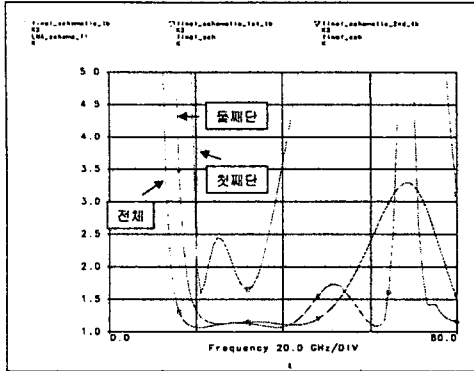
(가) Series feedback (나)저항+ 90° Short Stub

<그림 4> 안정도 개선 회로

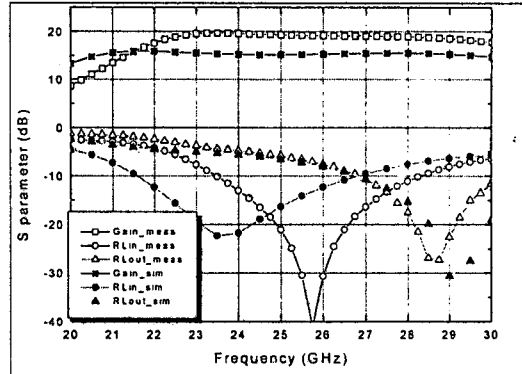


<그림 5> Bias 회로 구성

<그림 6>은 안정도 검사를 위한 K factor Simulation 결과를 보여준다. Spurious 신호에 대한 발진을 고려하여 In-band 뿐만 아니라 Out of band (DC-80GHz) 영역까지 Unconditionally Stable한 결과를 보여준다. 안정도 검사에서는 전체 회로 뿐만 아니라 각 단의 안정도가 점점 되어야 하며 첫째 단과 둘째 단의 안정도 검사 결과를 동시에 보여준다.



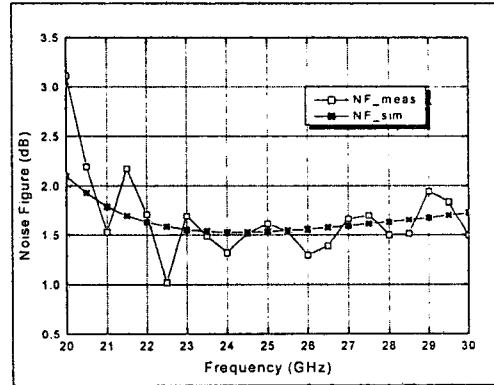
<그림 6> 안정도 검사 (K factor)



<그림 8> 소신호 특성의 On wafer 측정 및 설계 결과

III. MMIC 저잡음 증폭기 제작 및 On wafer 측정 결과

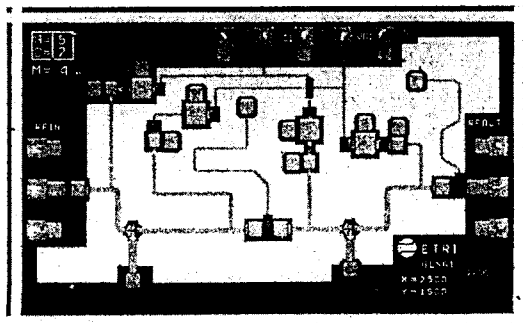
InGaAs/GaAs 0.15 um Gate 길이 p-HEMP 공정을 이용하여 MMIC 저잡음 증폭기 칩을 제작하였다. <그림 7>은 2.5 x 1.5 mm² 크기의 제작된 MMIC 저잡음 증폭기 칩을 보여준다. <그림 8>와 <그림 9>는 소신호 특성과 잡음 특성에 대한 On wafer 측정 결과를 보여준다. 설계 결과와 측정 결과를 동시에 도시하였다. 이득은 4dB정도 증가하였으며 입력 반사손실은 주파수대역의 이동이 있었지만 In-band 특성은 거의 일치한다. 잡음 특성의 On wafer 측정 결과에서는 주파수에 따른 ripple 현상을 보여주고 있는데 이는 잡음 측정 setup의 적절한 Calibration 부족으로 생각된다. 하지만 특성의 경향은 설계 결과와 거의 일치한다. 표 1.에서 측정 결과 및 설계 결과를 비교하였다.



<그림 9> 잡음 특성의 On wafer 측정 및 설계 결과

표 1. 설계 및 On wafer 측정 결과 비교

Parameter	Design	Test
Frequency Range (GHz)	24 ~27	24 ~27
Gain (dB)	15	19
Gain Flatness(24-27GHz) (dB)	< ±0.1	< ±0.2
Input Return Loss (dB)	≤ -10	≤ -13
Output Return Loss (dB)	≤ -5	≤ -5
Noise Figure (dB)	≤ 1.7	≤ 1.7



<그림 7> TRW에서 제작된 MMIC 저잡음 증폭기 칩 (2.5x1.5mm²)

IV. 결론

본 논문에서는 20 GHz 대 BWLL 수신용 MMIC 저잡음 증폭기를 설계하고 TRW의 InGaAs/GaAs 0.15 um p-HEMT 공정을 이용하여 제작 하였다. 24 ~ 27 GHz의 주파수대역에서 19dB의 이득과 최대 1.7 dB의 잡음 지

수. 그리고 대역내 ± 0.2 dB의 이득 평탄도를 얻었다. 본 논문에서 언급한 MMIC 저잡음 증폭기 설계는 광대역성을 포함한 여러 가지 MMIC의 장점으로 인하여 유사한 주파수 대역의 저잡음 증폭기 개발에 유용하게 이용될 수 있을 것이다.

참고 문헌

- [1] 임종식, 강성춘, "Ka-Band 위성중계기용 MMIC 저잡음 증폭기의 설계," 1997suseh 대한전자공학회 추계종합학술대회 논문집, pp. 199-202.
- [2] 유영근, 임종식, 강성춘, 최영수, "위성수신기용 Ka-대 MMIC 광대역 저잡음증폭기 개발," 1998년도 한국통신 학회 하계종합학술대회 논문집.
- [3] L.D.Robertson, MMIC DESIGN, The Institution of Electrical Engineers, 1995.
- [4] Ravender Goyal, Monolithic Microwave Integrated Circuits: Technology & Design. Artech House, 1989.
- [5] TRW Design Guide