

P-채널 플래시메모리의 온도에 따른 특성 변화

천종렬, 김한기, 장성준*, 유종근, 박종태

인천대학교 전자공학과

*여주대학교 컴퓨터정보관리과

전화: (032) 770-8445 / 팩스: (032) 764-2371

P-channel flash memory characteristics with elevated temperatures

J.Y. Chun, H.K. Kim, S.J. Jang*, C.G. Yu, J.T. Park

Univ. of Incheon, Electronic Eng., 177 Dohwa-dong, Namgu, 402-749, Korea

*Yeojoo Institute of Technology, Dept. of Computer Information Management

E-mail : g961125@lion.inchon.ac.kr

Abstract

The temperature effects of programming speed and endurance characteristics in p-channel flash memory cell have been investigated. In the case of room temperature, the programming speed of p-channel flash memory by using BTB scheme is faster than that by using CHE scheme. However, endurance characteristics with BTB programming scheme is not better than that with CHE programming scheme. In the case of elevated temperature, CHE programming speed is reduced due the gate current degradation but BTB programming speed is enhanced due to the increasing of gate current. Finally, the endurance characteristics of both schemes are improved due to the reduction of gate oxide traps.

I. 서론

N-채널 플래시메모리에 비해 고속, 저 전력의 특성

을 갖고 있는 P-채널 플래시메모리는 게이트 폭수가 증가함에 따라 게이트 산화막내의 포획의 수가 증가하여 window narrowing이 더욱 심한 것으로 보고 되고 있다[1,2]. 이러한 P-채널 플래시메모리의 동작 방식에는 CHE(Channel Hot Electron)방식과 BTB(Band to Band)방식이 있다. CHE방식은 BTB방식에 비해 동작속도는 느리나 게이트 산화막내의 포획이 BTB방식에 비해 적게 형성되어 메모리 셀의 열화가 적은 것으로 알려져 있다[1]. 그러나 이러한 특성들은 모두 상온에서의 연구 결과로, 메모리 내부의 온도 상승에 따른 연구는 이루어지지 않고 있다. 이에 본 연구에서는 온도 상승에 따른 P-채널 플래시메모리의 동작 특성 변화에 대해 연구하였다.

II. 소자 및 측정

본 연구에 사용된 테스트 소자는 현대 0.65 μm 표준 CMOS공정으로 설계 및 제작되었다. 게이트 산화층의 두께는 145Å, 제어 게이트와 부유 게이트 사이의 산화층의 두께는 330Å, 채널의 길이는 0.7 μm 이며 폭은 6.5 μm 이다. 또한 제어 게이트에 인가된 전압이 실제 부유 게이트에 인가되는 전압인 용량성 정합률은 약

0.7이 되도록 설계하였다.

III. 온도에 따른 프로그램 특성

그림1은 플래시메모리와 동일한 크기의 p-channel bulk MOSFET를 이용하여 CHE방식에 의한 프로그램 동작시 온도가 증가할 때 드레인 전압에 따른 게이트 전류의 변화를 나타내고 있다. 그림에서와 같이 온도의 증가에 따라 게이트 전류는 감소하게 되는데, 이는 온도가 증가하면서 격자 산란(lattice scattering)의 증가로 캐리어 이동도가 감소하여 드레인 전류도 감소하게 되고, 이러한 드레인 전류의 감소로 충격 이온화가 적게 일어나 게이트 전류를 형성하는 전자의 수가 감소하기 때문이다[3].

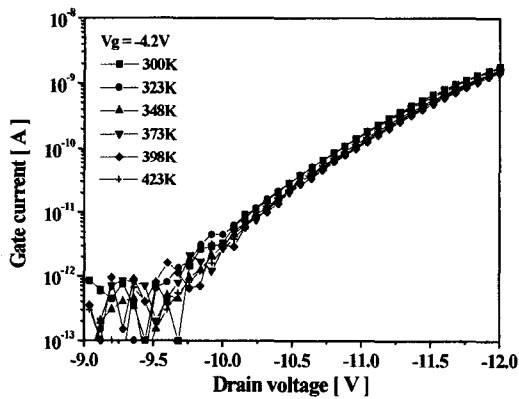


그림1. CHE 프로그램시 온도에 따른 게이트 전류의 변화
Fig.1. Gate current variation with operating temperature in CHE programming scheme

그림2는 온도 증가에 따른 BTB방식에 의한 프로그램시 게이트 전류의 변화를 나타낸 것이다. 상온에서 드레인 전압이 -10.3V일 때 CHE방식의 경우 약 10pA였으나, BTB방식의 경우 약 14nA로 10^3 정도 높은 것으로 나타났다. 그러나 CHE방식과는 달리 BTB방식에서는 온도의 증가에 따라 게이트 전류도 증가하게 되는데, 이는 BTB방식은 드레인 전류에 의한 충격 이온화에 의한 것이 아니라, 기판과 드레인 사이 공핍 영역에서의 충격이온화를 이용한 것이기 때문이다. 드레인 공핍 영역에서의 충격이온화에 의해 발생한 전자-정공 쌍 중 정공은 드레인 전류를 형성

하고 대부분의 전자는 기판 전류를 형성하나, 이 중 에너지가 높은 일부 전자가 게이트 전류를 형성하고, 또한 열 생성(thermal generation)에 의해 높은 에너지의 전자가 더 많이 형성되기 때문이다[4].

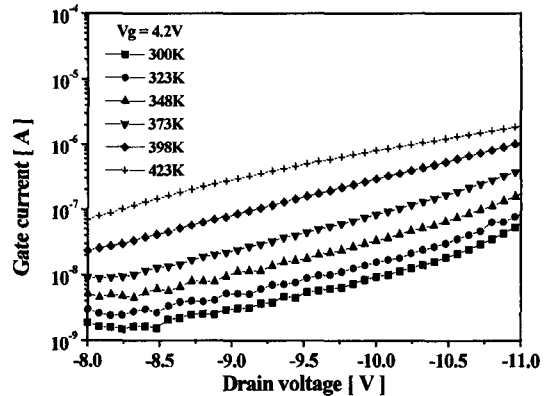


그림2. BTB프로그램시 온도에 따른 게이트 전류의 변화
Fig.2. Gate current variation with operating temperature in BTB programming scheme

그림3에서는 온도가 증가함에 따른 전자 주입효율의 변화를 보여주고 있다. 전압 조건은 드레인과 게이트 전압의 크기는 같게 하였으나, 게이트 전압의 극성은 다르게 하였다. 이때 온도가 증가함에 따라 전자의 주입 효율은 모두 감소하는 것을 볼 수 있는데, CHE 방식에 의한 전자의 주입 효율(I_g/I_b)의 감소보다는 BTB방식에 의한 전자의 주입 효율(I_g/I_d)의 감소가 더 큰 것을 알 수 있다. 이는 CHE방식의 경우 온도의 증가에 따른 충격이온화의 감소로 인한 I_b 의 감소보다 I_g 의 감소가 더 크기 때문이며, BTB방식의 경우 열생성에 의한 I_g 의 증가보다 I_d 의 증가가 크기 때문이다.

그림4는 온도에 따른 P-채널 플래시메모리의 CHE 방식과 BTB방식에 의한 프로그램시의 문턱 전압변화를 나타낸 것이다. 이때 프로그램 동작시간은 10msec로 고정하였다. 그리고 게이트 전압 조건은 소자의 용량성 접합률을 고려하여 bulk MOSFET에서와 동일한 전계가 형성되도록 제어 게이트의 전압을 -6V로 하였다. 온도가 증가함에 따라 그림3에서와 같이 BTB 방식과 CHE방식 모두 전자의 주입효율은 감소하지만, 프로그램 후 문턱 전압변화는 CHE방식의 경우 충격 이온화가 적게 일어남에 따른 게이트 전류의 감소로

작아지는 반면, BTB방식의 경우 열 생성에 의한 게이트 전류의 증가로 인하여 증가하였다. 즉 BTB 방식의 경우 고온에서의 문턱전압의 변화가 더 큰, 즉 동작 속도가 더 빠른 것을 알 수 있었다.

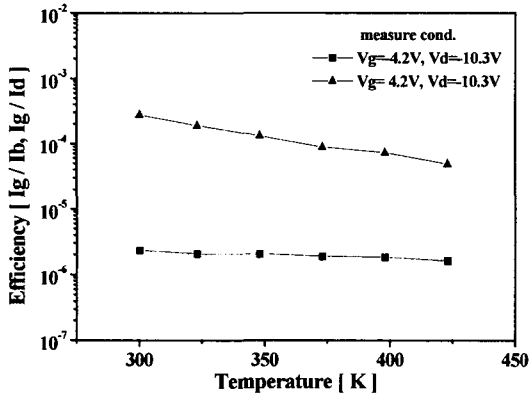


그림3. 동작 온도에 따른 전자 주입효율의 변화
Fig.3. Electron injection efficiency variations with operating temperature

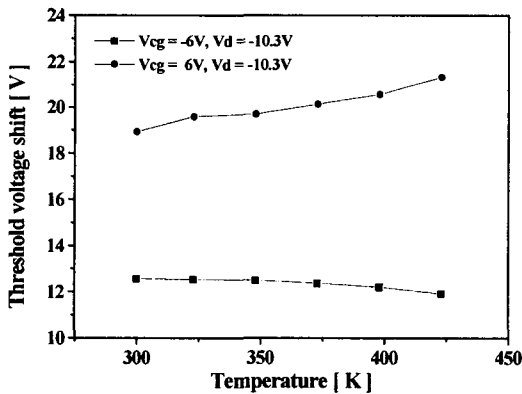


그림4. 동작 온도에 따른 프로그램후의 문턱 전압변화
Fig.4. Threshold voltage shifts after programming with operating temperature

IV. 온도에 따른 개서 특성

그림5는 5V의 window를 갖도록 프로그램시의 제어 게이트의 전압을 변화시켜 프로그램 동작을 수행한 후, 제어 게이트에 -18V를 인가하여 CE(Channel Erase)방식으로 소거하여 10^6 개서 후의 P-채널 플래시

메모리의 개서 횟수 특성을 본 것이다. 그림에서와 같이 상온에서 10^6 개서 후 window는 CHE 방식의 경우 3.94V, BTB방식의 경우 3.25V였으나, 고온에서의 10^6 개서 후의 CHE방식의 경우 4.02V, BTB방식의 경우 3.85V로 두 방식 모두 개서 횟수 특성이 향상되는 것을 알 수 있었다. 이는 상온에서의 경우 프로그램 동작에 의해 게이트 산화막에 포획된 전자는 소거 동작에 의해서 일부분이 제거되지만, 고온에서의 경우 프로그램 동작에서 게이트 산화막에 포획된 전자 중 소거 동작시 제거되지 않던 전자 일부가 열 방출에 의해 detrapping되었기 때문이다[4].

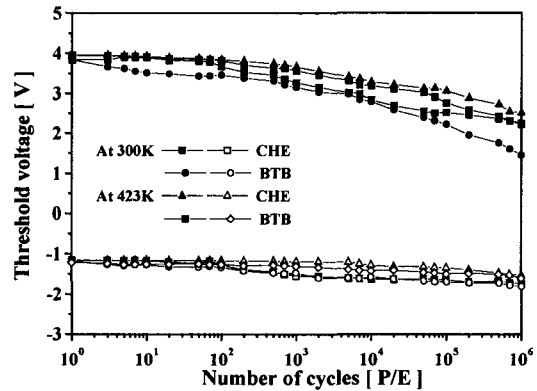


그림5. 동작 온도에 따른 개서 횟수 특성
Fig.5. Endurance characteristic with operating temperature

그림6은 상온에서 BTB방식에 의한 프로그램 후 상온 및 고온에서의 시간에 따른 문턱전압의 변화를 본 것이다. 프로그램 동작후의 ΔV_T 는 5.5V가 되도록 하였다. 그 결과 프로그램된 셀의 문턱전압이 고온에서의 시간이 지날수록 낮아지는 것을 볼 수 있었다. 상온 스트레스에서의 경우 초기 문턱 전압에 비해 3000sec이후 문턱 전압이 약 0.01V 낮아진데 반하여 고온 스트레스의 경우 3000sec이후 문턱 전압이 약 0.16V 낮아졌다. 이는 그림5에서와 같이 소거 동작에 의해 제거되지 않은 게이트 산화막내의 전자들이 온도에 의한 에너지의 증가로 열 방출에 의한 detrapping과 bulk MOSFET에서 온도가 증가함에 따라 누설 전류(Stress Induced Leakage Current)가 증가하는 것과 마찬가지로 온도의 상승에 따른 열 방출에 의한 것으로 설명할 수 있다[5].

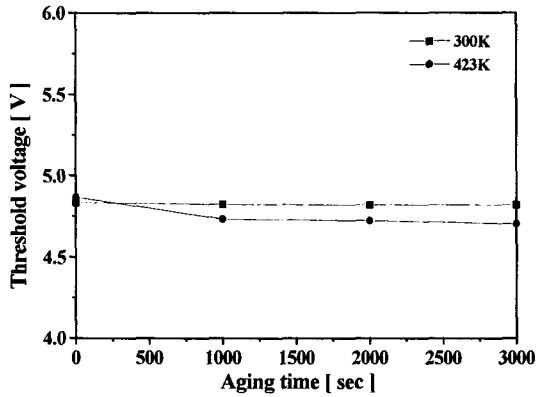


그림6. 온도에 따른 프로그램 된 p-채널 플래시메모리의 문턱전압 변화

Fig.6. Threshold voltage variation of programmed P-channel flash memory with aging time at 300K and 423K

V. 결론

본 연구의 결과 P-채널 플래시메모리의 프로그램 동작은 온도가 증가함에 따라 CHE방식의 동작속도는 느려지는 반면, BTB방식은 열 생성에 의한 높은 에너지의 전자가 증가함에 따라 프로그램 동작 속도가 빨라짐을 알 수 있었다. 또한 고온에서의 10^6 개서 횟수까지의 개서 횟수 특성은 열 방출에 의해 포획이 detrapping됨으로써 상온에서의 개서 횟수 특성보다 더욱 향상됨을 알 수 있었다. 그러나 이러한 고온에 의한 전자의 에너지 증가로 인하여 프로그램 된 메모리 셀의 문턱 전압이 낮아지는, 즉 데이터 저장(data retention)시간이 짧아짐을 알 수 있었다.

참고 문헌

- [1] Steve S. Chung, S.N. Kuo, C.M. Yil, and T.S. Chao, "Performance and Reliability Evaluation of P-Channel Flash Memories with Different Programming Schemes", IEDM, 1997, pp.295-298
- [2] T. Ohnakado, K. Mitsunaga, M. Nunoshita,

- "Novel Electron Injection Method Using Band-to-Band Tunneling Induced Hot Electron (BBHE) for Flash Memory with a P-channel Cell", IDEM, 1995, pp.279-282
- [3] S. C. Sun and J. D. plummer, "Electron mobility in inversion and accumulation layers on thermally oxidized silicon surfaces", IEEE Trans Electron Device, vol.ED-29, pp.1497-1508,1980
- [4] Kum Chang Chao and Ming Jer Chen, "Fowler-Nordheim Limited Tunneling(FNBB) for p-MOSFET Gate Current in A Floating Bulk Condition" Solid States electrons. Vol.38, No.1, pp.135-137, 1995
- [5] Jan De Blauwe, Dirk Wellens, Guido Grosenken, et al., "Read-Disturb and Endurance of SSI-Flash E2PROM Device at High Operating Temperature" IEEE Trans. Electron Device, vol.45, No.12, pp.2466-2473, 1998