

## 고이득-광대역 MMIC Distributed Amplifier의 설계

김성찬, 안 단, 조승기, 윤진섭, 이진구  
동국대학교 밀리미터파 신기술 연구 센터  
전화 : (02) 2260-8697 / 팩스 : (02) 2277-4796

### Design of a High Gain-Broadband MMIC Distributed Amplifier

S. C. Kim, D. An, S. K. Cho, J. S. Yoon, J. K. Rhee  
Millimeterwave INnovation Technology research center, Dongguk Univ.  
E-mail : jkrhee@dgu.ac.kr

#### Abstract

In this paper, a high gain-broad bandwidth MMIC distributed amplifier was designed using cascaded single section distributed amplifier configuration. The PHEMT for this studies was fabricated at our lab. The PHEMT has a  $0.2 \mu\text{m}$  gate length, a  $80 \mu\text{m}$  unit gate width and 4 gate fingers. A designed MMIC amplifier have higher  $S_{21}$  gain than the common distributed amplifier using the same number of active devices.

From the simulated result, we obtained that the  $S_{21}$  gain of DC ~ 20 GHz bandwidth was 15.6 dB and flatness was  $\pm 0.9$  dB, and input and output reflection coefficient were lower than -8 dB. The simulated gain shows an improvement 7.3 dB compared with those of conventional distributed amplifier. And the chip size is  $2.0 \times 1.2 \text{ mm}^2$ .

#### I. 서 론

이동통신 서비스가 확대됨에 따라 다양화된 정보의 효율적인 전송을 위한 고속 집적회로의 개발이 절실히 요구되고 있다. 이런 요구에 부응하기 위해서 단일 칩 초고주파 집적회로인 MMIC(Microwave Monolithic

Integration Circuit)의 연구가 매우 활발하게 진행되고 있으며 특히 특정 주파수 영역에서만 사용 가능한 것이 아니라, 넓은 주파수 대역에서 동작하는 광대역 증폭기에 대한 연구가 활발하게 진행되고 있다.

초고주파 대역에서 광대역 증폭기를 구현하는 방법으로는 출력의 일부를 입력으로 되돌려 보내는 되먹임 방법(Feedback), 특정 주파수 성분을 선택적으로 감쇄시키는 손실정합 방법(Lossy matching), 입출력 특성을 넓은 주파수에서 특정 임피던스가 되게 하는 분산정합 방법(Distributed amplifier)등이 있다. 되먹임 방법은 안정도 특성은 양호하나, 되먹임 되는 전력 때문에 전력정합과 이득평탄도 특성을 동시에 만족시키기 어렵고, 손실정합기법은 양호한 전압정재파비 특성을 가지나, 이득이 감소되고 구성하는 능동, 수동소자의 모델이 높은 정밀도를 지니지 않는다면 평탄한 이득 특성을 갖기 어렵다.

본 논문에서는 이득 평탄도가 뛰어난 광대역 증폭기를 구현하기 위해서 분산정합방식을 사용하였다. 그러나 대부분의 distributed amplifier는 광대역으로 설계가 가능하나, 이득이 떨어진다는 단점이 있다. 이러한 점을 보완하기 위해서 기존의 방식과는 다른 cascaded single section distributed amplifier의 구조로 광대역과 고이득 특성을 갖는 증폭기가 보고되고 있다.[1] 따라서 본 연구에서는 자체 공정으로 AlGaAs/InGaAs/GaAs계의 PHEMT를 설계, 제작하여 라이브러리를 구축한 후 이를 이용하여 기존의 일반적인 distributed amplifier처럼 광대역폭을 유지하면서도 높

은 이득을 얻을 수 있도록 cascaded single section distributed amplifier를 설계하였다.

## II. 광대역 증폭기의 설계를 위한 PHEMT 제작 및 특성

PHEMT 제작에 사용된 에피층은 n+ GaAs 캡층, AlGaAs 도우너층, 채널층(channel layer) 및 기생성분을 차단하기 위한 버퍼층(Buffer layer)으로 설계하였다. 그리고 높은 면전하밀도와 항복전압특성을 개선하기 위하여 spacer층 바로 위에 Si를  $5 \times 10^{12} \text{cm}^{-2}$  로 높게 도핑 하는 delta doping 구조로 설계하였다.[2-3]

PHEMT 제작을 위해 적용된 단위 공정은 전자선 리소그래피 장비를 이용한 0.2  $\mu\text{m}$  T게이트 공정, 다수의 격리된 소오스전극을 상호 연결시키기 위한 air-bridge 공정, 소오스 및 드레인 전극의 접촉저항을 감소시키기 위한 AuGe/Ni/Au 금속층을 사용하는 오믹 공정, 효과적인 접지와 열 방출을 위해 GaAs 기판을 100  $\mu\text{m}$  두께로 얇게 하고 선택적으로 에칭하는 back-side lapping, back-side viahole 공정 등이다.[4]

제작된 PHEMT의 DC 특성과 RF 특성은 HP 4156A DC Parameter Analyzer와 HP 8510C Vector Network Analyzer를 이용하여 측정하였다.

표 1은 제작된 PHEMT의 특성을 요약한 것으로 게이트 길이가 0.2  $\mu\text{m}$ , 단위 게이트 폭이 80  $\mu\text{m}$ , 핑거 수가 4개이며, 전류이득차단주파수( $f_T$ )는 62 GHz 이상, 최대공진주파수( $f_{max}$ )는 120 GHz 이상 이었다.[5] 그림 1과 2에 제작된 PHEMT의 이득 특성과 표면사진을 각각 나타내었다

표 1. 설계에 사용된 PHEMT 소자의 DC 및 RF 특성

게이트 길이 ( $\mu\text{m}$ )	0.2
단위 게이트 폭 ( $\mu\text{m}$ )	80
게이트 핑거수 (개)	4
$I_{dss}$ (mA)	120
$V_p$ (V)	-2.5
$V_k$ (V)	1.2
$g_m$ (mS/mm)	317
$f_T$ (GHz)	> 62
$f_{max}$ (GHz)	> 120

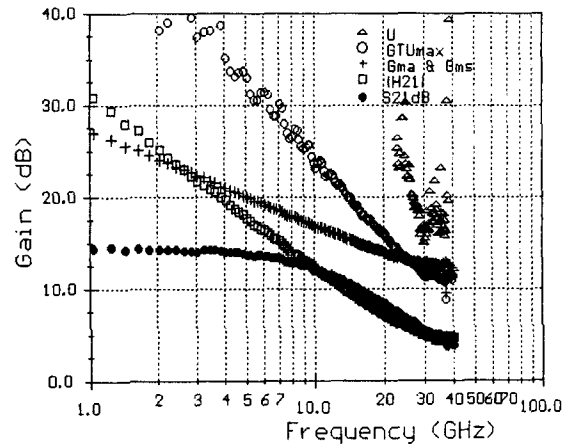


그림 1. 제작된 PHEMT의 이득 특성

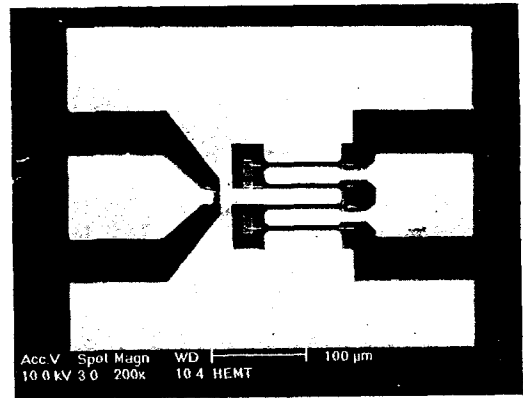


그림 2. 제작된 80  $\mu\text{m} \times 4$  PHEMT의 표면사진

## III. Distributed Amplifier의 설계

Distributed amplifier는 광대역 응용 분야에서 매우 유용하다. 대부분의 distributed amplifier는 매우 낮은 주파수에서 차단주파수까지 광대역에 걸쳐 동작하지만, 높은 이득을 구현하기가 어렵다. Distributed amplifier의 경우 차단주파수는 식 1과 같다.

$$f_c = \frac{1}{\pi \sqrt{LC}} \quad (1)$$

식 1로부터 차단 주파수가 높아질수록 작은 게이트 폭을 갖는 소자가 필요하나, 게이트폭이 작아질수록 상대 커패턴스와 이득 특성은 저하된다. 낮은 이득을 보상하기 위해 게이트폭이 큰 소자를 사용하게 되면

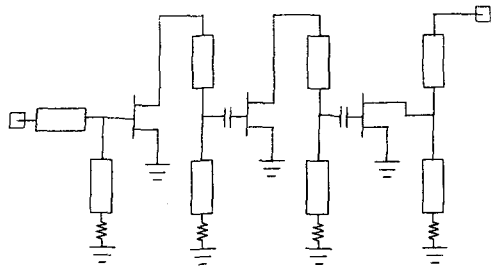


그림 3. 설계된 cascaded single section distributed amplifier의 회로도

캐패시턴스의 증가로 대역폭이 감소한다. 따라서, 설계시 대역폭과 이득을 고려하여 적절한 단(stage) 수를 설정하여야 한다.[6] 또한 이득을 증가시키기 위해 드레인 라인에 tapering을 사용하기도 하지만 임피던스의 감소로 인해 단 수 증가에 한계를 지닌다.[7]

본 연구에서는 광대역을 유지하면서도, 높은 이득을 얻기 위해서 일반적인 경우의 distributed amplifier의 회로 형태와 달리 cascaded single section distributed amplifier의 회로구조를 사용하였다. 그림 3에 설계된 cascaded single section distributed amplifier의 회로구조를 나타내었다. 소자의 입력단자는 입력단자끼리, 출력단자는 출력단자끼리 연결하는 일반적인 distributed amplifier의 회로구조에 비해 설계된 distributed amplifier는 전단의 출력단자가 후단의 입력단자에 직렬로 연결되는 cascaded 구조로 설계하여 이득 향상을 얻을 수 있게 하였으며 높은 임피던스를 갖는 스텝에 저항을 직렬로 연결하여 손실정합의 효과를 얻을 수 있도록 하였다. 그림 3에서와 같이 cascaded single section distributed amplifier 회로는 인덕터 역할을 하는 마이크로스트립 전송선로, 저항 그리고 직류 차단 및 바이패스 역할을 하는 캐패시터로 구성되어진다. 마이크로스트립라인은 자체적인 캐패시터 성분을 갖고 있어서 대역폭의 감소를 야기 시킬 수 있으므로, 가능한 한 전송선로의 폭을 얇게 함으로써 캐패시턴스를 감소시킬 수 있도록 설계하였다.

각 단의 마이크로스트립라인의 인덕턴스와 폭, 길이는 식 2와 3을 이용하여 설계하였다.[8]

$$L = Z_0^2 C \quad (2)$$

$$l = \frac{\lambda_g}{2\pi} \sin^{-1} \left( \frac{\omega L}{Z_0} \right) \quad (3)$$

여기서,  $\lambda_g$  는 마이크로스트립라인의 파장이며, 식 3에서의  $Z_0^2$ 는 설계하고자 하는 마이크로스트립라인의

특성 임피던스이다.

마이크로스트립 라인은 Libra에 내장된 라이브러리를 사용하였으며 GaAs 유전율 12.9, 기판두께 100  $\mu\text{m}$ , 금속두께 1.2  $\mu\text{m}$ 로 설계하였다.

#### IV. 시뮬레이션 결과

설계한 cascaded single section distributed amplifier의 특성을 검증하기 위하여 동일한 개수의 PHEMT를 갖는 distributed amplifier의 설계 결과와 비교하여 보았다. 설계된 증폭기의 시뮬레이션의 결과 cascaded single section distributed amplifier는 DC ~ 20 GHz 대역폭에서 이득 15.6 dB  $\pm$  0.9 dB를 얻었다. 이 수치는 일반적인 distributed amplifier의 이득 8.3 dB  $\pm$  0.8 dB보다 7.3 dB 향상된 결과를 얻었다. 입력 반사계수와 출력반사계수는 전 대역폭에서 -8 dB 이하의 양호한 시뮬레이션 특성을 얻었다.

시뮬레이션 결과 cascaded single section distributed amplifier는 동일한 개수의 PHEMT를 사용하여 설계하였을 때, 일반적인 distributed amplifier처럼 넓은 대역폭을 유지하면서도 7.3 dB 이상의 높은 이득을 얻을 수 있었다. 그림 4에 설계된 cascaded single section distributed amplifier의 시뮬레이션 결과를 나타내었다.

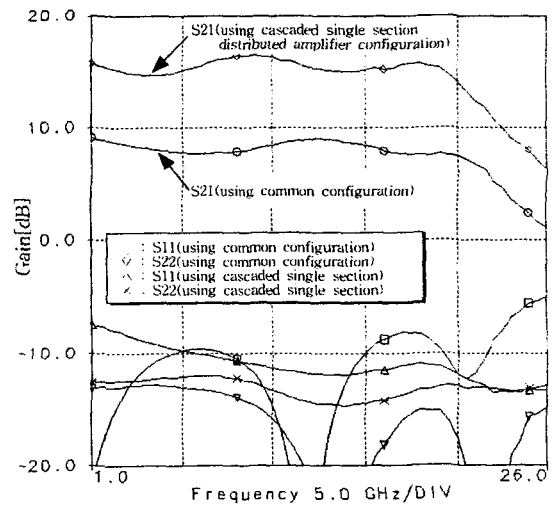


그림 4. 시뮬레이션 결과

설계된 MMIC cascaded single section distributed amplifier는 제작하기 위해 총 8장의 마스크(mesa, ohmic, resistor, 1'st metal, dielectric via, PR via, air bridge

metal, via hole)를 설계하였으며, 능동소자와 수동소자의 제작공정을 통합하여 동시에 제작이 가능하도록 설계하였다. 그림 5은 설계된 MMIC 광대역 증폭기의 마스크 레이아웃으로 전체 칩 크기는  $2.0 \times 1.2 \text{ mm}^2$  이다

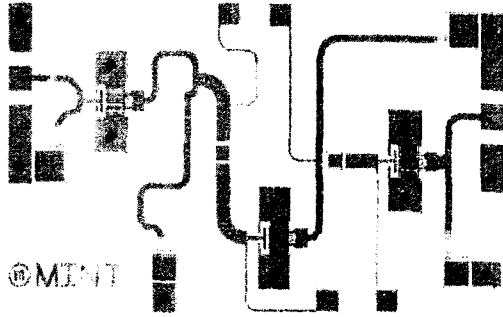


그림 5. Distributed amplifier의 마스크 레이아웃

## V. 결 론

본 논문에서는 일반적인 distributed amplifier처럼 넓은 대역폭을 유지하면서도, distributed amplifier보다는 높은 이득을 얻을 수 있는 cascaded single section amplifier 구조의 광대역 증폭기를 설계하고 레이아웃하였다. 설계된 distributed amplifier는 게이트 길이가  $0.2 \mu\text{m}$ , 단위 게이트 폭이  $80 \mu\text{m}$ , 핑거수가 4개이며, 전류이득차단주파수( $f_T$ )는 62 GHz 이상, 최대공진주파수( $f_{\text{max}}$ )는 120 GHz 이상인 PHEMT 라이브러리를 활용하였다.

시뮬레이션 결과 DC ~ 20 GHz의 주파수 영역에서 이득은 14.7 ~ 16.5 dB이고, 입력 반사계수는 -8 dB, 출력 반사계수는 -12 dB 이하의 우수한 시뮬레이션 결과를 얻었다. 얻어진 결과는 동일한 개수의 PHEMT를 사용하여 설계한 일반적인 distributed amplifier의 이득보다 7.3 dB 높게 나타났다. 설계된 광대역 증폭기를 제작하기 위해 총 8장의 마스크를 설계하였으며, 전체 칩 크기는  $2.0 \times 1.2 \text{ mm}^2$  이다.

본 논문에서 설계된 MMIC distributed amplifier는 DC ~ 20 GHz 대역에서 평균 15.6 dB의 높은 이득 특성과 뛰어난 이득 평탄도 특성을 보여 20 GHz까지의 주파수 대역을 갖는 무선 송·수신 시스템의 preamplifier로 사용 가능할 것으로 사료된다.

## 참고문헌

- [1] B. Y. Banyamin et al., "Low Noise High-Gain Distributed Preamplifiers using Cascaded single stage Distributed amplifier configurations", IEICE TRANS. ELECTRON., vol. E82-C, no. 7, JULY, 1999
- [2] P. M. Smith, W. F. Kopp, et al., "Ku-band high efficacy high gain pseudomorphic HEMT," Electron Letter., vol. 27, no 3, pp. 270~271, 1991.
- [3] E. F. Schubert et al., "The delta-doped field-effect transistors( $\delta$ -FET)," IEEE Transactions Electron Devices, vol. 33, no. 5, pp. 625~632, 1986.
- [4] 이진구의 4명, "0.35  $\mu\text{m}$  T-gate Pseudomorphic HEMT 제작 연구", 대한전자공학회 추계종합 학술대회 논문집(B), 제19권 제2호, pp. 1245~1248, 1996. 11.
- [5] "mm파 전력소자 및 전력증폭기에 관한 연구", 학술진흥재단 최종 보고서, 2000. 5.
- [6] I. D. Robertson, "MMIC DESIGN.", IEE, Circuits and Systems Series7, pp. 161~176, 1995
- [7] George D. Vendelin et al., "Microwave Circuit Design", Jhon Willey & Sons, pp. 363~364, 1990
- [8] Allen Sweet, "MIC & MMIC Amplifier and Oscillator Circuit Design", ARTECH HOUSE, Inc. pp. 152~156, 1990

※ 본 연구는 동국대학교 밀리미터파 신기술 연구센터를 통한 한국과학재단의 우수연구센터 지원금에 의하여 수행되었습니다.