

321번:반도체그룹/반도체 재료 및 부품 분야/구두발표

## Radio Frequency 회로 모듈 BGA 패키지

김동영(金東映), 이상현(禹相炫), 최순신(崔淳信), 지 용(池 龍)  
서강대학교, 공과대학, 전자공학과  
전화: 705-8468, 716-3429 / 팩스: 716-3429

### Electrical Characterization of BGA interconnection for RF packaging

Dong Young Kim, Sang Hyun Woo, Soon Shin Choi, Yong Jee  
Department of Electronic Engineering, College of Engineering, Sogang University  
pawn5862@hanmail.net

#### Abstract

We presents a BGA(Ball Grid Array) package for RF circuit modules and extracted its electrical parameters. We constructed a BGA package of ITS(Intelligent Transportation System) RF module and examined electrical parameters with a HP5475A TDR(Time Domain Reflectometry) equipment and compared its electrical parasitic parameters with PCB RF circuits. With a BGA substrate of 3 x 3 input and output terminals, we have found that self capacitance of BGA solder ball is 68.6fF, self inductance 146pH, mutual capacitance 10.9fF and mutual inductance 16.9pH. S parameter measurement with a HP4396B Network Analyzer showed the resonance frequency of 1.55GHz and the loss of 0.26dB. Thus, we may improve electrical performance when we use BGA package structures in the design of RF circuit modules.

#### I. Introduction

RF 회로 모듈 구성에서 BGA(Ball Grid Array) 패키지 구조는 회로 동작에서 패키지 모듈 밀면 전면에 입출력 단자를 형성하여 짧은 배선 길이와 높은 입출력 단자 밀도를 형성하고 외부회로와 연결시켜 줌으로서 기생 인덕턴스와 캐패시턴스를 줄일 수 있고 신호 지연시간을 단축시킬 수 있다. 기존의 RF 회로 구성방법은 인쇄회로 기판 위에 RF 아날로그 회로와 디지털 회로를 혼합적으로 실장하기 때문에 RF 회로 동작에 잡음을 발생시키는 문제를 일으켰다<sup>[1],[2]</sup>.

RF회로 구성에서 BGA 공납 자체가 갖는 전기적 변수들을 측정하고 검토하지 않아 구조 해석에서 제약을 나타내었다. 따라서, RF회로를 구조적으로 개선시켜 고주파 동작을 가능하게 하여 아날로그 디지털 혼합회로 실장 문제 해결에 대한 가능성을 제시하고자 한다.

#### II. Electrical parameter extraction of BGA interconnection

##### 1. RF 모듈 BGA 패키지 구조

RF 모듈 BGA(Ball Grid Array) 패키지 구조의 주요 기능은 회로간의 배선길이를 짧게 하며, 모듈 패키지에 의해 발생되는 기생 파라메타를 작게 하는 것이다. 본 실험에서는 잡음 발생 문제와 아날로그 디지털 혼성회로가 지나는 문제를 개선시킬 수 있는 RF 모듈 BGA 패키지를 그림 1과 같이 설계하였다. 그림 2는 일반적인 BGA 기판과 board을 신호선을 통해 연결한 단면도로써 BGA 공납의 전기적 파라메타를 추출하기 위한 구조로써 사용된다.

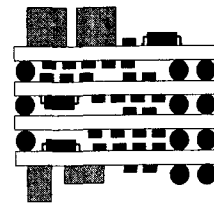


그림 1 RF BGA 모듈 단면도

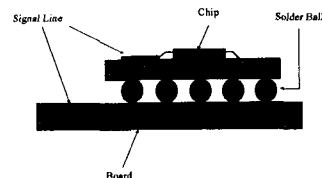


그림 2. BGA test board의 개념도

2. BGA 공납의 전기적 모델링

본 실험에서는 BGA 패키지를 사용하므로써 RF 회로에서 발생하는 기생 파라메타의 변화를 살펴볼 수 있도록 BGA 패키지의 LC 파라메타를 추출하고 이것을 기존의 패키지와 비교하여 RF 회로가 요구하는 특성을 만족시켜 주는지 살펴본다. 그림 3와 같이 BGA 공납이 신호선 사이를 연결시켜 줄 때 공납이 기생적으로 생성시켜 주는 캐패시턴스와 인덕턴스 성분은 아래의 공식에 의해서 계산될 수 있다<sup>[3],[4],[5],[6]</sup>. 그림 4는 그림2의 실험을 위한 실제적인 BGA 공납의 연결그림이다.

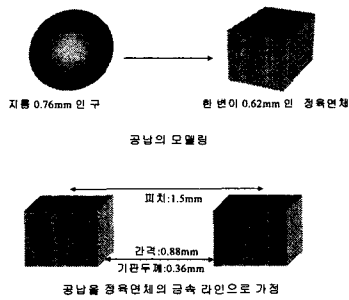


그림 3. 공납에 대한 가상도

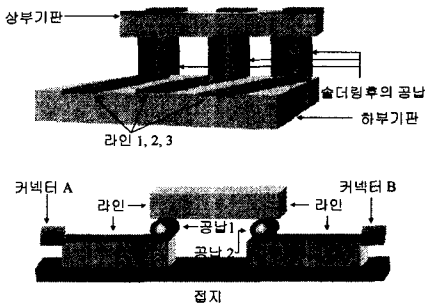


그림 4. 테스트 기판의 측면도와 단면도

여기서  $h$ 는 기판의 두께,  $l$ 은 도선의 길이,  $w$ 는 도선의 폭,  $d$ 는 피치이다.  $h$ 는 0.36mm,  $l$ 은 0.62mm,  $d$ 는 1.5mm,  $\epsilon_r$ 은 4.1이다.

$$C/l = \epsilon_o \epsilon_{eff} \left[ \frac{w}{h} + 2.42 - 0.44 \left( \frac{h}{w} \right) + \left( 1 - \frac{h}{w} \right)^6 \right] \quad F/m \quad 1)$$

$$\epsilon_{eff} = \frac{(\epsilon_r + 1)}{2} + \frac{(\epsilon_r - 1)}{2\sqrt{1 + \frac{10h}{w}}}$$

$$L/l = \frac{\mu_o}{2\pi} \ln \left( \frac{8h}{w} + \frac{w}{4h} \right) \quad H/m \quad 2)$$

$$C_m/l = \frac{\epsilon_r \epsilon_o}{4\pi} K_{C1} K_{L1} \left( \frac{w}{h} \right)^2 \ln \left( 1 + \left( \frac{2h}{d} \right)^2 \right) \quad F/m \quad 3)$$

$$L_m/l = \frac{\mu_r \mu_o}{4\pi} \ln \left( 1 + \left( \frac{2h}{d} \right)^2 \right) \quad H/m \quad \text{for } \mu_r = 1 \quad 4)$$

한편, 도체 및 유전체의 표면을 일정한 크기로 분할하여 전하 분포를 계산하는 면분할 방법을 적용하였다<sup>[7]</sup>. 면분할 계산

결과는 자체 인덕턴스 149.1pH, 자체 캐패시턴스는 73.3fF이다.

3. RF BGA 기판 제작

Japan Pulse Lab.의 RF-330 리플로워(Reflow) 장비를 이용하여 부품들과 공납을 실장하였다. RF 330 Reflower로 BGA 공납을 실장하는 작업은 pre-heat(예열)의 온도를 150℃, reflow의 온도를 210℃정도로 설정하여 공납과 부품을 연결하는 것이다. 그림 5는 BGA 기판의 온도프로파일이며 그림 6은 테스트 기판의 제작 사진이다. 그림 7은 기판간의 연결상태를 JEOL SEM장비를 이용하여 찍은 사진으로 reflow 시킨 BGA 공납의 연결상태를 기하학적으로 보여준다.

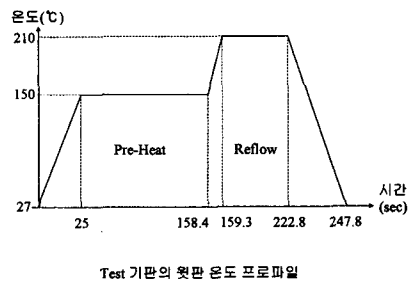


그림 5. BGA 기판의 온도 프로파일

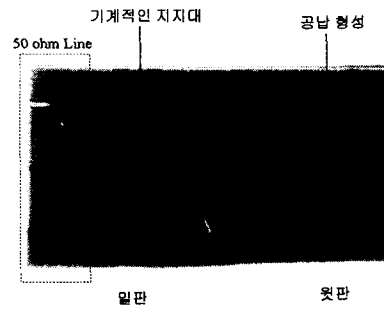


그림 6. 실제 제작된 BGA 기판

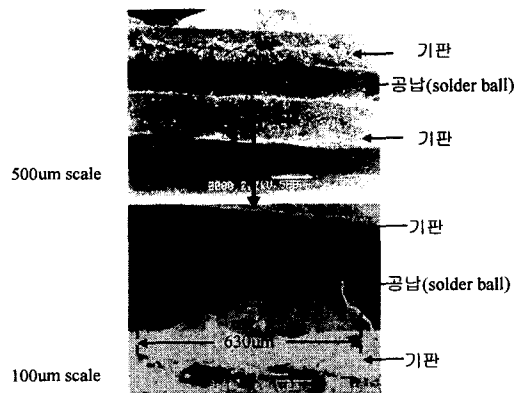


그림 7. BGA 공납의 기판간의 연결상태 (a) 3 by 3 구조의 테스트 기판, (b) 공납의 확대 사진

4. 측정 실험

HP5475A TDR(Time Domain Reflectometry)장비를 사용하여 RF 모듈의 BGA 기판의 전기적 파라메타를 그림 8~11 과 같이 측정하였다. 이 때 인가되는 측정 신호의 상승시간은 390psec였다<sup>[8], [9], [10], [11]</sup>.

BGA 공납을 전기적 모델링 하는데 있어, 공납을 같은 부피를 갖는 정육면체의 라인으로 가정하고 계산하였던 결과와 실제 TDR 장비로 측정한 결과인 68.6fF, 146.7pH로 나타나서 거의 일치함을 보였다. 한편 변분할 방식을 이용한 계산 결과도 계산값과 자체 인덕턴스는 32%, 자체 캐패시턴스는 9% 오차를 보였다. 또한 상호 캐패시턴스와 상호 인덕턴스 값은 10.1fF, 16.9pH로 측정되었다.

HP4396B 네트워크를 이용한 BGA 패키지 기판의 주파수 특성은 그림 12에 나타나 있다. 산란 파라메타를 이용하여 측정된 결과, 1.55GHz에서 공진 현상에 의한 손실을 보여준다. 이 주파수에서 발생하는 PCB 인쇄회로 기판과 BGA 패키지 기판의 손실차이는 0.26dB로써 매우 작았다.

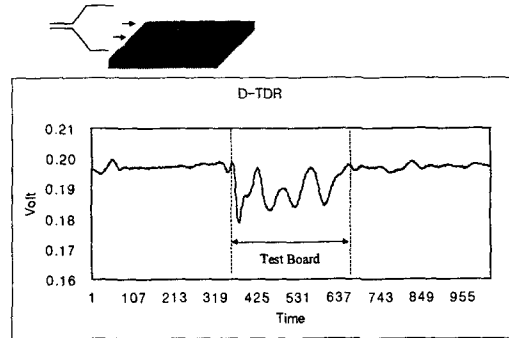


그림 10. Differential TDR 측정 파형

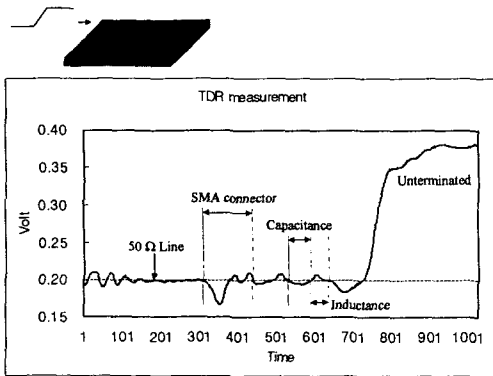


그림 8. TDR 측정 파형

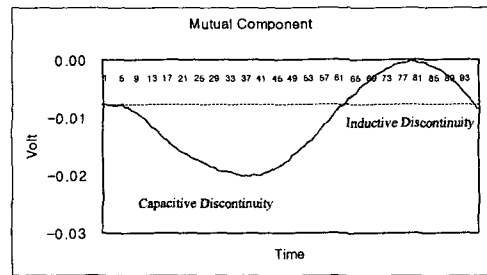


그림 11. BGA 공납의 D-TDR 상에서의 전기적 불연속점

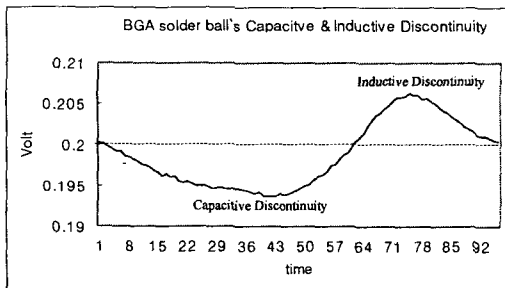


그림 9. BGA 공납의 TDR 상에서의 전기적 불연속점

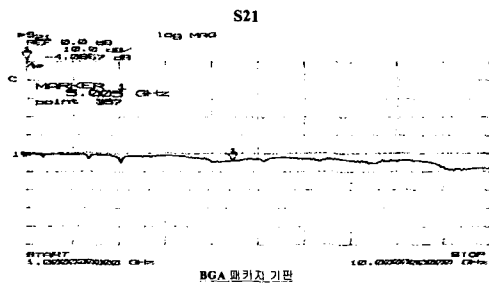


그림 12. 1GHz~10GHz 대역에서의 BGA 패키지 기판의 주파수 특성

패시턴스는 3.6%, 상호 인덕턴스는 15.4%, 상호 캐패시턴스는 32.7%의 오차를 보였다. 또한, 자체 성분값은 상호 성분값보다 크며, 상대적인 오차는 자체 성분보다는 상호 성분에서 크게 나타났다.

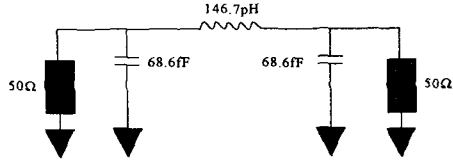


그림 13. TDR 측정값을 이용한 BGA 공납의 등가회로

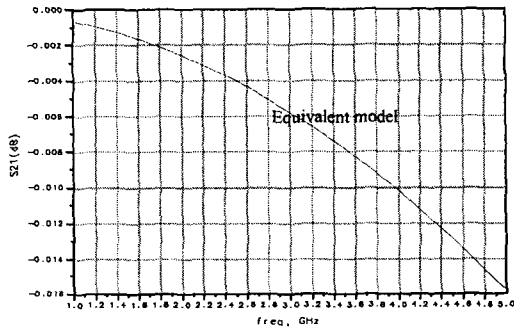


그림 14. BGA 공납의 등가회로 주파수 특성

표 1. BGA 공납에 대한 측정결과와 계산결과 비교

	TDR measurement	Calculation of formula (1)-(4)	Method of subareas
Self inductance [pH]	146.7	113.1	149.1
	100%	77%	102%
Self capacitance [fF]	68.6	66.9	73.3
	100%	97%	107%
Mutual inductance [pH]	16.9	14.3	28.2
	100%	85%	167%
Mutual capacitance [fF]	10.9	6.8	5.3
	100%	62%	49%

그림 13은 TDR로 측정된 BGA 공납의 전기적 파라미터를 이용하여 그린 등가회로이며, 그림 14는 그림 13의 등가회로를 HP ADS(Advanced Design System) 프로그램을 이용하여 BGA 테스트 기판의 주파수 특성을 모의 실험한 결과이다. BGA의 등가회로인 경우 주파수 5GHz대역 까지도 신호손실이 0.02dB이나, 실제적으로 BGA solder ball을 실장한 경우 BGA 공납을 reflow 할 때의 열적연결시에 나타나는 패키지 공정의 공정과정에서 약 0.2dB의 신호손실이 우려된다.

표 1과 같이 BGA 공납에 대한 모델링 결과와 TDR 측정값이 유사한 결과를 보였다. 자체 인덕턴스는 22.9%, 자체 캐

### III. Conclusion

본 논문은 RF 회로 모듈을 구현하는 방법으로 BGA(Ball Grid Array) 패키지 구조를 제시하고, 공납 연결 구조의 전기적 파라미터를 추출하였다. RF BGA 패키지 구조는 패키지 모듈 밀면 전면에 입·출력 단자를 형성하여 짧은 배선 길이와 높은 입출력 단자 밀도를 형성하고 외부회로와 연결시켜 줌으로써 5GHz대역까지 공납 삽입 손실이 0.02dB로 기생 파라미터가 68.6fF, 146.7pH로 기생 인덕턴스와 캐패시턴스를 줄일 수 있어 RF 모듈 구성 방법으로 BGA 패키지 구조를 사용하는 것이 전기적 특성 개선과 소형화 효과 면에서 적합함을 알 수 있었다.

### 참고문헌

- [1] P.J. Zabinski, B.K. Gilbert, P.J. Zucarelli, D.V. Wenginger, and T.W. Keller, "Example of a Mixed-Signal Positioning System(GPS) Receiver using MCM-L Packaging," *IEEE Trans. CHMT, B*, vol. 18, no. 1, pp. 13-17, 1995.
- [2] Y.L. Low, Y. Degani, K.V. Guinn, T.D. Dudderrar, J.A. Gregus, and R.C. Frye, "RF Flip-Module BGA Package," *IEEE Trans. Advan. Pack., Vol. 22, No. 2*, pp.111-114, 1999.
- [3] J.H. Lau, "Ball Grid Array Technology," McGraw-Hill, pp.458-459, 1995.
- [4] M.V. Schneider, "Microstrip Lines for Microwave Integrated Circuits," *Bell Syst. Tech. J.*, vol.48, no. 5, p. 1421, May 1969.
- [5] E. Bogatin, "Design Rules for Microstrip Capacitance," *IEEE Trans. CHMT*, vol. 11, no. 3, p. 253, Sept. 1988.
- [6] C.S. Walker, "Capacitance, Inductance and Crosstalk Analysis," *Artech House*, pp.46-48, pp.62-64, pp.92-94, pp.100-101, 1990.
- [7] W.T. Weeks, "Calculation of Coefficients of Capacitance of Multi-conductor Transmission Lines in the Presence of a Dielectric Interface," *IEEE Transactions on Microwave Theory and Technique*, MTT-18, pp.34-43, 1970.
- [8] D.M. Pozar, "Microwave Engineering," Addison-Wesley, Pub., pp.183-190, 1987.
- [9] R.E. Collin, "Foundations for Microwave Engineering," McGraw-Hill International Editions, pp.88-89, 1992.
- [10] W.B. Boast, "Principles of Electric and Magnetic Fields," Harper and Brothers, pp.205-210, 229, 311, 1956.
- [11] R.J. Mohr, "Coupling between Open Wires over a Ground Plane," *IEEE Symp. EMC*, pp.404-413, July 23-25, 1968.