

셀룰라 발진기 네트워크를 이용한 새로운 2진 주파수 편이 변조 기법

원 은 주(元 銀 株), 강 성 묵(姜 成 默), 최 종 호(崔 鍾 漢), 문 규(文 圭)
한림대학교 전자공학과
전화 : (0361) 240-1524

A New Binary Frequency Shift Keying Technique Using Cellular Oscillator Networks

Eun Ju Won, Gyu Moon
Laboratory of VLSI Design
Division of Electronics Engineering School of Information and Electronics Engineering
Hallym University
E-mail : julia@mail.ee.hallym.ac.kr

Abstract

In this paper, the design of Binary FSK Using Cellular Oscillator Network architecture is newly introduced and analyzed. With its easy frequency controllability and GHz range of quadrature signals, the Cellular Oscillator Network can be used in RF communication systems. Binary Frequency Shift Keying can also be implemented through digital loop-path switching. This FSK model is simulated and proved with typical 3V, 0.5 μ m CMOS N-well process parameters.

I. 서론

과거 몇 년 동안 통신 시스템, 무선 시스템 또는 마이크로프로세서 분야가 고속으로 발전되어 감에 고속 PLL(Phase Locked Loop)의 쓰임이 급속히 진전되었다. 또한 무선 통신 시스템에서 고속 PLL은 채널들 사이의 빠른 주파수 도약(Frequency Hopping)을 보장함으로써 중요한 부분으로 인식되어지고 있다[1]. PLL이 고속화 됨에 따라서 그 핵심 구성 요소 중의 하나인 VCO(Voltage Controlled Oscillator)는 GHz이상의 신호 생성이 특히 요구되어 지고 있다. 오늘날 VCO로 사용되어 지는 고속 VLSI Oscillator는 신호 및 정보처리 시스템에서 중요한 역할을 해오고 있다. 최근 소개된 고속 발진기의 새로운 형태는 셀룰라 발진기 네트워크(Cellular Oscillator Network)이 있다[3]. 새롭게 제안되어진 셀룰라 발진기 네트워크(CON)를 사용하여 아날로그 신호를 인가함으로써 GHz 대역의 다양한 출력 주

파수를 얻을 수 있는 VCO를 소개 및 분석을 하여 시뮬레이션을 통하여 검증하였다[4]. 또한 통신의 효율을 높이기 위해 I-Q Quadrature Scheme이 폭 넓게 사용되어짐으로 해서 I-Q 신호 생성이 기술적으로 중요한 이슈가 되어지고 있다. 이것과 관련하여 발진기의 I-Q 신호의 위상 및 크기의 매칭 문제가 중요한 요소로서 대두되고 있다. 만약 I-Q 신호의 크기가 동일하지 않거나 위상 차가 90도로 매칭되지 않으면 베이스 단의 신호를 검출하는데 에러 비가 증가한다[1]. CDMA 시스템의 성능에서 예를 들면, I-Q의 크기 비와 위상 차가 각각 최대 0.7dB와 10도로 제한되어진 것으로 알려져 있다[2]. 본 논문에서는 셀룰라 발진기 네트워크를 사용한 GHz의 2진 주파수 편이 변조 기법에 대해 소개하고 분석할 것이다. 이후 논문은 다음과 같이 구성되어 있다. 제 2절에서 셀룰라 발진기 네트워크를 사용한 VCO의 동작에 대하여 설명한다. 제 3절에서는 2진 주파수 편이 변조 방식과 셀룰라 발진기 네트워크를 사용하여 제안된 구조를 설명한다. 제 4절에서는 제안된 구조를 이용한 시뮬레이션 결과를 논한다. 마지막으로 제 5절에서는 결론과 앞으로의 연구 방향을 제시하였다.

II. VCO의 동작

셀룰라 발진기 네트워크의 구조가 그림 1에 주어졌다. 이 셀룰라 발진기 네트워크는 이론적으로 무한개의 피드백 루프를 가지고 2차원이나 3차원으로 확장 가능하다. 각각의 브랜치(Branch)는 하나의 반전 증폭기를 가진다. 작은 루프에서는 홀수 개의 반전 증폭기를 가지며 여기에서는 3개이다. 이 회로의 모든 노드들은 전원이 외부에서 인가됨으로써 발진 되어 질 수 있

다. 일단 셀룰라 발진기 네트워크가 발진상태가 되면 모든 노드들은 같은 주파수를 갖게 된다. 그리고 어떤 단일 노드에서 위상(주파수) 변화는 네트워크를 통하여 퍼질 것이고 순간적으로 전체로 위상(주파수) 변화를 발생시킨다. 이때 각각의 반전 증폭기는 같은 크기를 가지면서도 120도 위상 변화를 가진다. 모든 루프의 반전 증폭기가 루프의 대칭 구조를 위하여 같은 크기를 가져야 한다. 그림 2는 인버터의 개수가 30개인 셀룰라 발진기 네트워크의 확장된 구조이다. 여기에서 N은 인버터 개수를 말한다. 이 회로에서는 외부 루프에서 12개와 내부 루프에서 18개로 30개의 단일 증폭기가 사용되었다. 이 구조에서는 16개의 발진 루프(Oscillatory loops : 1-9-8, 9-6-7, 9-8-7, 8-7-5, 6-2-11, 12-2-10, 12-11-10, 11-10-4, 6-7-11, 7-5-15, 7-11-15, 11-15-4, 5-15-14, 15-14-13, 15-4-13, 14-13-3)와 1개의 비 발진 루프(Nonoscillatory loops : 1-6-2-4-3-5)가 있다.

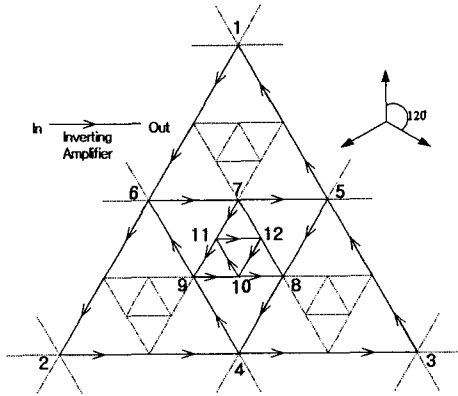


그림 1 셀룰라 발진기 네트워크
Fig. 1 Cellular Oscillator Networks (CON)

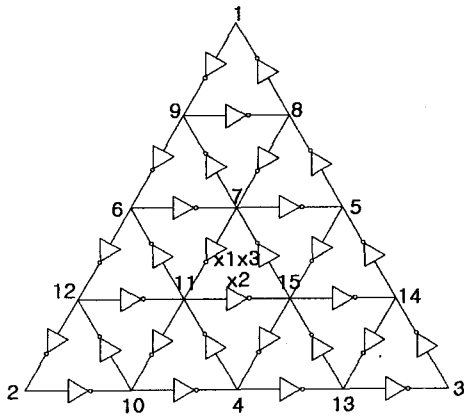


그림 2 확장된 CON 구조(인버터 30개)
Fig. 2 Extended CON Architecture (N=30)

외부 루프에 12개의 단일 증폭기가 있으므로 해서 한 개의 단일 출력 증폭기에서의 위상 이동은 30도(360도/12)가 될 것이다. 따라서 12개의 I-Q 신호들을 발생시

킬 수가 있다. 예를 들면, 1번 노드와 12번 노드 사이의 위상 이동은 그 노드들 사이에 3개의 단일 출력 증폭기가 존재하기 때문에 90도 위상 차를 갖는다. 9번과 2번, 6번과 10번, 12번과 4번 노드들도 각각 같은 원리에 의하여 정확한 90도 위상 이동이 존재한다. 셀룰라 발진기 네트워크 구조에서는 I-Q 신호의 크기와 위상에 있어서 매칭이 셀룰라 발진기 네트워크의 구조로부터 보장된다. 또한 Quadrature 신호 발생에서 중요한 요소인 Duty Cycle을 고려해 보아야 한다. 이 셀룰라 발진기 네트워크 구조는 거의 50% Duty Cycle을 가진다. 그 이유는 셀룰라 발진기 네트워크의 구조적인 Oscillatory Dynamics 때문이다. 셀룰라 발진기 네트워크는 Beta ratio, 단일 출력 증폭기 수, 바이어스 전류 그리고 임피던스 조절방법으로 가능한 GHz 신호를 발생시킬 수 있다[3]. 본 논문에서는 두 가지 파라미터, 즉 Beta ratio와 단일 출력 증폭기 수가 변화될 때의 주파수 편이 특성에 관한 연구를 다룬다. 외부 루프의 단일 출력 증폭기의 크기가 변화되어질 때 주파수의 큰 변화가 생기고 내부의 단일 출력 증폭기의 크기가 변화되어질 때는 적은 주파수 변화가 생긴다. 따라서 이 회로에서 넓은 범위(MHz~GHz)로 주파수를 조절하기 위해서는 내부 루프보다는 외부 루프의 단일 출력 증폭기를 변화시켜야 한다. 그 이유는 설계된 셀룰라 발진기 네트워크가 외부 루프보다는 내부 루프가 크게 설계되어졌기 때문이다. 또한 다른 사이즈의 루프 Set을 위해 Switch Box를 사용하면 통신 시스템에서 주파수 도약(Frequency Hopping)기술을 간단한 방법으로 수행할 수 있다.

III. 2진 주파수 편이 변조 기법

주파수 편이 변조(Frequency Shift Keying)는 디지털 신호 '0'과 '1'에 대응하여 정현 반송파의 주파수를 각각 다르게 하여 전송하는 변조 방식이다. FSK는 서로 다른 주파수의 정현파를 사용하므로 진폭 편이 변조(Amplitude Shift Keying) 보다 넓은 전송 대역을 필요로 하지만 잡음에 대해서 강하다. 그리고 주파수 도약(Frequency Hopping) CDMA방식에서 사용하는 변조 방식으로서 PN(Pseudo Noise)코드에 의한 주파수 합성기(Frequency Synthesizer)에 의해 송신 정현파의 주파수를 바꾸는 방식으로 이용한다. 주파수 도약시스템에서는 주파수 도약이 이루어질 때마다 주파수 도약기에 의해 위상이 발생하게 되는데 이러한 위상의 연속성을 유지하기 어렵기 때문에 위상에 정보를 포함하고 있는 위상 편이 변조(Phase Shift Keying)계열의 변조 기법에는 부적합하다. 따라서 보통 Noncoherent 변조 기법을 사용한다. M-array FSK 방식은 디지털 신호를 n개의 비트 그룹으로 묶어서 $N=n/2$ 개의 반송파 주파수로 변조하는 방식이다. N이 증가하면 전송 대역폭이 증가하고 스펙트럼 효율이 떨어지므로 보통 2진 주파수 편이 변조(Binary FSK)방식이 많이 사용되며 스펙트럼 확산(Spread Spectrum) 통신 방식에 많이 사용된다. 4-array FSK에서 반송주파수를 f_c 라고 하면 신호 톤들은 일정한 간격으로 떨어져 있다. 여기서 도약 주파수를 f_h 라 하면 $f_0 = f_c + f_h$ 가 된다. 도약 패턴에 따라 f_h 가 변하므로 중심 주파수 f_0 도 변한다. 예를 들면, 데이터율 $R=200\text{bits/s}$ 라 하면 Symbol Rate $R_s=100\text{symbols/s}$ 가 되고 두 개의 심볼 당 한 번 도약이

이루어지는 SFH(Slow Frequency Hopping) 시스템이므로 도약율(Hopping Rate)은 50hops/s가 된다. 이러한 신호들의 간섭이 이루어지지 않도록 하기 위해서는 신호간에 직교성을 유지해야 하는데 주파수 스펙트럼 상에서 두 톤 사이의 간격이 최소한 $1/T_c$ 는 떨어져 있어야 한다. 여기에서 T_c 는 Chip Duration이다.

이 절에서는 셀룰라 발진기 네트워크를 사용하여 2진 주파수 편이 변조(Binary FSK)를 제안하였다. 그림 3은 주파수 조절을 하기 위해 디지털 입력 즉, 주파수 편이 조절(Frequency Shift Control) 신호를 갖는 셀룰라 발진기 네트워크의 변형된 구조이다. 그림 2의 루프 x1, x2, x3(7-11-15)에 홀수 개의 단일 출력 증폭기 3개 x4, x5, x6을 사용하여 90도 위상 차를 갖는 루프를 형성하였다. s_1 과 s_2 는 스위치이며 여기에서는 NMOS 트랜지스터를 사용하였다. 따라서 주파수 편이 조절(FSC) 신호에 따라 x1, x2, x3의 루프와 x1, x3, x4, x5, x6의 루프가 형성되어 발진을 할 것이다.

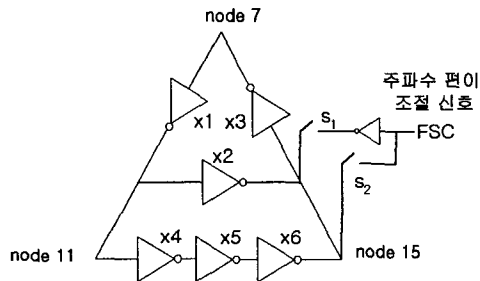


그림 3 2진 주파수 편이 변조를 위한 내부 CON 구조
Fig. 3 Internal CON Architecture for Binary FSK

IV. 시뮬레이션 결과

시뮬레이션은 모든 Diffusion에 대한 Effective Area(AD, AS)과 Peripheries(PD, PS)를 포함한 Layout 정보를 가지고 있다. 단일 출력 증폭기의 모든 Pull-down NMOS의 크기는 10/0.5 μ m로 고정되어 있다. 나머지 반전 증폭기의 Pull-up PMOS의 크기는 1/0.5 μ m이다. 단일 출력 증폭기가 9개인 경우 내부 루프에서 각각의 반전 증폭기(x1, x2, x3)의 Pull-up PMOS의 크기는 250/0.5 μ m로 하였다. FSC가 '0'과 '1'일 경우에 각각의 중심 주파수는 1.99GHz, 2.33GHz로 측정이 되었다. 단일 출력 증폭기가 30개일 때 그림 3과 같은 구조를 사용하여 시뮬레이션 한 결과를 그림 4와 5에 나타내었다. 내부 루프에서 각각의 반전 증폭기(x1, x2, x3, x4, x5, x6)의 Pull-up PMOS의 크기는 400/0.5 μ m이다. FSC가 '0'과 '1'일 경우에 각각의 중심 주파수는 1.99GHz, 2.00GHz로 측정이 되었다. 또한 내부 루프의 단일 출력 증폭기의 크기가 400/0.5 μ m에서 300/0.5 μ m로 변했을 때 중심 주파수는 각각 2.33GHz, 2.66GHz로 변함을 알 수 있었다. 따라서 내부 루프의 단일 출력 증폭기의 크기를 조절하면 셀룰라 발진기 네트워크 내의 모든 단자의 주파수를 쉽게 조절할 수 있다.

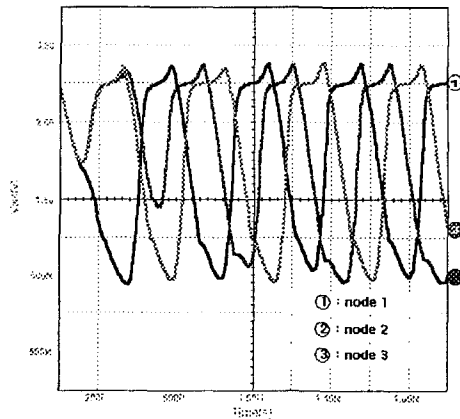


그림 4 그림 3의 시뮬레이션 결과(FSC=0)
Fig. 4 Simulation Result of Fig. 3(FSC=0)

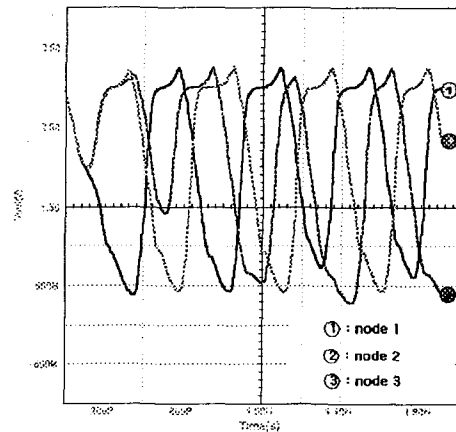


그림 5 그림 3의 시뮬레이션 결과(FSC=1)
Fig. 5 Simulation Result of Fig. 3(FSC=1)

그림 3의 구조를 사용하여 주파수 편이 조절 신호가 각각 '0'과 '1'인 경우에 시간 축에서 시뮬레이션 한 결과를 그림 4와 5에 나타내었다. 그림 4와 5의 결과는 그림 2의 1번 노드, 2번 노드 그리고 3번 노드에서 측정을 한 것이고 각각의 신호들은 크기와 위상이 측정되는 것을 알 수 있다. 그림 6과 7은 그림 4와 5의 주파수 특성을 나타내었다. 그림 6과 7에 보이는 것처럼 첫 번째 스펙트럼이 중심 주파수이다. 그림 6과 같이 FSC가 '0'인 경우에 중심 주파수 다음부터 차례로 각각의 주파수를 측정해 보면 4.0GHz, 5.99GHz, 7.99GHz, 10.1GHz, 12.0GHz의 값들이 측정되었다. 이 결과로 보아 반송 주파수에 도약 주파수가 더해져서 중심 주파수의 값들이 변하기 때문에 주파수 도약이 된다. 그림 8은 30개의 인버터를 갖는 CON 구조를 레이아웃한 것을 나타내었다. 논문에서 제안된 구조는 그 자체가 PLL(Phase Locked Loop)의 기능을 하고 있다. 이러한 구조를 통신 시스템, 무선 시스템 그리고 RF 통신 시스템에서 사용하면 칩의 면적을 효과적으로 줄일 수 있을 것이다.

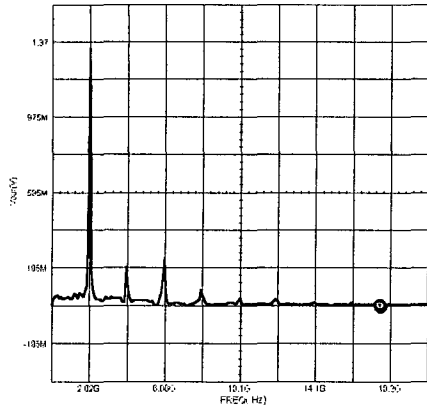


그림 6 그림 4의 주파수 특성(FSC=0)
Fig. 6 Frequency Characteristic of Fig. 4(FSC=0)

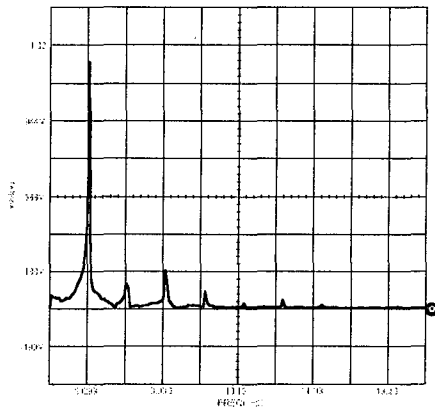


그림 7 그림 5의 주파수 특성(FSC=1)
Fig. 7 Frequency Characteristic of Fig. 5(FSC=1)

VI. 결론 및 추후 연구

본 논문에서는 셀룰라 발진기 네트워크를 사용하여 2진 주파수 편이 변조 기법을 제안하였다. 단일 출력 증폭기의 수와 Beta ratio를 조절하여 쉽게 GHz 범위의 주파수 조절할 수가 있었다. 또한 주파수 편이 조절 신호를 사용하여 주파수 도약 기술을 간단한 방법으로 수행할 수 있었다. 시뮬레이션 결과 모든 노드에서 같은 주파수와 90도 위상 차를 갖는 신호를 얻을 수가 있었다. 추후 연구에서는 실제 제안된 구조를 Fabrication 하여 측정해 보아야 할 것이다. 제안된 구조에 대하여 수학적 분석과 공학적 연구가 앞으로의 작업에서 수행 될 것이다.

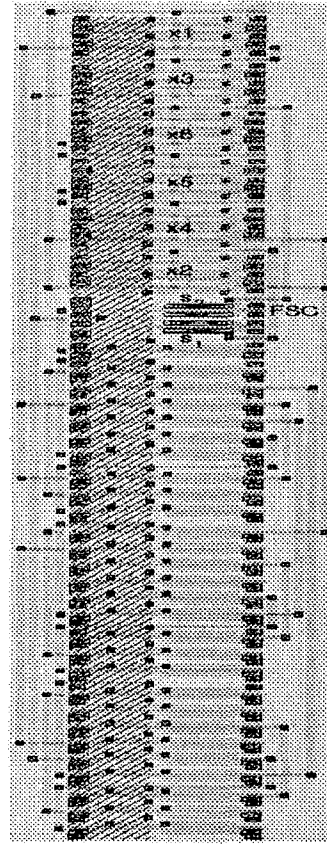


그림 8 30개의 인버터를 갖는 CON 레이아웃
Fig. 8 CON Layout with 30 Inverting Amplifiers

참고문헌(또는 Reference)

- [1] B. Razavi, "Challenge in Portable RF Transceiver Designs", IEEE Circuit & Devices, pp. 12-25, 1996
- [2] "CDMA Q5312 BBA 2 Baseband Analog Processor", Qualcomm Technical Users Manual, 1994
- [3] G. Moon, H. Kim, Ismail, and C. Hwang, "A New GHz CMOS Cellular Oscillator Network", IEEE International Symposium on Circuits and Systems, Monterey, CA, USA, May, 1998
- [4] S. Hwang, G. Moon and S. Song, "A GHz I-Q Quadrature Signal Generator Using Cellular Oscillator Network", IEEE Asia-Pacific Conference on ASICs, Seoul, Korea, Aug. 1999
- [5] S. Hwang, G. Moon, "A Ultra High Speed Clock Distribution Technique Using A Cellular Oscillator Network", IEEE International Symposium on Circuits and Systems, Geneva, Switzerland, May, 2000