

2.5V-2.4GHz CMOS 전력 증폭기의 설계

장 대 석(張大錫), 황 영 식(黃榮植), 정 웅(鄭雄)

동국대학교 반도체과학과 대학원

전화 : (02) 2272-0344 / 팩스 : (02) 2272-0344

Design of 2.5V-2.4GHz CMOS Power Amplifier

Dae Seok Jang, Young Sik Hwang, and Woong Jung

Graduate School of Semiconductor Science, Dongguk University

E-mail : dsjang@dgu.ac.kr

Abstract

A CMOS power amplifier for wireless home networks is designed using 0.25 μ m 1-poly 5-metal standard CMOS technology and simulation results are presented. The power amplifier provides maximum output power of 16.5dBm to a 50-Ohm load at 2.45GHz and dissipates 220mW of dc power from a single 2.5-V supply.

The designed CMOS power amplifier has power control range of 20dB and an overall power-added efficiency of 17%

수 없고 단가가 비싸다는 단점이 있다.

이러한 면에서 CMOS RFIC는 무선 이동 통신 시스템을 단일 칩으로 구현하여 소형화, 경량화, 그리고 낮은 단가를 실현하기 위한 해결책으로 자리 매김하고 있다. 본 연구에서는 CMOS 공정을 이용해 2.4GHz ISM Band를 사용하는 실리콘 단일 칩 위에 구현될 무선 홈 네트워크 시스템에서 사용될 전력 증폭기를 설계하였다. 설계는 2.4GHz대역의 무선 홈 네트워크에 사용될 전력 증폭기로서 최소 수 미터에서 최대 수십 미터의 거리에서 사용될 수 있는 전력을 시스템에 공급할 수 있도록 설계하였고 통신 대상과의 거리에 따라 전력 레벨을 제어할 수 있도록 설계하였다.

I. 서론

개인 통신 서비스와 무선 전화와 같은 무선 이동 통신 제품은 생활의 필수품으로 자리를 잡았으며 최근에는 이동 통신에서뿐만 아니라 단일 칩의 무선 홈 네트워크 시스템의 개발에도 많은 연구가 이루어지고 있다. 기존의 화합물 반도체는 높은 기판 저항과 빠른 전자의 이동도로 인해 낮은 잡음 지수와 높은 전압이득의 장점을 가지고 있기 때문에 대부분의 고주파 대역의 전력 증폭기에 사용되고 있다. 그러나 실리콘 기판 위에 구현되는 디지털 시스템과 하나의 칩으로 구현할

II. 본론

1. 회로도

본 전력 증폭기의 설계에서 회로도를 결정하기 위해서 Common Source의 간단한 증폭기에 대한 안정도를 시뮬레이션하여 안정원으로부터 안정도를 판별하여야 하고 사용하고자하는 주파수 대역폭에서 충분한 안정도를 갖도록 설계하여야 한다[1]. Common Source amplifier의 안정도는 시뮬레이션 결과에서 조건부 안정 특성을 보여주었다. 전력증폭기의 경우 출력단에서

최대 전력을 이끌어 낼 수 있는 임피던스로 전력증폭기의 부하 임피던스를 정합회로를 이용하여 변환하여야 하는데 이 임피던스 근처에 불안정을 유발하는 안정원이 존재하면 전력증폭기는 발진할 가능성이 높아 지므로 반드시 안정원 또는 다른 방법을 이용해 안정도를 판별하여야 한다.

조건부 안정 특성을 보이게 하는 주요한 요인은 출력 신호가 게이트-드레인 커패시턴스를 통해 입력으로 다시 피드백되기 때문이다. 따라서 시뮬레이션 결과에서 나온 조건부 안정을 무조건 안정으로 안정도를 높이기 위해 pre-amplifier stage를 Cascode structure로 그리고 output stage는 Common source structure로 선택하게 되었고 시뮬레이션을 실행한 결과는 무조건 안정을 보여주고 있다.

그 다음 시뮬레이터에서 load-pull contour simulation을 함으로써 각각의 부하 임피던스에서 얻어지는 출력 전력의 양을 얻을 수 있었고 그 부하 임피던스로부터 전력제어 기능과 원하는 출력전력을 얻을 수 있는 부하 임피던스를 찾아야 한다.[2][3] 본 설계의 경우는 그림 1의 시뮬레이션 결과에서 marker가 나타내는 반사계수로부터 식(1)을 이용해 부하 임피던스를 구하였고 여기서 구한 부하 임피던스를 정합회로를 이용해 원하는 출력전력을 얻을 수 있도록 출력정합을 하였다.

$$Z_L = \frac{1 + \Gamma_L}{1 - \Gamma_L} \quad (1)$$

정합이 이루어진 출력단에 입사전력 4dBm을 가했을 때 출력으로 16.5dBm의 얻을 수 있었다. 그리고 출력단의 M1 게이트 입력단에 4dBm의 입사전력을 공급하기 위한 pre-amplifier stage를 필요로 하게 된다.

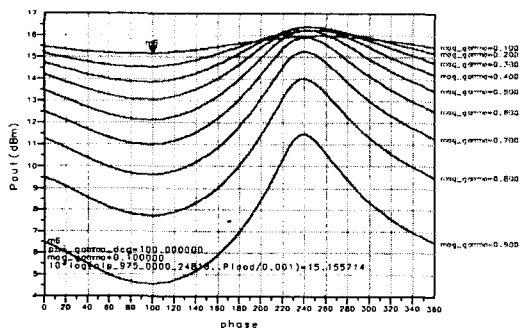


그림 1. load pull contour

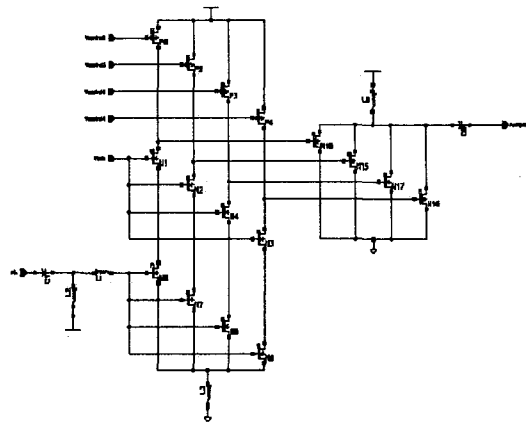


그림 2. 전체 회로도

전체 회로도에는 그림 2와 같은 구조의 Class A type의 pre amplifier 와 Class AB type의 output stage를 갖는 구조를 선택하게 되었다. 설계된 전력증폭기에서는 stage간에 coupling capacitor를 사용하지 않았으며 pre-amplifier에서 PMOS와 NMOS의 width를 조절하여 output stage가 Class AB type으로 동작하도록 설계하였다. 출력정합은 output stage의 L0와 C0만을 이용해 정합하였다.

2. 전력제어

설계된 전력 증폭기는 블루투스과 같은 근거리 무선 통신 네트워크에 이용되도록 설계되었고 CDMA방식을 사용하는 시스템에 적당한 전력제어 방식이 되도록 설계하였다. 전력 제어방식의 구조는 출력단의 NMOS는 병렬형태로 연결되어 있으며 사이즈는 N16-N18이 각각 20um, 40um, 80um, 그리고 160um으로 width가 두 배씩 증가하는 형태로 배열되어져 있다. 원리는 그림 2의 전체 회로도에서 pre-amplifier stage의 P0-P4가 Vcontrol signal에 의해 ON/OFF 되어진다. low level의 디지털 신호에 의해 ON된 PMOS가 output stage에서 병렬로 배열된 NMOS들 중에 해당하는 하나를 선택하게 되고 선택된 NMOS가 출력 전력에 기여하게 된다. 따라서 원하는 레벨의 출력 전력을 Vcontrol signal의 조합으로써 얻을 수 있게된다.[4][5]

이러한 전력제어는 전력 증폭기에서 소비되는 전력을 효과적으로 줄일 수 있을 뿐만 아니라 CDMA와 같은 디지털 변조방식을 사용하는 시스템에서 채널 안에 많은 사용자가 있을 때 다른 사용자의 통신을 방해하지 않도록 전력제어를 함으로써 대역폭의 효율을 높일 수 있다.

III. 시뮬레이션 결과

시뮬레이션 결과로서 Large Signal S-parameter는 그림 3에서 보이는 것과 같다. S11은 입력단으로 입력되는 입력전력이 최대 전력전달이 되도록 정합하였고 S22는 출력단에서 적절한 전력제어 기능과 출력전력을 얻기 위한 출력정합이 되도록 정합하였다. 시뮬레이션 결과를 그림 4에서 볼 수 있다. 그 결과로 입력이 2.45 GHz에서 3dBm일 때 16.5dBm의 출력전력과 13.5dB의 전력이득을 얻을 수 있었다.

또한 설계된 전력증폭기의 효율(PAE)은 식(2)로부터 구할 수가 있다. 설계된 전력 증폭기의 전체 직류전류는 Vcontrol signal에 따라 최대 89mA에서 최소 1.32nA로써 소모되는 직류전력은 최대 220mW에서 최소 3.3nW이다. 이 결과로부터 출력전력이 16.5dBm일 때 17%의 효율을 얻을 수 있었고 그림 5에서 시뮬레이션 결과를 볼 수 있다.

$$PAE = \frac{P_o - P_i}{P_{dc}} \quad (2)$$

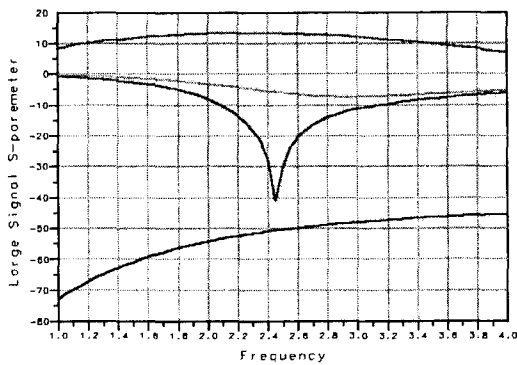


그림 3 . Large Signal S-parameter

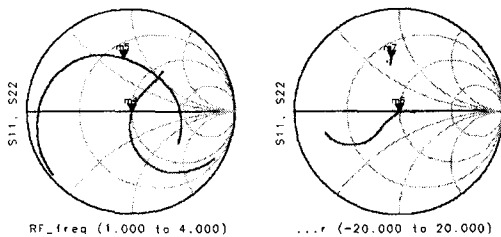


그림 4. 2.4GHz에서의 정합(좌)
입력전력 3dBm에서의 정합(우)

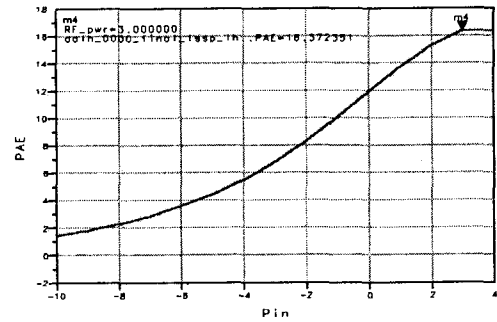


그림 5. Power-Added Efficiency

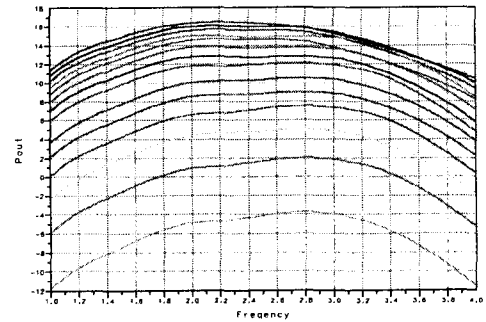


그림 6. 주파수 영역에서의 전력제어

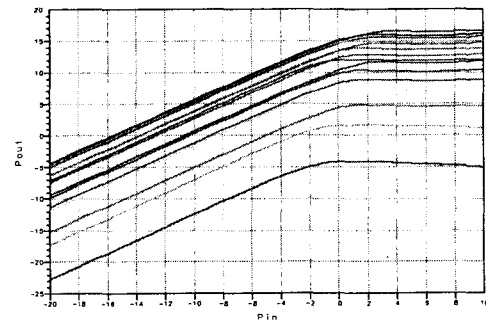


그림 7. 입력전력 대 출력전력의 관계

그림 6과 7은 각각 주파수 영역에서 그리고 입력전력과 출력전력 사이의 관계에서 Vcontrol 신호에 의해 원하는 전력레벨로 조절할 수 있음을 시뮬레이션 결과에서 보여주고 있다.

IV. 결론

2.4GHz 대역의 무선 홈 네트워크 시스템에 사용될 전력증폭기는 standard CMOS technology를 사용해 설계하였다. S22는 출력단에서 최대의 출력전력을 얻을 수 있도록 로드 풀 시뮬레이션으로부터 얻은 부하 임피던스에 전력정합을 하였다. 그 결과는 표 1에서 보여주고 있다. 전력증폭기는 2.45GHz 대역에서 3dBm의 입력전력으로써 16.5dBm의 출력전력과 13.5dB의 power gain을 얻을 수 있었다. 또한 CDMA방식의 무선 통신 시스템에서 사용될 수 있도록 20dB 범위의 전력제어 기능을 가지고 있다. 전력증폭기에서 소비한 직류 전력소비는 최대 220mW이고 50-Ohm 로드에서 전달된 전력은 43mW로 Power-Added Efficiency는 17%이었다.

Frequency	2,402 - 2,480 MHz
Input power	3 dBm
Maximum Output power	16.5 dBm
Power gain	13.5 dB
Power control range	20 dB
Power-Added Efficiency	17 %

표 1. 설계된 전력증폭기의 시뮬레이션 결과

참고 문헌

- [1] Guillermo Gonzalez, "Microwave Transistor Amplifiers Analysis and Design," 2nd, Prentice Hall, 1997.
- [2] Chen-Yung Chiang and Huey-Ru Chuang, "A Simple and Effective Load-Pull System for RF Power Transistor Large-Signal Measurements for Wireless Communication Power Amplifier Design," IEEE Trans. on Instrumentation and Measurement, vol.64, no. 5, Oct 1997.
- [3] Steve C. Cripps, RF Power Amplifiers for Wireless Communications, Artech House INC pp 17-36, 1999
- [4] Rofougaran, M., A. Rofougaran, C. Olgaard, and A. A Abidi, "A 900MHz CMOS RF Power Amplifier with Programmable Output," in Symp. on VLSI Circuits, Honolulu, 1994
- [5] King-Chun Tsai and Paul R. Gray, "A 1.9-GHz, 1-W CMOS Class-E Power Amplifier for Wireless Communications," IEEE Journal of Solid-State Circuits, vol.34, no.7, July 1999

- 정보통신부에서 지원하는
대학 기초 연구 지원 사업으로 수행