

ATM 가상종단시스템의 ABR 서비스 제어 기능 설계

이 승 희

인제대학교 전자정보통신공학부

Design of ABR Service Control Functions for ATM Virtual End Systems

Soong Hee Lee

icshlee@ijnc.inje.ac.kr

School of Electronic and Telecommunication Eng., Inje Univ.

요 약

장거리 링크를 가지는 ATM 망에서는 긴 전파지연의 영향을 고려하여 설정된 가상종단시스템을 이용하여 ABR 서비스를 제공해야 한다. 본 논문에서는 가상종단시스템을 이용하여 ABR 서비스를 제공하는 데에 필요한 조건인 많은 개수의 가상연결들에 대한 ABR 서비스 제어 기능을 설계하기 위한 제반 고려 사항들을 살펴보고 구현을 위한 설계 구조를 제시하였다. 제시한 설계 구조에서는 많은 개수의 가상연결들에 대해 ABR 서비스를 수용해 줄 수 있도록 공유 메모리 구조를 이용한 셀 송출 제어 구조를 적용하였다.

I. 서 론

ATM(Asynchronous Transfer Mode) 기술은 가상 회선(virtual circuit)을 기본으로 하는 기술로서 정보를 담고있는 그릇인 셀을 최대한 빠른 속도로 전달하기 위하여 기존의 LAN에서 많이 사용되고 있는 오류 제어 절차를 사용하지 않고 있어서 망에서 폭주 상태가 발생하면 과도한 셀 손실의 발생으로 인한 서비스 품질(QoS: Quality of Service)의 열화가 불가피하다. 특히 버스트 형태의 데이터 트래픽 전달이 주종을 이루는 LAN 환경에 ATM 기술을 도입할 때 이러한 문제의 심각성은 더 커진다.

ATM 포럼에서는 이러한 문제를 근본적으

로 풀 수 있는 방안으로 망 종단간에 흐름 제어를 수행하여 망 측에서 발생하는 폭주에 의한 서비스 품질의 열화를 줄이고 사용이 가능한 대역폭을 최대한 확보하려는 노력에 의해 ABR(available bit rate) 서비스를 새롭게 정의하여 표준화를 진행하여 왔다[1]. 한편 ITU-T에서도 ABR을 ATM 전달 능력의 하나로 받아 들여 표준화를 진행하고 있다[2].

표준화 과정에서 제기되었던 장거리 링크에서의 전파지연에 의한 제어 지연의 문제에 대해서는 링크를 여러 부분으로 구분(segmentation)하여 각 부분마다 양단에 위치한 스위치에 가상종단시스템(virtual end systems) 기능을 부여하는 방안을 채택하였다[1]. 그러나 가상종단시스템에서 실제로 요구되는 기능을 실현하여 ATM 망 구축에 적용하는 구체적인 방안은 거의 제시되지 않았다[3].

본 논문에서는 장거리 링크를 포함하는 ATM 망에서 ABR 서비스를 제공하기 위하여 ATM 포럼에서 표준으로 제시되어 있는 가상종단시스템의 흐름 제어 기능을 설계하기 위한 제반 고려 사항들을 살펴보고 구현을 위한 설계 구조를 제시한다. 본 논문의 구성은 제 2 장에서는 현재 ATM 포럼에서 제시된 표준 규격을 실제 ATM 시스템에 적용하기 위해 고려해야 할 사항들을 살펴본다. 제 3 장에서는 제 2 장에서 제시한 고려사항들을 적용한 설계 구조를 제시하고 각 구성 블록에 대해 더 자세하게 기술할 것이며, 제 4 장에서 결론을 맺을 것이다.

II. 가상종단시스템의 흐름 제어 기능 구현을 위한 고려 사항

1. 장거리 링크에서의 ABR 흐름 제어

장거리 링크를 가지는 ATM 망에서 ABR 서비스를 제공하기 위해 ATM 포럼에서는 그림 1에 나타낸 바와 같이 가상 트래픽원(VS: virtual source), 가상 목표(VD: virtual destination)의 두 가상종단시스템(virtual end system)들로 구성되는 ABR 서비스 제어구조를 제안하였다. 그림에서 보듯이 ATM 스위치의 양단이 VS와 VD의 기능을 가지도록 하여 제어 루프를 여러 부분으로 구분시킨다. VS는 이전 단에서의 VD로부터 넘어온 순방향(forward) 자원관리(resource management: RM) 셀을 링크로 송출하여 해당 세그먼트의 제어가 시작되게 하고 VD에서는 링크를 통해 전달되어 온 RM 셀의 정보 등과 자신의 상태를 종합하여 역방향(backward) RM 셀에 자신의 폭주 상태등을 포함시켜 VS로 되돌려 보낸다.

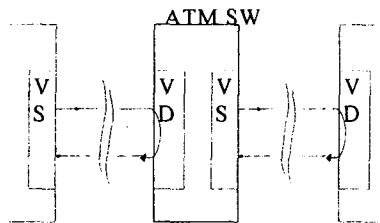


그림 1. ABR 제어를 위한 종단간 흐름제어 구성

2. 가상종단에서의 제약 조건들

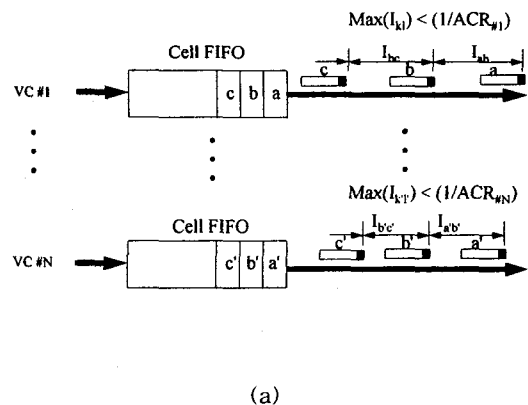
종단간 흐름 제어 방식으로 채택되어 있는 현재의 속도 기반(rate-based) 방식은 링크에서의 전송 지연(RTT: round trip delay)에 큰 영향을 받는 것으로 알려져 있다. VS, VD에서의 흐름 제어 기능은 단말이 종단 시스템인 경우와는 다른 요구 조건을 가질 것이다. 단말에서는 동시에 처리해야 하는 가상 연결의 개수가 많지 않은 것이 일반적이다. 하지만 망 노드 스위치에 VS, VD가 내장되는 경우에는 망을 통과하는 많은 개수의 가상 연결들에 대한 처리가 필요하므로 동시에 ABR 서비스를 요구하는 가상 연결의 개수가 매우 많아질 수 있다.

3. 구현을 위한 고려 사항들

실제 구현에 있어서 ABR 서비스를 위한 종단간 흐름 제어는 여러 난제들을 안고 있다. 우선 앞 절에서 언급되었던 동시에 ABR 서비스를 지원할 수 있는 가상 연결의 개수 문제를 해결해야 한다.

ABR 서비스를 위한 종단간 흐름 제어는 셀을 송출하는 부분에서의 트래픽 셰이핑 기능에 해당된다. 즉, 허용된 셀 속도(ACR: allowed cell rate)의 역수값인 허용된 셀간 간격(ACI: allowed cell interval)을 연결 지속 시간 동안 유지시켜 주어야 하는데 이를 위해서는 각 가상 연결별로 관리되는 버퍼가 전제되어 각 가상 연결들의 셀들이 버퍼의 일정 영역에 저장되어 있고 이 셀들이 허용된 셀간 간격을 준수하여 버퍼에서 읽혀져야 한다.

그림 2의 (a)에서와 같이 각 가상 연결마다 별도의 FIFO(first in first out) 메모리 칩을 사용하면 이러한 기능은 간단히 구현될 수 있지만 이러한 FIFO 칩의 용량이 사실상 제한되어 있어서 셀 손실이 없이 허용된 셀간 간격을 유지시키는 것이 용이하지 않다. 이에 대한 대안으로 생각해 볼 수 있는 구조가 여러 가상 연결들이 하나의 메모리 버퍼를 공유하는 그림 2의 (b)의 경우이다. 이 방식에서는 메모리 용량의 제한을 덜 받는 대신에 버퍼를 가상 연결별로 관리하기 위한 메모리 관리 기능이 추가로 필요하게 된다. 그러나 이 방식은 버퍼의 메모리 공간을 효율적으로 사용할 수 있으며 처리해야 하는 가상 연결의 개수가 늘어나도 쉽게 확장이 가능한 이점이 있다.



(a)

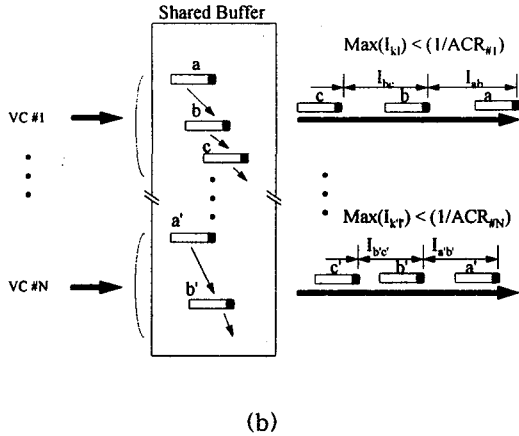


그림 2. (a) 가상 연결별 FIFO를 사용하는 경우와 (b) 공유 메모리를 이용하는 경우의 가상 연결별 셀 저장 및 송출 방법들

III. 흐름 제어 기능의 세부 설계 구조

1. 구현 구조

2 장에서 고찰한 고려 사항들로부터 ABR 서비스를 수행하기 위한 흐름 제어 기능을 설계한다. ABR 서비스를 위한 흐름 제어에 관련된 기능들은 크게 4개의 구성 블록들로 구성될 수 있으며 각 기능 블록 별로 세부 구현 구조를 설정한다. 이들 각 블록들의 명칭을 그림 3에서와 같이 CRCB(cell rate control block), CPCB(control parameter calculation block), RCIB(RM cell input block), RCOB(RM cell output block)로 정한다. 이제 이들 각 블록의 구성에 대해 설명한다.

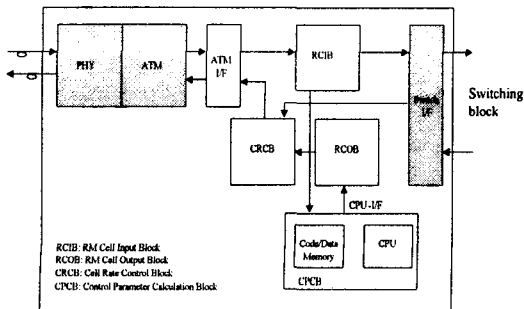


그림 3. 흐름 제어 기능의 구현 구조

2. 셀 송출 속도 제어 블록(CRCB)의 구성

CRCB는 셀 저장 및 추출을 위한 부분과 셀 송출 시점을 결정하는 부분으로 구성된다. 이 중에서 셀 저장 및 추출 기능을 그림 4에서와 같이 구성하였다.

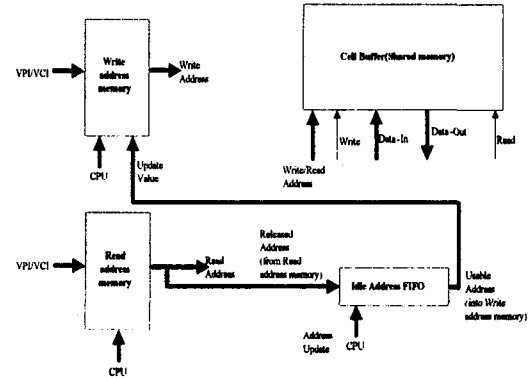


그림 4. 셀 저장 및 추출 기능의 구성

그림 4에서 보듯이 가상 연결 식별자 추출을 위해 입력된 셀을 1셀 FIFO에 일시 저장하여 가상 연결 식별자만을 추출하여 저장 주소 메모리(write address memory)로 전달하고, 저장 주소 메모리는 1셀 FIFO로부터 현재 입력되는 가상 연결 식별자의 해당 가상 연결의 셀이 저장되어야 하는 저장 주소(write address)를 출력하여 공유 메모리의 액세스 주소로 사용되게 한다. 이때 셀 입력과 동시에 하달된 저장(store) 명령에 의해 1셀 FIFO를 거친 입력 셀은 공유 메모리의 해당 영역에 저장되게 된다. 한편 추출 주소 메모리는 송출 간격 제어부로부터의 송출허용 가상 연결 식별자를 받아들여 해당 가상 연결의 셀이 추출될 수 있도록 추출 주소를 출력하여 공유 메모리의 액세스 주소로 사용하게 한다. 저장 주소 메모리와 추출 주소 메모리의 초기값은 시스템의 가상 연결 제어부에서 설정하도록 되어 있다. 공유 메모리는 다수개의 가상 연결들이 영역을 공유하는 구조의 메모리로서 셀 입력 시 동시에 입력되는 저장 명령에 의해 셀이 저장되고 송출 간격 제어부로부터의 추출 명령에 의해 셀이 추출되도록 되어 있다. 유히 주소 FIFO는 추출 주소로 이미 사용한 값을 선입선출 형태로 일시 저장하였다가 저장 주소 메모리에서 저장 주소를 갱신하기 위한 자원으로 사용하게 한다.

3. 제어 파라미터 계산 블럭(CPCB)의 구성

CRCB는 소프트웨어로 구성되어 현재 상태에서 ABR 흐름제어를 위해 ACI 및 기타 제어 파라미터 값들을 계산하여 다른 기능 블럭들에게 전달하는 블럭으로서 3개의 모듈로 구성된다. 우선 RCIB로부터의 RM 셀 수신 인터럽트 신호에 의해 RM 셀 해석 모듈이 수행을 시작하여 그 결과를 허용 셀 송출 간격 계산 모듈에게 넘긴다. 이때 RM 셀 해석 모듈은 CCR(current cell rate), ER 등의 정수로 된 값들을 받아들여 ACI 또는 CCR, ER 등의 제어 파라미터 값을 구하는 계산을 할 수 있도록 실수 값으로 변환해 주어야 한다. 허용 셀 송출 간격 계산 모듈은 연결 관리 기능으로부터 전달받은 해당 가상 연결의 제어 파라미터 값들과 RM 셀 해석 모듈로부터 넘겨받은 현재 망 측 상태 정보를 종합하여 제어 파라미터들을 계산한다. 가상 연결별 속도 제어가 실제로는 셀간 송출 간격으로 이루어지기 때문에 그 가상 연결의 ACI를 계산하여 CRCB로 전달해준다. 또한 계산된 제어 파라미터들중에서 RM 셀 필드의 구성요소들은 RCOB로 전달된다.

4. RM 셀 입력 블럭(RCIB)의 구성

RM 셀은 그 셀의 PTI 필드값이 110인지를 확인하여 추출이 가능하며 대부분의 ATM 계층 기능 칩에서 제공하는 OAM 및 RM 셀 추출 기능을 이용하여 구현이 가능하다. 이때 추출된 RM 셀의 내용은 흐름 제어 기능의 제어를 총괄하는 CPU에서 읽혀지고 해석이 이루어진다. 따라서 RCIB는 CPU와 ATM 계층 기능 칩의 접속 형태로 구현될 수 있다. RCIB에서 RM 셀이 수신되면 인터럽트 신호를 이용하여 CPCB로 수신된 RM 셀이 있음을 알리도록 구성한다. RCIB에서는 RM 셀의 추출만을 수행하여 CPCB로 전달하도록 하고 RM 셀 내용의 해석은 CPCB에서 이루어지도록 한다.

5. RM 셀 출력 블럭(RCOB)의 구성

RM 셀의 송출을 위한 기능을 수행하는 블럭으로서 RM 셀 내용을 생성하는 부분은 소프트웨어로, RM 셀을 적정한 간격을 두고 송출하

는 과정은 하드웨어로 구성한다. RM 셀의 생성은 CPCB로부터 입력되는 RM 셀 구성 필드값들의 지속적인 갱신에 의해 이루어진다. 이때 순방향과 역방향 RM 셀의 RCOB 내 RM 송출 기능과의 송수신 창구를 각각 별도의 FIFO로 두어 관리한다. 이 RM FIFO들의 개수는 동시에 ABR 서비스를 수용해야 하는 가상 연결의 개수와 같게 한다. 역방향 RM 셀 필드값은 직전에 수신된 순방향 RM 셀 내용과 데이터 셀로 전달되는 EFCI 내용에 의해 갱신된다. 따라서 흐름제어 기능을 제어하는 CPU의 프로그램에서 폴링 또는 인터럽트에 의해 순방향 RM 셀 수신 또는 데이터 셀의 EFCI=1의 사건들이 감지되는 경우에 역방향 RM 셀 내용의 갱신과 역방향 RM FIFO 기록이 일어나도록 한다. 순방향 RM 셀 필드값은 수신된 역방향 RM 셀의 내용 및 시스템 상태 변화에 의해 갱신되어 순방향 RM FIFO에 기록된다.

IV. 결론

장거리 링크를 갖는 ATM 망에서 ABR 서비스를 제공하기 위하여 ATM 포럼에서 제시한 가상중단시스템의 ABR 서비스 제어 기능을 설계하기 위한 제반 고려 사항들을 살펴보고 구현을 위한 설계 구조를 제시하였다. 제시한 설계 구조에서는 많은 개수의 가상연결들에 대해 ABR 서비스를 수용해 줄 수 있도록 공유 메모리 구조를 이용한 셀 송출 제어 구조를 적용하였다.

참고 문헌

- [1] S. S. Sathaye, ATM Forum Traffic Management Specification Version 4.0, *ATM Forum/af-tm-0056.000*, Anchorage, Apr. 1996.
- [2] ITU-T SG13, "Traffic control and congestion control in B-ISDN," *ITU-T Rec. I.371*, Temporary Document, Mar. 1994.
- [3] C. Lefelhocz, B. Lyles, S. Shenker, and L. Zhang, Congestion control for best-effort service: Why we need a new paradigm, *IEEE Network Magazine*, pp.10-19, Feb. 1996.