

Dual Channel을 가진 Trench Insulated Gate Bipolar Transistor(IGBT)특성 연구

문진우, 정상구
아주대학교 전자공학과

Study of Characteristics of Dual Channel Trench IGBT

Jin Woo Moon, Sang-Koo Chung
School of Electronics Engineering, Ajou University

Abstract - A Dual Channel Trench IGBT (Insulated Gate Bipolar Transistor) is proposed to improve the latch-up characteristics. Simulation results by MEDICI have shown that the latching current density of proposed device was found to be $2850 A/cm^2$ while that of conventional device was $1610 A/cm^2$. The latching current density of the proposed structure was 77.02% higher than that of conventional structure.

1. 서 론

전력용 반도체 소자인 IGBT(Insulated Gate Bipolar Transistor)는 MOS의 빠른 스위칭 특성과 bipolar 소자의 높은 전류 구동 능력을 결합시킨 대표적인 전력 소자이다. IGBT는 MOS gate를 사용하여 구동시키므로 bipolar 소자보다 높은 입력 임피던스와 낮은 on 저항을 가진다[1]. 그러나 구조적인 특징 때문에 latch-up 특성이 나타난다.[2]

Trench gate IGBT는 trench 된 gate를 이용하여 channel을 형성하여 electron 구동 전류를 크게 개선시킨 소자이다. 그러나 기존 IGBT에 비해 기생 p-base 영역이 넓어지게 되어 latch-up현상에 더욱 큰 영향을 주게 된다[3].

제안된 Dual Channel을 가진 Trench IGBT는 게이트 밑에 p⁻ collector 영역을 만들어 채널을 하나 더 형성시켜 기존의 Trench IGBT와는 달리 hole 전류를 분산, latch-up 특성을 개선시킨 소자이다. 기존의 구조와 제안한 구조의 on 특성을 MEDICI를 사용하여 비교 검토하고 그 타당성을 검증하였다.

2. 본 론

그림1에 시뮬레이션에 사용한 소자들의 단면도를 나타내었다. 그림 1(a)는 기존의 Trench IGBT의 단면도이고 그림 1(b)는 제안된 Dual Channel을 가진 Trench IGBT의 단면도이다. 제안된 구조의 경우 기존의 trench gate 하단에 추가로 p⁺ collector 영역을 형성시켜 하나의 gate로 2개의 channel을 형성하였으며, latch-up시에 diverter의 역할을 할 수 있도록 하였다. 기존의 구조와 제안된 구조를 비교·연구하기 위해 2차원 소자 시뮬레이터인 MEDICI를 사용하여 on 특성을 조사하였다. 표 1에 시뮬레이션에 사용된 여러 변수들의 값을 나타냈다.

변 수	값
에피 영역의 농도(N_{epi}, cm^{-3})	1×10^{14}
에피 영역의 두께(t_e, um)	120
n ⁻ 영역의 농도(N_n, cm^{-3})	1×10^{20}
n ⁻ 영역의 접합 깊이(t_n, um)	1
p-base 영역의 농도($N_{p,base}, cm^{-3}$)	1×10^{17}
p-base 영역의 접합 깊이($X_{p,base}, um$)	3
p ⁻ anode 영역의 농도($N_{p,col}, cm^{-3}$)	1×10^{18}
p ⁻ anode 영역의 두께($t_{p,col}, cm^{-3}$)	20
Trench-Gate의 깊이(t_{tr}, um)	4

표 1. 시뮬레이션에 사용한 변수들

2.1 순방향 I-V 특성

소자의 순방향 I-V 특성을 조사하기 위해 게이트에 15 V를 인가하고 anode의 전압을 증가시키면서 특성을 살펴보았다. 그림 2는 기존의 Trench IGBT와 제안된 Dual channel을 가진 Trench IGBT의 순방향 I-V 특성곡선이다. 제안된 구조의 I-V 특성은 기존의 구조와 거의 비슷함을 확인할 수 있다. 기존 구조에서는 gate에 전압을 인가시 trench gate 하단에 형성되는 accumulation 영역으로 인해 charge neutrality relationship을 맞추기 위해 더 많은 hole들이 anode로부터 유입되는데 비해서 제안된 구조는 dual channel을 형성시킴으로써 electron이 유입되는 경로를 두 곳으로 만듦으로써 anode로부터 더 많은 hole이 유입되게 만든다. 그림 3에 $V_G = 15V$, $J_A = 100A/cm^2$ 일 때의 hole carrier 농도를 나타내었다. 그림에서 볼 수 있듯이 두 구조 모두 주입된 hole carrier의 농도는 비슷하며 따라서 두 구조의 $V_{ce,sat}$ 는 거의 비슷해짐을 알 수 있다.

2. Latch-up 특성

그림 4에 두 소자의 latch-up 특성곡선을 나타내었다. 그림에서 알 수 있듯이 conventional Trench IGBT의 경우 $1610 A/cm^2$ 에서 latch-up이 일어나는

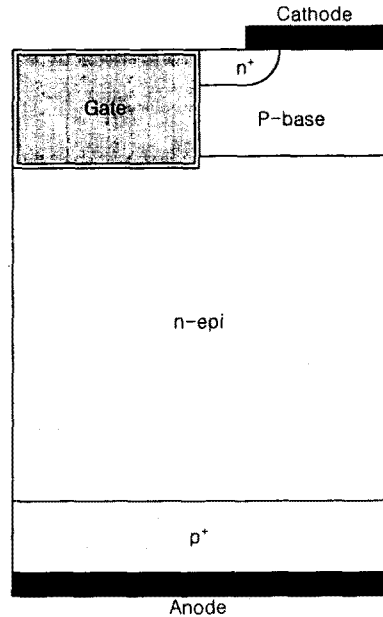
대 비해 제안된 Dual Channel Trench IGBT 의 경우 $2850 A/cm^2$ 에서 latch-up이 일어나 제안된 구조를 갖는 IGBT의 latch-up 특성이 향상되었음을 알 수 있었다. 이는 conventional trench IGBT의 경우 on 상태에서 anode로부터 유입된 모든 hole 전류가 n^+ emitter 하단의 낮은 농도의 p-base 영역을 통과함으로써 생기는 전압 강하에 의해 n^+/p junction이 turn-on 됨으로써 latch-up이 일어나는데 비해 제안된 구조의 경우 trench gate 하단에 형성된 p-base 영역이 일종의 diverter의 역할을 하여 on 상태에서 epi 영역에 주입된 hole 전류가 양쪽으로 분산됨으로써 latch-up 특성이 개선된다. 그림 5에 latch-up이 일어났을 때 기존의 구조와 제안된 구조의 hole carrier의 흐름도를 나타내었다. 그림에서 보는바와 같이 latch-up이 일어난 경우 기존의 구조에서 hole carrier의 path는 상단의 n^+ emitter 하단의 낮은 농도의 p-base 영역뿐인데 비해 제안된 구조에서는 hole carrier path가 두 곳으로 분산되어 흐름을 알 수 있다. 따라서 제안된 구조에서의 latch-up 특성이 향상됨을 알 수 있다.

3. 결 론

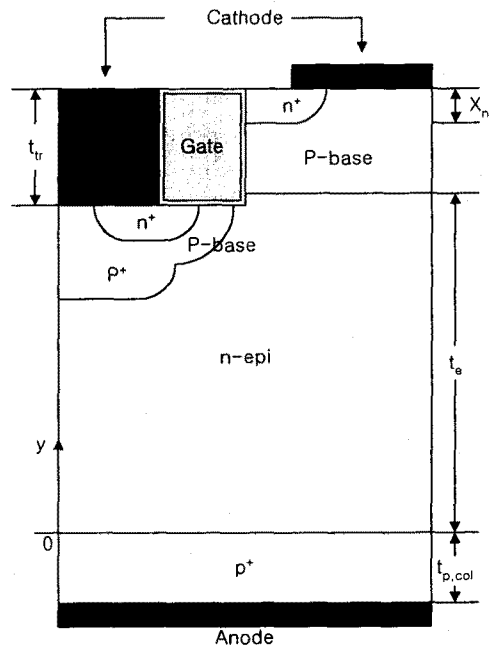
기존의 Trench IGBT의 latch-up 특성을 개선시키기 위해 Dual Channel을 가진 Trench IGBT를 제안하였다. 제안된 구조는 Dual Channel을 형성하여 electron 구동전류를 증가시키고 anode단으로부터 유입된 hole 전류를 분산시켜 latch-up 특성을 향상시켰다. 시뮬레이션 결과 제안된 구조는 $2850 A/cm^2$ 에서 latch-up이 일어나는데 비해 기존의 구조는 $1610 A/cm^2$ 에서 latch-up이 일어나므로 기존구조에 비해 latching current density가 77.02 % 향상 되었다.

(참 고 문 헌)

- [1] B. J. Baliga, *Power Semiconductor Devices*, PWS, 1996.
- [2] B. J. Baliga et al., "Supressing latchup in insulated gate transistors", *IEEE Trans. Device Letters*, Vol. EDL-5, NO.8, pp. 323-325, Aug. 1984
- [3] H. R. Chang and B. J. Baliga, "500-V n-channel insulated-gate bipolar transistor with a trench gate structure", *IEEE Trans. Elec. Devices*, Vol. 36, No. 9, pp. 1824-1829, Sep. 1989
- [4] V. Benda et al., *Power Semiconductor Devices*, John Wiley & Sons, 1999



(a) Conventional IGBT



(b) Proposed IGBT

그림 1 Trench IGBT의 단면도

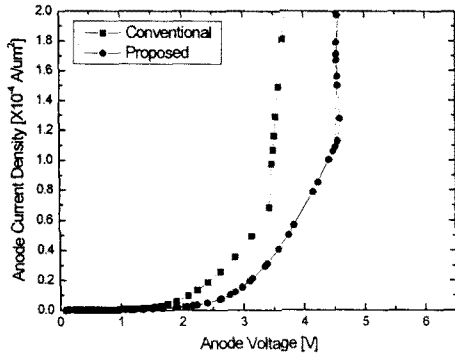


그림 2 기존 구조와 제안된 구조의 순방향 I-V 특성

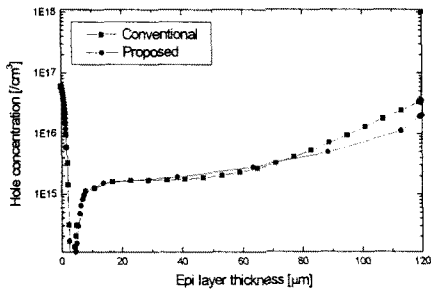


그림 3 $V_G = 15V$, $J_A = 100A/cm^2$ 일때의 기존 구조와 제안된 구조의 hole carrier 분포

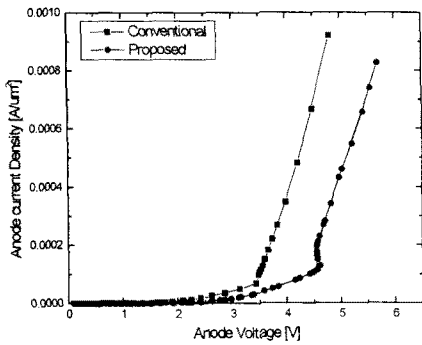
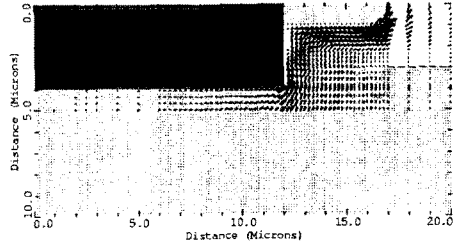
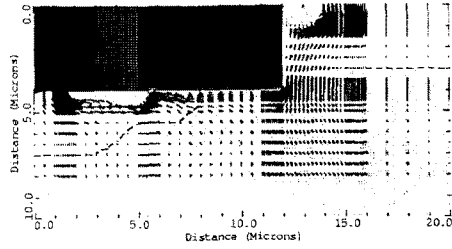


그림 4 기존구조와 제안된 구조의 latch-up 특성곡선



(a) Conventional IGBT



(b) Proposed IGBT

그림 5 hole carrier의 흐름도