

삼상형 dc reactor형태 한류기의 단락회로실험을 위한 시뮬레이션

이응로, 이승제, 이찬주, 고태국, 현옥배*
 연세대학교 전기·전자공학과, 전력연구팀*

Simulation of the Three-phase DC Reactor Type Fault Current Limiter
 for the Short-circuit Test

Eung Ro Lee · Seung-je Lee · Chanjoo Lee · Tae Kuk Ko · Ok Bae Hyun*
 Dept. of Electrical & Electronic Eng. Yonsei University, Kepri*

Abstract - This paper deals with simulation of the three-phase dc reactor type fault current limiter(FCL). This is a preliminary step to develop the FCL's faculties for an application to high voltage transmission line. A three-phase dc reactor type FCL consists of transformers, diodes, and a superconducting coil. By this simulation for the short-circuit test we can investigate the safety of FCL's elements. And, result of simulation will contribute parameter toward optimal design.

1. 서 론

고온초전도한류기는 전력계통의 송전단이나 배전단에 설치되어 사고로 인한 과전류를 감소시키는 설비로서 세계 여러 나라에서 연구 개발 중에 있다. 한류기의 장점은 전력계통의 용량증가로 인한 기존의 차단기의 성능을 향상시킬 때 발생하는 추가 비용을 줄일 수 있고 한류기 이하에 설치되어 있는 고가의 전력 기기를 효과적으로 보호할 수 있다는 점이다. [1],[2].

대부분의 한류기는 정상상태에서는 임피던스를 발생시키지 않다가, 사고상태가 되면 초전도체의 상전이를 통해 발생하는 임피던스를 이용하여 사고전류를 제한하는 형태이다. 그러나, DC 리액터형태 한류기는 상전이를 발생하지 않고 초전도 코일의 인덕턴스를 이용하여 사고전류를 제한하는 구조로 되어 있기 때문에 초전도체의 성능저하를 줄일 수 있는 장점이 있다. [3].

본 연구실에서는 현재 국내 최초로 단상형 DC 리액터형태 한류기를 제작하여 실험을 수행하였다. 이번 논문에서는 삼상형 DC 리액터형태 한류기의 실험을 위한 시뮬레이션을 통해 실제 계통으로의 적용을 위한 동작특성을 해석과 설계 파라미터들의 최적화에 대해 연구하였다.

2. 삼상형 DC 리액터 형태 한류기

2.1 구조

DC 리액터형태 한류기의 구조를 대략적으로 살펴보면 계통과 한류기를 연결해 주는 변압기, 초전도 코일로 보낼 직류를 정류하는 다이오드, 사고 전류가 발생했을 때 그 전류를 제한하여 주는 리액터인 초전도 코일과 초전도상태 유지를 위한 cryostat으로 이루어져 있다. DC 리액터형태를 삼상의 계통에 설치하기 위해서는 단상형을 각각의 선로에 설치하는 방법과 하나의 삼상형을 각각의 선로에 연결하는 방법이 있다. 이번 시뮬레이션에서는 삼상형을 계통에 설치했을 때 단락회로의 동작특성을 보았다. 그림 1은 삼상형 DC 리액터형태 한류기의 개략도이다. [4]-[6].

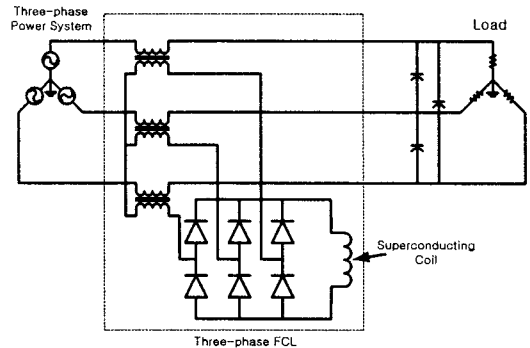


그림 1 삼상 변형브리지형태 한류기의 개략도
 Fig. 1 Schematic drawing of three-phase DC reactor type FCL

2.2 동작특성

삼상 DC 리액터형태 한류기의 기본적인 동작원리는 일반적인 브리지회로와 동일하다. 교류 전류를 정류하여 초전도 코일로 직류 전류를 흐르게 하는 것이다.

전력계통에 정상적 전원이 인가될 경우 초전도 코일에는 일정한 직류가 흐르게 된다. 이는 브리지회로로 들어오는 삼상 교류 전류들은 브리지회로에서 전과 정류되어 초전도 코일로 보내지게 되고 초전도 코일의 인덕턴스로 인해 전과 정류된 전류는 작은 리플을 가지게 된다. 인덕턴스가 커질수록 리플은 작아지게 되고 거의 일정한 DC가 리액터에 흐르게 되는 것이다. 즉, di/dt 가 0 이므로 리액터에 의한 전압강하는 거의 없는 것이다. 따라서, 회로 내에서의 전력 손실은 선재에 의한 손실과 다이오드에 의한 손실이다. 그러나, 초전도 선재를 사용하므로 손실을 최소화 할 수 있다. 또한 다이오드를 통해서 걸리는 전압에 의한 손실의 값은 매우 적다고 할 수 있다. 즉, 정상상태에서 한류기에 의한 손실은 거의 없다고 할 수 있다. 전력계통에 단락사고가 발생했을 경우 각각의 다이오드에 걸리던 전압은 정상 상태에 비해서 수십 배 증가하게 되고, 브리지회로를 통과하던 전류의 양은 증가하게 된다. 그러나, 리액터의 인덕턴스로 인해 사고전류는 급격히 증가하지 못한다. 결과적으로 사고 전류가 완전히 증가하지 않은 상태에서 차단기가 동작하여 전원으로부터 회로를 차단할 경우 계통은 사고 전류로부터 안전하게 보호되는 것이다.

2.3 설계요소

계통에서 사고가 발생하면 차단기는 현재의 기술적 여건 상 사고 후 4~5cycle 후에 동작하게 된다. 결국,

표 1 한류기의 설계요소들의 사양

Table 1 Specifications of elements for FCL

Element	Value
Diode in bridge circuit	800V/200A
Transformer	7.5KVA
Fault switch	440V/65A

설계 시 주목해야 할 점은 한류기의 사고 후 차단기가 작동하기까지의 시간인 5cycle동안 작동한다는 것이다. 이와 같은 이유로 한류기를 어떤 계통에 설치할 목적으로 제작을 하기 위해서는 사전에 그 계통에서 요구하는 한류기의 용량에 따라서 각 요소들의 용량, 절연내력 등의 신뢰도에 대한 평가가 필요하다.

단락 실험을 하게되면 계통의 90%이상의 전압이 한류기에 걸리게 된다. 이런 이유로 한류기의 설계시에는 시뮬레이션에 의해 요소들의 사양이 결정되어야 한다. 또한, 초전도 코일의 인덕턴스와 임계전류값은 한류기 설계에 중요한 파라미터이며, 한류기의 용량도 이에 따라 결정되게 된다. 이번 시뮬레이션에서는 초전도 코일의 사양을 임의로 예상하고 그에 따른 최적설계요소를 산출하고 시뮬레이션 하였다. 표 2는 400V/7A의 전압과 임계전류 40A, 인덕턴스 1.25H를 가지는 초전도 코일을 사용한 한류기의 단락회로실험을 위한 설계요소값을 시뮬레이션을 통해 얻은 것이다.

3. 시뮬레이션 및 결과

단락회로실험은 한류기가 전력계통의 안정도 향상에 기여하는 정도를 알아보기 위해 수행되는 것이다. 전력계통의 안정도 해석은 정상상태 해석과 과도상태 해석 두 가지로 나뉜다. 특히, 우리가 알고자 하는 것은 사고 발생에서 차단기가 작동할 때까지의 시간인 사고 후 5cycle의 부분이다. 따라서, 시뮬레이션은 표 2의 파라미터를 이용하여 회로에 사고를 발생시켜 5cycle이 지난 후 다시 사고를 회복시키는 시퀀스로 수행되었다. 그림 2는 시뮬레이션 회로도이다.

그림 3은 단락사고가 난 후의 선간 전류의 파형을 보여주고 있다. 정상상태에서는 10Apeak의 전류가 각 선에 흐르고 있다가 사고가 나면 전류의 피크치는 점점 증가하여 5cycle후에는 39Apeak까지 증가하게 된다. 5cycle 후에는 차단기가 작동할 것이므로 한류기는 사고 전류의 약 76%를 제한한 것이다. 또한, 초전도 코일의 임계전류값인 40A를 넘지 않았으므로 초전도 코일의 안정성도 보장할 수 있게 된다.

표 2 한류기의 시뮬레이션 파라미터

Table 2 Simulation parameter of FCL

Parameter	Value
Source	400V/7A
Internal resistance	2Ω
Load resistance	30Ω
Bridge resistance	2Ω
coil inductance	1.25H

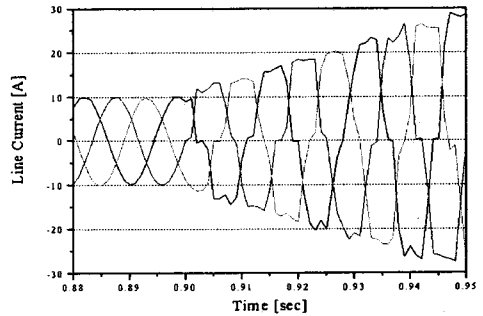


그림 3 사고 시의 선간전류

Fig. 3 Line current in fault

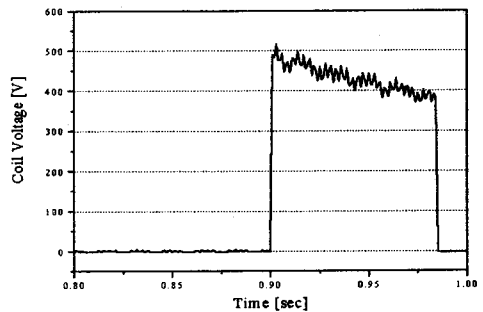


그림 4 사고 시의 코일전압

Fig. 4 Coil voltage in fault

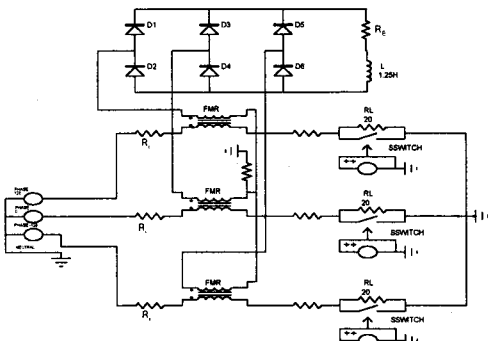


그림 2 시뮬레이션 회로도

Fig. 2 Simulation circuit

그림 4는 사고가 난 후의 초전도 코일에 유도되는 전압이다. 초전도 코일은 $R=0$ 이므로 정상상태에서는 전압강하가 없다. 사고가 난 후 초전도 코일에 흐르던 전류의 값이 증가함에 따라 $L \cdot di/dt$ 에 의한 전압강하가 발생하게 되는 것이다. 코일에 유도되는 전압은 약 500V정도가 발생하였는데 이는 절연내력 설계 등의 초전도 코일 설계에 있어서 참고 자료가 될 것이다.

그림 5는 사고 후의 한류기에 의한 임피던스의 변화를 보여준다. 임피던스는 du/di 로서 전압과 전류곡선의 기울기이다. 그림을 보면 정상상태에서는 기울기가 거의 0이다. 사고가 나면 기울기가 급격히 증가하는 것을 볼 수 있다. 또, DC 리액터 형태 한류기의 특성상 임피던스는 사고가 난 후가 가장 크고 점차 작아진다. 이는 다른 한류기와는 달리 DC 리액터 형태 한류기는 초전도체의 상전이를 이용하지 않고 코일의 인덕턴스를 이용하기 때문이다.

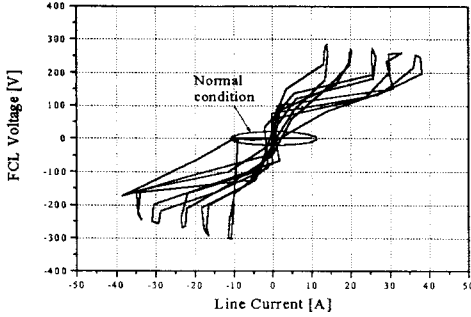


그림 5 사고 시의 FCL 임피던스
Fig. 5 FCL impedance in fault

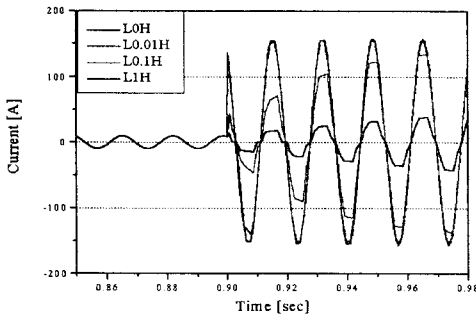


그림 6 인덕턴스 변화에 따른 선간전류
Fig. 6 Line current with respect to coil inductance

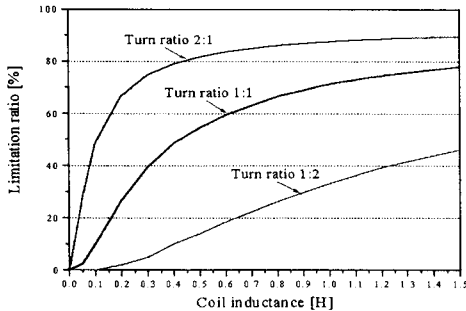


그림 7 인덕턴스 변화에 따른 전류제한율
Fig. 7 LR with respect to coil inductance

그림 6은 초전도 코일의 인덕턴스 변화에 따른 선간전류를 보여준다. 코일의 인덕턴스가 증가함에 따라 전류제한율이 증가함을 볼 수 있다. 또한 그림 7을 보면 변압기의 권선비를 달리 했을 때 전류제한율을 보여주고 있다. 각각의 권선비에 따른 전류제한율을 비교하기 위해 다음과 같이 전류제한율을 정의하였다.

$$LR = \frac{I_{WOF} - I_{WF}}{I_{WOF}} \times 100(\%) \quad (1)$$

LR : Limitation ratio.

I_{WOF} : Peak of line current without FCL in fault.

I_{WF} : Peak of line current with FCL in fault.

권선비가 2:1인 경우가 1:1인 경우보다 훨씬 큰 전류제한율을 가지고 1:2인 경우가 전류제한율이 가장 작다. 다시 말하면, 같은 전류제한율인 경우 권선비가 2:1인 경우가 1:1, 1:2인 경우보다 요구되는 코일 인덕턴스가 훨씬 작아짐을 말한다. 그러나, 전류제한율과는 반대로 초전도코일에 흐르는 전류는 2:1인 경우가 1:1인 경우의 2배가 되며 1:2인 경우는 1:1인 경우의 1/2배가 된다. 이는 초전도코일의 설계 시 계통의 안전이 보장되는 한계전류, 초전도코일의 임계전류와 더불어 초전도코일의 설계에 유용한 자료로 사용될 수 있다.

3. 결 론

본 연구에서는 삼상형 DC 리액터 형태 한류기의 단락 회로 실험을 위한 시뮬레이션을 수행하였다. 또한, 시뮬레이션을 통해 설계요소들의 평가와 코일의 인덕턴스와 변압기의 권선비에 따른 동작특성도 알아보았다. 삼상형 DC 리액터 형태 한류기는 초전도체의 상전이 필요치 않으므로 한류기의 상용화 측면에서 유리하다. 그러나 현재 고온초전도체의 임계전류에 대한 기술적 어려움이 있으므로 설계시에는 계통이 요구하는 사양에 따라서 초전도 코일의 인덕턴스, 계통의 안전이 보장되는 한계전류, 초전도 코일의 임계전류간에 최적화가 요구된다.

(참 고 문 헌)

- [1] M. Yamaguchi, "Performance of DC Reactor Type Current Limiter Using High Temperature Superconducting Coil", IEEE Transactions on Applied Superconductivity 9, No. 2, June 1999
- [2] Marten Sjoström and Politano, "Technical and Economic Impact on a Power System by Introducing an HTS Conf. ASC2000, Sept. 17-22, 2000
- [3] S.J.Lee, "The Conceptual Design and Engineering Improvement of Power System Stability", 대한전기학회 학술대회 논문집, 7.19-21, 1999
- [4] Takahiro Nomura, "One dc reactor type fault current for 6.6kV power system", Conf. ASC2000, Sept. 2000
- [5] K. Yokoyama, "An Application of One DC Reactor Fault Current Limiter as a Power Source", Conf. AS Sept. 17-22, 2000
- [6] Takashi Yazawa, "Design and Test Results of High-Tc Superconducting Fault Current Limiter", Conf. ASC2000, Sept. 17-22, 2000