

## 상태 궤환 제어기를 이용한 직렬 전압 보상기에서의 LC 필터 전압 제어

이은우, 이상준, 설승기  
서울대학교 전기·컴퓨터 공학부

### State Feedback Output Voltage Control of LC Filter in Series Voltage Compensator

Eun-Woo Lee, Sang-Joon Lee, Seung-Ki Sul  
School of Electrical Engineering and Computer Science, Seoul National University

**Abstract** - 전원 측 전압강하/상승 (Voltage sag/swell)을 보상하기 위한 동적전압보상기(Dynamic Voltage Restorer)등의 직렬 보상기에서 스위칭으로 인한 인버터 출력전압의 맥동(ripple)을 제거하기 위해 LC 필터가 사용된다. 본 논문에서는 LC 필터에서 커패시터의 전압을 상태 궤환을 이용하여 제어하는 알고리즘을 제시한다. LC 필터의 이산시간 상태 방정식을 구한 후, 궤환 이득값을 구하는 과정이 z-평면에서 이루어진다. 그리고, 제어기의 계산지연을 고려하여, 상태 관측기를 설계한다. 제안된 제어기는 기존 직렬보상기와 달리 전류 센서를 필요로 하지 않기 때문에 경제적인 이점을 가지게 된다.

#### 1. 서 론

계통에서 공급되는 전원은 인접한 부하에서 단락사고가 발생하거나 대용량 유도기가 기동하여 큰 전류가 흐를 경우 통상의 전압에서 벗어나게 된다. 이로 인해 전원에 민감한 장치들에 오동작을 일으켜 경제적인 피해를 준다[1,2]. 전력용 반도체 소자의 가격 대비 성능이 급속히 발전함에 따라서, 전력 변환장치와 변압기로 구성된 직렬 보상기에 의해 배전 계통의 전압 이상을 보상하는 것이 현실화되고 있다[3~6].

보상할 전압의 합성을 위해 인버터를 사용할 때, 인버터 출력 전압의 스위칭에 의한 고조파를 제거하기 위해 사용되는 LC 필터는 직렬보상기의 출력전압 제어를 복잡하게 만든다[7]. 기존의 출력전압 제어 방식으로는 PI나 deadbeat 제어기가 사용되었다[8,9].

본 논문에서는 상태 궤환 제어 알고리즘을 이용하여 전원측 전압의 오차를 보상하기 위해 필요한 커패시터의 전압을 합성할 수 있음을 보여준다. 시뮬레이션과 실험을 통하여 제안된 알고리즘이 동작함을 확인하였다.

#### 2. 본 론

##### 2.1 제어 알고리즘

그림 1은 직렬보상기의 회로도이다. 전압형 인버터를 사용하여 커패시터의 전압을 제어함으로써 임의의 선간 전압 불균형을 보상한다. 상태 궤환 제어기를 구성하기

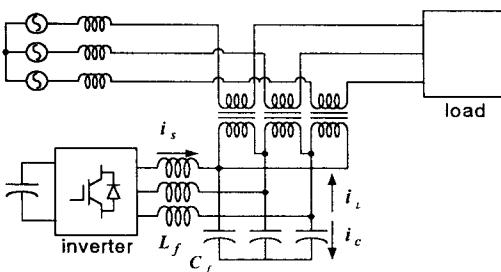


그림 1. 직렬보상기의 회로구성

위하여 상태변수를 출력 커패시터의 전압, 전류로 잡아 인버터 출력전압과 LC 필터, 부하전류는 (1)과 같이 표현될 수 있다.

$$\begin{aligned} \dot{\bar{x}} &= A\bar{x} + Bu + Gw \\ y &= C\bar{x} \\ \bar{x} &= \begin{bmatrix} i_c \\ v_c \end{bmatrix}, u = v_s, w = -L \frac{di_L}{dt} \\ A &= \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & 0 \end{bmatrix}, B = \begin{bmatrix} 1 \\ 0 \end{bmatrix}, G = B, C = [0 \quad 1] \end{aligned} \quad (1)$$

부하전류로 인해서 인덕터에 발생하는 전압을 외란( $w$ )으로 본다. 지령치가 있는 시스템의 경우, 지령치에 대한 실제값의 오차를 (2)와 같이 상태변수로 잡아주면, 전류와 전압 및 오차를 포함한 전체 상태방정식이 (3)과 같이 되고, 지령치와 실제치의 전달함수의 극점의 실수부가 음수가 되게 하여 안정한 제어기를 설계할 수 있다.

$$\dot{x} = r - y \quad (2)$$

$$\begin{bmatrix} \dot{x} \\ \dot{r} \end{bmatrix} = \begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix} \begin{bmatrix} \bar{x} \\ e \end{bmatrix} + \begin{bmatrix} B \\ 0 \end{bmatrix} u + \begin{bmatrix} G \\ 0 \end{bmatrix} w + \begin{bmatrix} 0 \\ 1 \end{bmatrix} r \quad (3)$$

디지털 방식의 제어기를 구성하기 위해 (3)을 이산시간 상태방정식으로 바꾼 후, 극점을 잡아 궤환이득을 구하였다. (3)에서 입력  $u$ 는 인버터의 출력전압으로 한 제어주기 동안의 평균전압이다. 평균전압을 뺀 고주파 교류 성분에 의한 영향을 무시하면, 입력이 한 제어주기 동안 일정하다고 생각하여 (4)와 같이 연속시간 상태방정식이 이산시간 상태방정식으로 변환된다.

$$\begin{aligned} \bar{x}(k+1) &= A_d \bar{x}(k) + B_d u(k) \\ y(k) &= C_d \bar{x}(k) + D_d u(k) \\ (A_d) &= e^{AT}, B_d = A^{-1}(A_d - I)B, C_d = C, D_d = D \end{aligned} \quad (4)$$

극점은 음의 실수 축에 배치한 후, (5)로 이산시간 극점을 구하였다.

$$p_d = e^{pT}, (p = poles) \quad (5)$$

(3)의 이산시간 상태방정식이 (5)의 극점을 갖도록 이산시간 궤환이득을 구하면, (6)과 같이 인버터의 출력

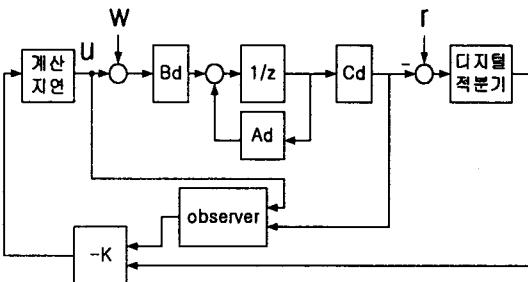


그림 2. 제어기의 개념도

지령값을 구할 수 있다.  $\hat{x}(k+1)$ 는 상태 관측기를 이용한 추정값이고, 2.2절에서 설명하기로 한다.

$$u(k+1) = -K_x \hat{x}(k+1) - K_e e(k+1) \quad (6)$$

$e(k+1)$ 은 (2)를 이산시간 적분기로 구현하여 (7)와 같이 표현될 수 있다.

$$e(k+1) = e(k) + T_s(r(k+1) - y(k)) \quad (7)$$

## 2.2 계산시간 지연 보상을 위한 상태 관측기

상태 케환은 현재의 상태변수에 케환이득을 곱하여 plant 입력을 계산하는 방식의 제어기이다. 샘플링 값을 사용하여  $u$ 를 계산할 경우 한 샘플링 시간 전의 상태변수를 이용하므로 제대로 제어가 되지 않는다. 상태 관측기를 쓰면, 샘플링 값을 바탕으로 다음 샘플링 시점의 상태변수를 예측할 수 있으므로 제어가 가능해진다. (8)과 같은 상태 관측기를 구성하였고, 관측기의 극점은 관측기의 응답이 제어기의 응답에 비해 충분히 빠르도록

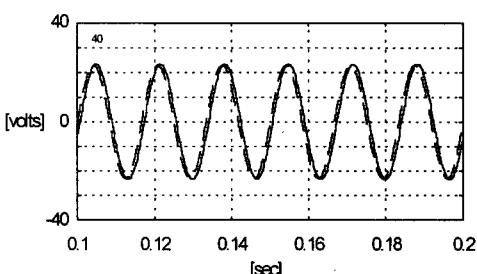


그림 3. D축 커패시터 전압 지령값(점선)과 실제값(실선)(시뮬레이션)

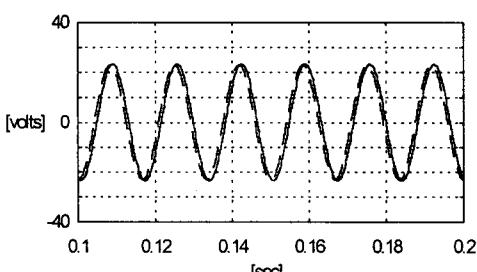


그림 4. Q축 커패시터 전압 지령값(점선)과 실제값(실선)(시뮬레이션)

설정하였다. 그림 2는 제어기의 개념도이다.

$$\hat{x}(k+1) = A_d \hat{x}(k) + B_d u(k) + L(y(k)) - C_d \hat{x}(k) \quad (8)$$

## 2.3 시뮬레이션 결과

시뮬레이션은 Matlab Simulink를 사용하였다. 시뮬레이션 조건으로 LC 필터의 커패시터 전압 지령값을  $40/\sqrt{3} V_{peak}$  일때의 정상상태 특성을 살펴보았다. 시뮬레이션에서 LC필터의  $L_f$ 와  $C_f$ 값은 각각  $200\mu H$ ,  $40\mu F$ 을 사용하였다. 부하로는 저항부하를 사용하였다. 그림 3과 4는 d,q축 정지좌표계에서 바라본 LC필터의 커패시터 전압 지령값과 실제값이다. 실제값의 크기는 지령값의 크기를 잘 추종하지만 약간의 위상지연이 존재한다. 본 논문에서는 정지좌표계상에서의 제어기를 구성하였기 때문에 그림 3,4에서 보여지는 위상지연이 존재한다. 정지좌표계로 제어기를 구성한 이유는 전원측의 전압 불균형이 동기좌표계상에서도 기본 주파수의 2배에 해당하는 전압 맥동을 갖기 때문에, 동기좌표상에서 제어기를 꾸미는 것이 큰 의의가 없다.

## 2.4 실험 결과

TI사의 DSP TMS320C33을 이용한 제어보드를 사용한 직렬보상기 회로를 이용하여 실험을 실시하였다. 실험에서 사용한 제어주기는  $100\mu s$ 이고, 스위칭 주파수는  $10kHz$ 이다. 실험에서 사용한 제정수는 시뮬레이션 조건과 같다. 실험은 그림 8에서 보여지는 구성으로 수행하였다. 인버터의 직류단은 직류 전압원을 사용하였다. 그림 5와 6은 LC 필터의 커패시터 전압을 d,q축 정지 좌표계상에서 바라본 것이고 그림 7은 부하단에

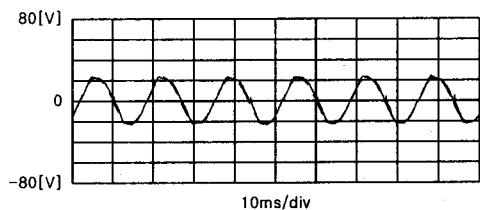


그림 5. D축 커패시터 전압 지령값(점선)과 실제값(실선)(실험)

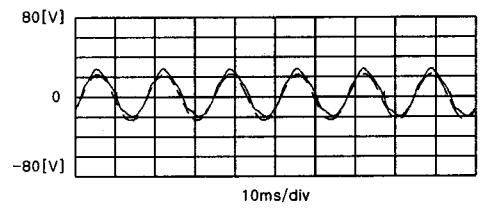


그림 6. Q축 커패시터 전압 지령값(점선)과 실제값(실선)(실험)

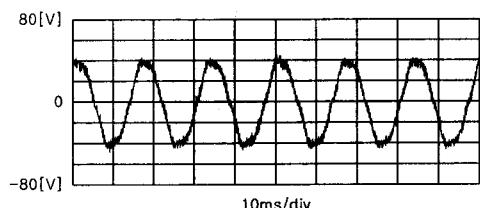


그림 7. 상 전압의 측정값(실험)

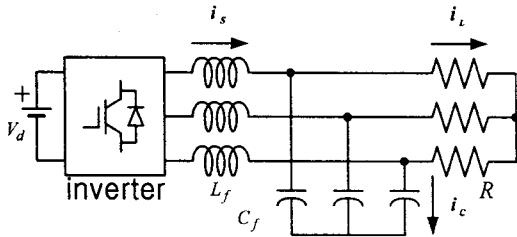


그림 8. 실험 구성도

결리는 선간전압을 측정한 것이다 그림 5와 6에서 deadtime 효과에 의한 전압왜곡을 제외하면 실제전압이 지령치를 잘 추종하고 있음을 볼 수 있다.

### 3. 결 론

본 논문에서는 상태궤환에 의한 LC 필터의 커패시터 전압제어 알고리즘을 제안하였다. 지령값과 실제값의 차를 (2)와 같이 새로운 상태변수로 잡아 3개의 극점을 잡고, 상태 관측기에서는 2개의 극점을 잡아줌으로써, 전체 제어기의 구성이 가능해진다. 전류센서가 필요하지 않아 경제적인 제어기를 구성할 수 있다. 시뮬레이션과 실험을 통해서 제안된 제어기가 정상적으로 동작함을 확인하였다.

#### (참 고 문 현)

- [1] Bollen, Understanding Power Quality Problems: Voltage Sags and Interruptions. IEEE press, New York, 1999

- [2] J. Douglas, Custom Power: Optimizing Distribution Services, EPRI Journal, May/June, pp.7-15, 1996
- [3] A. Campos, G. Joos, P. Ziogas, J. Lindsay, "Analysis and Design of a Series Voltage Compensator for Three-Phase Unbalanced Sources", IEEE Trans. on Ind. Electron., Vol.39, No.2, pp.159-167, 1992
- [4] L. Moran, P. Werlinger, J. Dixon, R. Wallace, "A Series Active Power Filter which Compensates Current Harmonics and Voltage Unbalance Simultaneously", in Conf. Rec. PESC, pp.222-227, 1995
- [5] A.Kara,P.Daehler,D.Amhof,H.Gruening, "Power Supply Quality Improvement with a Dynamic Voltage Restorer(DVR)", in Conf. Rec. APEC, pp.986-993, 1998
- [6] S.Y.Lee,G.H.Choe,et al, "A New Control Strategy for Instantaneous Voltage Compensator using 3-phsae PWM Inverter", in Conf. Rec. PESC, pp.248-254, 1998
- [7] Y.Sato, T.Kataoka, "A Current-type PWM Rectifier with Active Damping Function", IEEE Trans. on Ind. App., Vol.32, No.3, pp.533-541, 1996
- [8] Md. Abdul Matin, Dariush Divsalar, "Digital State Feedback Control of a Three Phase Sinusoidal PWM Inverter", in Conf. Rec. IEEE Decision and Control, pp.615-616, 1994
- [9] Seung-Yo Lee, Seok-Woo Han, Hyung-Soo Mok, Gyu-Ha Choe, "A Novel Active Series Voltage Compensator with Harmonic Current Compensating Capability", in Conf. Rec. IEEE PEDS, pp.1054-1060, 1999