

단상 UPS 인버터의 출력필터와 제어기 설계

김재식*, 최창호*, 최재호**
 * (주)포스콘 ** 충북대학교

Output Filter and Controller designs for UPS Inverter with Single-Phase

Jaesig Kim*, Changho Choi*, Jaeho Choi**
 * POSCON Co., ** Chungbuk Nat. UNI.

Abstract - In this paper, the harmonic components generated by those two sources are analyzed separately based on the transfer function and shown as the closed form considering the switching frequency, speed of the control processor, gain of the controller, and the inductor and capacitor value of L-C filter. A design procedure is described with one flow chart and explained step by step.

1. 서론

UPS 인버터는 빠른 부하응답과 THD가 5[%]이하인 정전파 출력전압을 요구한다. 또한 인버터는 출력전압에 발생하는 스위칭 고조파를 제거하기 위해 2차 L-C 저역필터의 설치가 필수적이다.

이러한 저역필터는 차단주파수 이상의 주파수에선 출력임피던스를 저감시킬 수 있으나 차단주파수 이하의 주파수에서는 직렬로 연결되는 L로 인해 UPS 출력임피던스의 저감이 어렵게 된다. 따라서 커패시터 입력형 정류기 부하와 같이 차단주파수 이하의 주파수에서 전류가 발생하게 되면 이들의 임피던스에서 전압강하가 발생하게 되어 출력전압의 왜곡을 초래하게 된다[1].

기존의 L-C 저역필터 설계 기법들은 필터 요소들의 무효전력을 계산하여 이를 최소화하는 방식들을 사용하였다[2]. 이러한 방식으로 설계된 L-C 저역필터는 선정된 차단주파수에서 적은 C와 커다란 L을 갖음으로써 차단주파수 이하의 주파수에서 출력임피던스를 저감시키기 어려운 단점이 있었다.

본 논문에서는 UPS 인버터의 출력 L-C 저역필터의 설계에 대한 연구로 L-C 저역필터의 C값과 제어기의 등가시정수와의 관계로 부하전류에 대한 출력전압의 전달함수를 구하였다. 이러한 관계는 전력회로와 제어회로를 설계하는데 실제적인 도움을 줄 수 있을 뿐만 아니라 비선형 부하의 경우에 부하전류에 포함된 고조파가 출력전압에 얼마만한 크기로 영향을 줄 수 있는지 분석할 수 있게 도와줄 수 있다. 이러한 설계 절차를 플로차트를 통하여 보여주고 시뮬레이션과 실험을 통하여 타당성을 입증하였다[6,7].

2. 시스템 구성

그림 1은 L-C 저역필터를 포함한 단상 UPS 인버터 시스템의 블록도를 보여주고 있다. 식(1)은 필터 인덕터의 내부 등가저항은 무시한 블록도의 전압 방정식을 표현하고 있다.

$$V_c(s) = \frac{1}{L_f C_f s^2 + 1} V_a(s) - \frac{L_f}{L_f C_f s^2 + 1} I_o(s) \quad (1)$$

일반적인 출력필터의 설계 방법은 식(1)의 전류항인 둘째항을 무시하고 PWM 파형에 포함된 스위칭 고조파가 기본파 크기의 1/100인 스위칭 주파수의 약 1/10에 차단주파수를 선정한다. 그리고 최적화를 위하여 L과 C

의 각각에서 계산된 무효전력의 합이 최소가 되도록 설계하였다[4]. 이러한 기존의 설계기법들은 선형부하에서는 규정치를 잘 만족하나 비선형 부하에서는 규정치를 만족시키기 어렵었다.

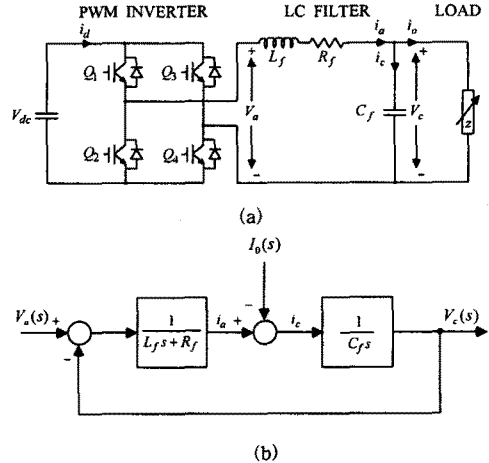


그림 1. 단상 PWM-VSI: (a) 전력회로 (b) 시스템 블록도

만일 식(1)에서 인덕터값이 거의 '0'에 가까우면 UPS 시스템은 이상적인 전압원으로 동작하게되어 부하전류에 의한 영향은 없게된다. 그러나 인덕터값을 최소화하기 위해선 커패시터값이 매우 커야 하므로 무효전력이 증가하게 되어 인버터 용량의 증대를 초래하게 된다. 그러나 빠른 전압제어기의 도움을 받는다면 인덕터값을 증가시켜 커패시터 값의 감소를 가져올 수 있다. 이러한 사실은 필터 설계값이 시스템 응답과 밀접한 관계를 갖고 있음을 명시한다. 그러나 출력전압은 식(1)의 두항에 종속 관계를 갖고 있기 때문에 일반적인 필터설계방법에서는 'try & error'에 의하여 제어기의 응답을 조절하게 된다.

3. 필터와 제어기설계의 제안한 방법

3.1 제어기 시스템의 전달함수

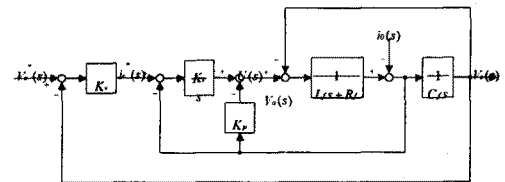


그림 2. 제어기를 포함한 시스템 블록도

그림 2는 제어기를 포함한 시스템 블록도를 보여주고 있다. 제어기는 2중 제어루프 구조로써 내부 전류제어기는 원하는 범위내에 커패시터 값이 존재할 수 있도록 하고 외부 전압제어기는 출력전압 제어의 동특성을 개선시키기 위하여 존재하고 있다. 이러한 시스템 전달함수를

식(2)에 표현 하였다.

$$V_c(s) = \frac{K_i K_V}{\left(L_f C_f s^3 + (R_f + K_p) C_f s^2 + (1 + K_i C_f) s + K_i K_V \right)} V_c^*(s) - \frac{L_f s^2 + R_f s}{\left(L_f C_f s^3 + (R_f + K_p) C_f s^2 + (1 + K_i C_f) s + K_i K_V \right)} I_0(s) \quad (2)$$

식(2)의 입출력 전달함수는 전압 기준치와 부하전류로 분리되어 있다. 기준전압에 대한 출력전압의 특성을 분석하기 위하여 부하전류의 항을 무시하고 원하는 출력특성이 되도록 제어기 계인을 설계할 수 있다. 이렇게 구해진 계인을 포함한 전달함수는 통과대역 범위에서 분모와 분자가 같게된다. 따라서 이 범위에서의 식(2)는 식(3)과 같이 간략화 될 수 있다.

$$V_c(s) = V_c^*(s) - \frac{L_f s^2 + R_f s}{K_i K_V} I_0(s) \quad (3)$$

만일 L-C 필터가 인버터 출력전압에 포함된 고조파가 잘 제거되도록 설계되어져 있다면 식(3)에서의 기준전압은 식(4)와 같이 인버터 출력전압의 기본과 성분으로 대치될 수 있다.

$$V_c(s) = V_{o1}(s) - \frac{L_f s^2 + R_f s}{K_i K_V} I_0(s) \quad (4)$$

부하전류의 변동에 의한 영향을 분석하기 위하여 식(4)의 첫째항을 무시하고 부하전류에 대한 커패시터 전압의 전달함수를 구하면 식(5)와 같다.

$$\frac{V_c(j\omega_0)}{I_0(j\omega_0)} = \frac{L_f n^2 \omega_0^2}{K_i K_V} \quad (5)$$

3.2 제어기 계인 선정

제어기 계인을 선정하기 위해 observer canonical 형태를 갖는 CDM(Coefficient Diagram Method) 제어기를 사용하였다[5]. 식(2)의 특성방정식을 강인성을 만족하는 식(6)의 CDM 제어기에 의하여 선정된다.

$$P(s) = L_f C_f s^3 + (R_f + K_p) C_f s^2 + (1 + K_i C_f) s + K_i K_V \quad (6)$$

$$= \frac{a_0 \tau^3}{\gamma_2 \gamma_1^2} s^3 + \frac{a_0 \tau^2}{\gamma_1} s^2 + a_0 \tau s + a_0$$

식(6)의 두 특성방정식의 계수비교를 통하여 식(5)에 주어진 부하전류에 대한 커패시터 전압의 전달함수는 식(7)과 같이 표현될 수 있다.

$$\frac{V_c(j\omega_0)}{I_0(j\omega_0)} = \frac{n^2 \omega_0^2 \tau^3}{\gamma_2 \gamma_1^2 C_f} \quad (7)$$

만일 비선형 부하전류에 의한 커패시터 전압에 미치는 고조파의 사양이 주어진다면 식(7)의 필터 커패시터와 시스템 등가시정수의 관계로부터 선정할 수 있다. 이 방정식에서 안정도 지수는 γ_1 과 γ_2 는 Manabe의 표준형인 2.5와 2를 사용하였다[5]. 그리고 계수 비교를 통한 제어기의 계인은 다음 식들과 같이 계산될 수 있다.

$$K_p = \frac{a_0 \tau^2}{C_f \gamma_1} - R_f \quad (8)$$

$$K_i = \frac{a_0 \tau - 1}{C_f} \quad (9)$$

$$K_v = \frac{a_0}{K_i} \quad (10)$$

4. 필터설계 절차

필터 설계의 진행을 위한 UPS 사양과 시스템 파라미터는 다음과 같이 선정하였다. 1) CF=1인 1~0.8 지연의 선형부하 조건에서 THD는 5[%] 이하로 한다. 2) DC

Link 전압변동과 부하를 고려하여 정상상태 변조지수는 0.7로 한다. 그림 3에서 필터 설계에 대한 플로우차트를 보여준다. 만일 출력전압의 THD가 주어진 사양을 만족하지 못하면 가장 우세한 스위칭 고조파와 부하전류 고조파의 저감 계수를 감소시키고 재 진행한다[6].

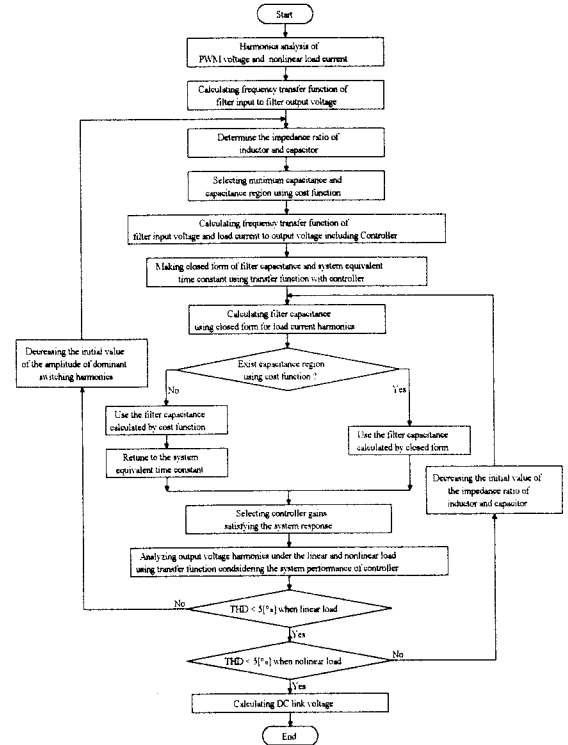


그림 3. 출력필터와 제어기 설계를 위한 절차도

4.1 제어기 시스템의 전달함수

이상적인 SPWM-VSI의 전압고조파는 식(11)과 같이 정의되고 컴퓨터 시뮬레이션을 통한 CF=3인 비선형부하의 전류는 표 1과 같이 계산되었다.

$$V_{inv}(wt) = V_{dc} \cdot S(wt) \quad (11)$$

$$= V_{dc} m_f \sin(\omega_0 t) + V_{dc} \sum_{n=d}^{\infty} A_n \sin(n\omega_0 t)$$

표 1. I_n/I_1 로 정규화된 푸리에 계수들

Order	1	3	5	7	9	11	13	15
Magnitude	1.00	0.73	0.35	0.07	0.04	0.02	0.01	0.01

4.2 인덕터와 커패시터의 임피던스비 선정

인덕터와 커패시터의 임피던스비는 식(12)에서처럼 입력전압 고조파가 정의한 사양만큼 출력전압에 나타나도록 기본과 크기의 3[%] 이하가 되도록 선정한다.

$$\left| \frac{V_c(j\omega)}{V_a(j\omega)} \right| = \frac{1}{n^2 \frac{X_L}{X_c} - 1} \leq \frac{0.03}{V_n} \quad (12)$$

$$\Rightarrow \frac{X_L}{X_c} \leq \frac{33V_n + 1}{n^2}$$

4.3 Cost 함수를 이용한 커패시터 범위 선정

커패시터 값의 최저 제한치는 식(13)과 같이 L-C 필터 각각요소의 무효전력 합이 최소가 되는 값으로 선정한다.

$$C_{Cost} = \frac{2KV_{AL} + KV_{AC}}{\sum_{n=1, odd}^n |V_{on}| |I_{on}|} \quad (13)$$

여기서,

$$KVAL = \sum_{n=1, odd}^{\infty} |I_{in}|^2 X_{Ln}$$

$$KVAC = \sum_{n=1, odd}^{\infty} \frac{|V_{om}|^2}{X_{Cn}}$$

4.4 시스템 등가시정수와 커패시터값 선정

시스템의 등가시정수는 시스템 안정도와 동적특성을 고려하여 스위칭 주파수의 약 3배 정도로 선정하고 커패시터 값은 식(6)에 의해 선정된다. 비선형 부하전류의 고조파가 출력전압에 미치는 영향을 식(12)에서 제거된 값을 고려하여 초기값을 1[%]로 선정한다. 만일 THD가 최종 사양을 만족하지 못하면 초기값을 감소시키고 다시 계산한다.

$$X_C \leq \frac{0.01 r_2 \gamma_1^2}{n^2 \omega_0^3 I_{om}} \frac{1}{\tau} \quad (14)$$

4.5 제어기 게인 선정

식 (8)~(10)을 통하여 선정된 시스템 등가시정수와 커패시터 값, 그리고 안정도 지수를 고려하여 게인을 선정한다.

4.6 출력전압 고조파 계산

식(2)에 구해진 L, C, 그리고 제어기 게인을 대입하여 출력전압의 THD를 계산한다. 만일 THD가 주어진 최종 사양을 만족하지 못한다면 지금까지 진행한 절차를 다음과 같이 수정 후 다시 진행한다. 1)선형부하인 경우에는 제한치 3[%]를 저감하고 2)비선형 부하인 경우에는 초기치 1[%]를 저감한다.

5. 시뮬레이션 및 실험결과

시뮬레이션 및 실험에 적용한 파라미터는 표 2와 같다.

표 2. 시뮬레이션 및 실험을 위한 필터 및 제어기 정수

Parameter	Value
Filter inductance(L)	250[uH]
Filter inductor ESR(R)	0.08[Ω]
Filter capacitance(C_f)	60[uF]
System equivalent time constant(τ)	390[us]
K_p	0.142
K_i	1218.000
K_c	3.411

그림 5는 비선형 부하조건에서의 시뮬레이션과 실험파형을 보여준다. 파형으로부터 알 수 있듯이 비선형 부하조건에서 출력전압이 정현파로 잘 제어되고 있고 시뮬레이션과 실험에서 THD값이 3.3[%], 3.6[%]로 UPS 사양인 5[%] 이하로 만족함을 알 수 있다.

6. 결론

본 논문에서는 UPS 인버터의 출력필터 설계에 대한 방법을 제안하였다. 제안된 방법은 일반적인 필터설계 방법과 달리 필터설계 과정에서 스위칭 주파수와 제어기 게인을 고려하였고 커패시터값과 시스템 등가시정수와 관계의 규명하였다. 이를 통하여 시스템 등가시정수가 주어지면 관계식으로부터 최적의 커패시터값을 계산할 수 있다. 이러한 제안된 방법은 일반적인 방법에서 사용되는 'try & error' 없이 제안된 진행절차에 의하여 빠른 시간에 L-C필터를 설계할 수 있는 장점을 갖는다.

(참고 문헌)

[1] A. Kusko, D. Galler, and N. Medora, Output impedance

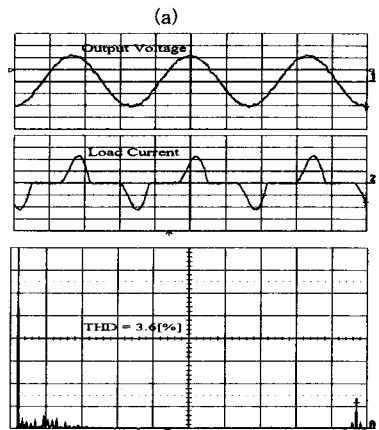
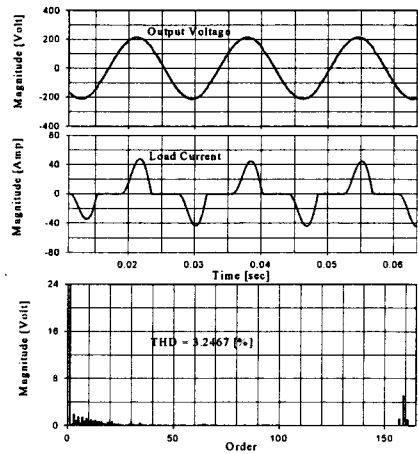


그림 5. 비선형 부하시 전압, 전류, 고조파 스펙트럼 (전압 : 100[V]/div, 전류:20[A]/div, 고조파 : 4[V]/div) (a) 시뮬레이션 결과 (b) 실험결과

of PWM UPS inverter-feedback vs. filters, in *Conf. Rec. of IEEE IAS90*, pp. 1044-1048, 1990.

[2] D. Stanojevic, M. Stefanovic, A UPS inverter with zero output impedance, in *Conf. Rec. of IEEE IECON94*, pp. 469-472, 1994.

[3] S. Vukosavic, L. Peric, E. Levi, and V. Vuckovic, Reduction of the output impedance of PWM inverters for uninterruptible power supplies, in *Conf. Rec. of IEEE PESC90*, pp. 757-762, 1990.

[4] S. Dewan and P. Ziogas, Optimum filter design for a single phase solid-state UPS system, *IEEE Trans. Ind. Appl.*, vol. IA-15, no. 6, pp. 664-669, 1979.

[5] S. Manabe, Coefficient diagram method, in *Conf. Rec. of IFAC symposium on Automatic Control in Aerospace*, pp. 199-210, 1998.

[6] J. Kim, *Design of output filter and controller for UPS inverter*, Ph. D thesis in Chungbuk National University, 2001.

[7] J. Kim, J. Choi, and H. Hong, Output LC filter design of voltage source inverter considering the performance of controller, in *Conf. Rec. of POWERCON2000*, pp. 1659-1664, 2000.