

유도전동기의 센서리스 속도제어 ASIC 설계

김세진, 이병춘, 신영준, 이인환, 권영안  
부산대학교 전기공학과

ASIC Design for Speed Sensorless Control of Induction Motor

S. J. Kim, B. C. Lee, Y. J. Shin, I. H. Lee, Y. A. Kwon  
Department of Electrical Engineering, Pusan National University

**Abstract** - In this paper ASIC design technique using VHDL is applied to MRAS based speed sensorless control of induction motor. ASIC for MRAS based speed sensorless control is designed through the description of speed estimator using FSM, stator voltage controller, flux angle detector, coordinate transformation, and inverter switching signal output. Finally the above system has been implemented on the FPGA (VERTEX XCV400HQ240). Simulation and experiment have been performed to verify the performance of the designed ASIC.

1. 서 론

유도전동기의 벡터 제어는 자속성분 전류와 토오크성분 전류를 분리하여 독립적으로 제어함으로써, 전동기의 빠른 토크응답과 부하의 외란에 대하여 강인한 속도추종을 가능하게 한다. 그러나, 속도제어를 위하여 사용하는 기계적인 센서는 경제적인 문제점 및 사용환경에서의 신뢰성 문제, 그리고 센서의 수명으로 인한 유지 및 보수 문제를 가져온다. 따라서, 속도센서를 사용하지 않는 센서리스 제어가 활발히 연구되고 있으며, 많은 속도 추정 방식들이 제안되었다[1]. 유도전동기의 센서리스 구현을 위해서는 수식적인 모델을 바탕으로 회전자속도를 추정하기 위한 복잡한 계산이 필요하므로, 고성능의 마이크로프로세서 및 시스템 구성을 위한 메모리 및 주변장치의 결합 기술이 요구된다. 최근에는 전동기 구동에 적합한 마이크로프로세서들이 많이 개발되고 있지만, 여전히 범용의 용도로 개발되어 처리속도 및 복잡한 주변장치들은 해결되어야 할 문제로 남아있다[2].

한편, 반도체 설계 기술의 발달과 FPGA가 출현함에 따라 미리 설계된 칩에 프로그램을 구현함으로써 원하는 기능의 회로설계가 가능하고 신속한 처리속도가 가능하다. 또한, FPGA는 IC 설계 제작에 비하여 소요되는 비용과 시간을 절감할 수 있으며, 신속한 실험 제작이 가능하기 때문에 많은 응용이 이루어지고 있다[3,4].

본 연구는 VHDL을 사용한 ASIC 회로 설계를 유도전동기의 센서리스 속도제어에 응용하는 연구이다. 센서리스 속도추정방식으로서 역기전력을 이용하는 MRAS 방식을 적용하였다. 기준모델로서 고정자회로 방정식에 의한 역기전력을 도입하고, 적응모델로서 회전자 회로 방정식에 의한 회전자 속도가 포함되는 역기전력을 도입하여 두 모델에서 역기전력의 오차를 이용하여 회전자속도를 추정하였다. 그리고, 이 MRAS를 이용한 유도전동기의 센서리스 속도제어 알고리즘의 동작레벨을 VHDL에 의해 효율적으로 기술하고, 특히 속도추정시 여러 개의 곱셈기로 표현하는 것을 FSM을 이용하여 하나의 곱셈기와 여러 개의 레지스터로 구현함으로써 보다 효율적인 설계를 수행하였다.

그리고, VHDL로 기술된 유도전동기 센서리스 속도

제어 알고리즘은 회로합성을 수행한 후, Xilinx사의 VERTEX XCV400-HQ240를 사용하여 ASIC으로 제작하였으며, 설계된 ASIC의 검증을 위한 시뮬레이션과 제작된 ASIC을 포함하는 유도전동기 센서리스 속도제어 시스템의 실험을 통하여 설계의 타당성을 입증하였다.

2. MRAS에 의한 센서리스 알고리즘

여러 가지 센서리스 속도제어 방식 중에 MRAS는 물리적 해석이 간단하고 구조가 간결하며 적용이 쉬운 것에 비해 상대적으로 양호한 성능을 보이므로 비교적 폭넓게 사용되는 제어구조의 하나이다.

MRAS는 두 추정기의 출력을 비교함으로써 회전자속도를 얻는 방식이다. 두 추정기 중에 회전자 속도값이 포함되어 있지 않는 한 추정기는 유도전동기 기준모델, 회전자 속도값을 포함하는 다른 하나의 추정기는 조정모델로 간주된다. 두 모델로부터 구한 추정치의 차이를 적응메커니즘에 적용시킴으로써 조정모델 및 제어를 위한 속도추정값을 구할 수 있다[5].

본 연구에서 사용하는 센서리스 방식은 역기전력을 이용한 MRAS방식으로서 회전자 자속을 이용한 MRAS 방식보다 더 양호한 성능을 나타낸다[6].

그림 1은 역기전력을 이용한 MRAS 방식에서의 속도 추정을 나타낸다. 식(1)과 (2)는 역기전력을 이용한 MRAS 방식에서 사용되는 기준모델을 나타낸다.

$$e_{md} = v_{ds}^s - (R_s + L_s p)i_{ds}^s \tag{1}$$

$$e_{mq} = v_{qs}^s - (R_s + L_s p)i_{qs}^s \tag{2}$$

식(3)과 (4)는 적응모델을 나타낸다.

$$\hat{e}_{md} = \frac{L_r^2}{L_r} (-\hat{\omega}_r i_{mq} - \frac{1}{T_r} i_{md} + \frac{1}{T_r} i_{ds}^s) \tag{3}$$

$$\hat{e}_{mq} = \frac{L_r^2}{L_r} (\hat{\omega}_r i_{md} - \frac{1}{T_r} i_{mq} + \frac{1}{T_r} i_{qs}^s) \tag{4}$$

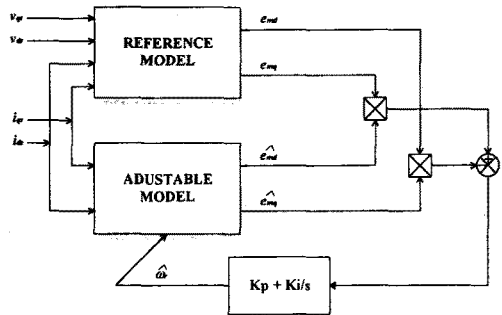


그림 1 역기전력을 이용한 MRAS 속도 추정 블록도

식(5)는 추정 회전자속도를 나타낸다.

$$\hat{\omega}_r = \Phi_1(\varepsilon) + \int \Phi_2(\varepsilon) dt \quad (5)$$

$$\text{단, } \Phi_1 = K_p(e_{mq} \hat{e}_{md} - e_{md} \hat{e}_{mq})$$

$$\Phi_2 = K_i(e_{mq} \hat{e}_{md} - e_{md} \hat{e}_{mq})$$

### 3. MRAS를 이용한 센서리스 속도제어 ASIC 설계

그림 2는 MRAS를 이용한 센서리스 속도제어 ASIC의 전체 블록도를 나타낸다.

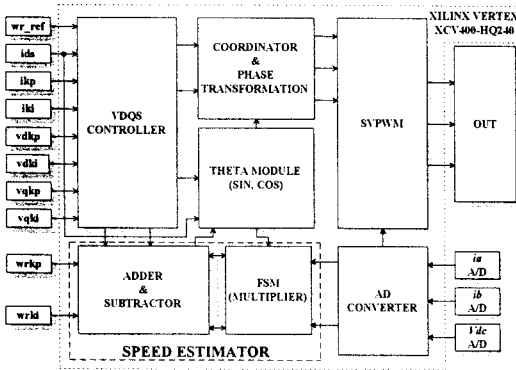


그림 2 센서리스 속도제어 ASIC의 전체 블록도

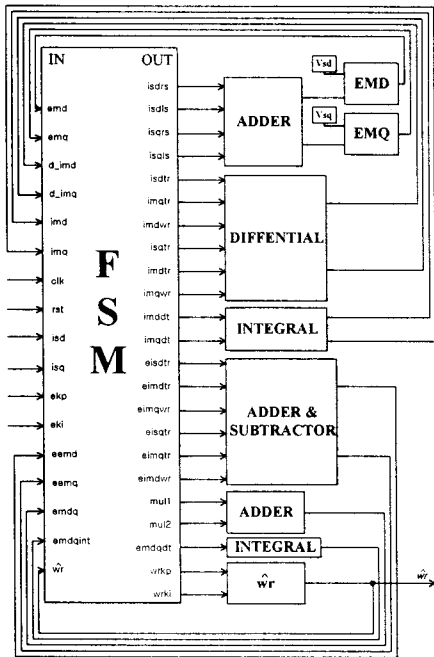


그림 3 센서리스 속도추정부의 블록도

#### 3.1 센서리스 속도 추정부

그림 3은 센서리스 속도 추정부의 블록도를 나타낸다. 속도 추정부는 입력된 전압과 전류로부터 역기전력을 이용한 MRAS 방식에 의하여 회전자 속도를 추정하는 부분이다. 역기전력을 이용한 MRAS 속도추정의 구현을 위해서는 총 26개의 곱셈기가 필요하게 되나, 본 연구에서는 FSM을 이용한 하나의 곱셈기로 구현함으로써 보다 효율적인 설계를 수행하였다.

#### 3.2 연산부

연산부는 지령속도와 추정된 속도의 오차를 구해 최종적으로 3상 지령전압을 출력하는 부분으로서 고정자 전압제어기, 자속각 검출기, 좌표변환기로 구성된다.

##### 3.2.1 고정자 전압제어기

고정자 전압제어기는 그림 4에 나타나며, 지령속도와 추정된 속도의 오차를 구해 q축 전류, 즉 토크성분 전류를 구하고, 외부에서 입력되는 자속성분 전류 그리고, 추정전류로부터 구한 토크성분 전류와 자속성분 전류의 오차를 구하여 PI 제어를 통해 고정자 전압의 d, q 축 성분을 구하는 부분이다.

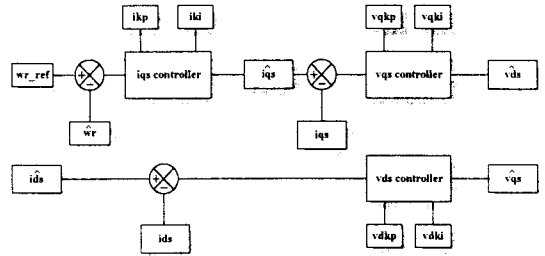


그림 4 고정자 전압제어기의 블록도

##### 3.2.2 자속각 검출기

자속각 검출기는 그림 5에 나타나며, 슬립속도와 회전자속도로부터 자속각을 구하는 부분이다.

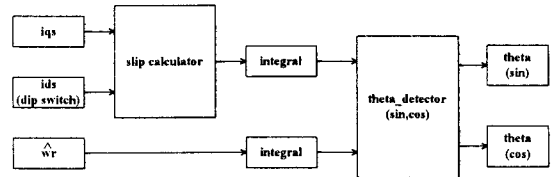
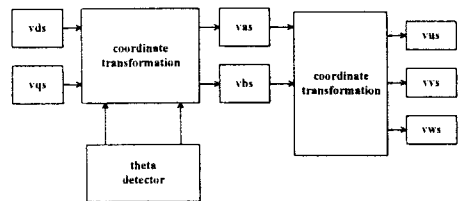


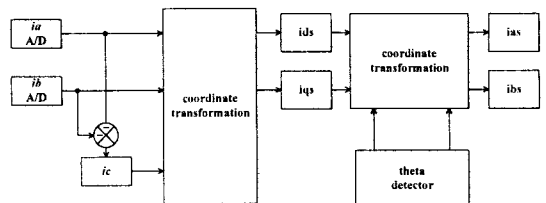
그림 5 자속각 검출기의 블록도

##### 3.2.3 좌표변환기

좌표변환기는 그림 6에 나타나며, 전압 및 전류의 좌표변환을 수행한다.



(a) 전압 변환



(b) 전류 변환

그림 6 좌표변환기의 블록도

### 3.3 출력부

출력부는 그림 7에 나타나며, 공간전압벡터 PWM을 이용하여 인버터 스위칭을 출력하는 부분이다.

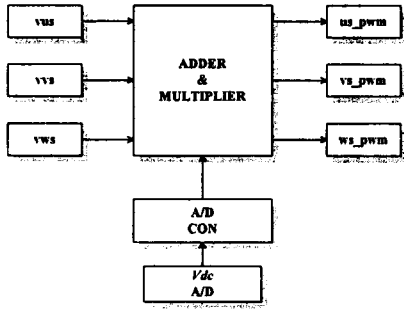


그림 7 출력부의 블록도

### 4. 전체시스템의 구성

본 연구에서 설계된 센서리스 속도제어 ASIC을 포함하는 전체 시스템의 구성은 그림 8과 같다.

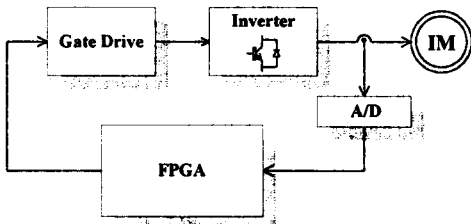


그림 8 전체시스템의 블록도

센서리스 속도제어 ASIC의 구현을 위해 FPGA를 사용하였고, 사용된 FPGA는 자일링스사의 VERTEX XCV400HQ240이다.

### 5. 시뮬레이션

MRAS를 이용한 센서리스 속도제어 ASIC의 데이터 검증용을 위한 시뮬레이션을 수행하였다. 그림 9는 센서리스 속도추정부의 시뮬레이션을 나타낸다.

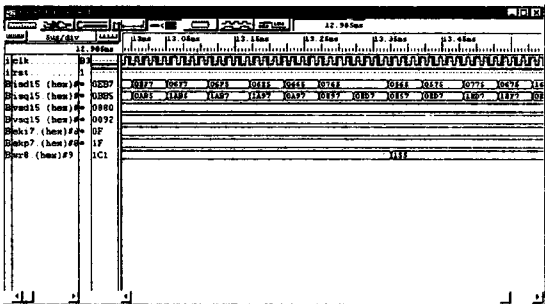


그림 9 센서리스 속도 추정부의 시뮬레이션

### 6. 실험결과 및 검토

본 연구에서 설계된 센서리스제어 ASIC의 성능을 확인하기 위하여 그림 8과 같은 시스템을 제작하고 실험을 수행하였다.

그림 10과 11은 무부하에서 지령속도가 각각 300, 800rpm인 경우의 속도 응답을 나타낸다. 실험결과에서 나타난 바와 같이 속도제어가 비교적 양호하게 이루어지고 있다.

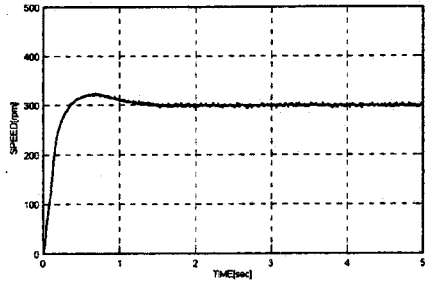


그림 10 지령속도 300rpm인 경우의 속도응답

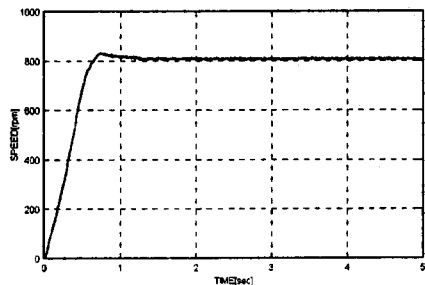


그림 11 지령속도 800rpm인 경우의 속도응답

### 7. 결 론

본 연구는 VHDL을 사용한 ASIC 회로설계를 유도전동기의 센서리스 속도제어에 응용하는 연구로서 MRAS에 의한 센서리스 제어 방식의 동작레벨을 속도추정부, 연산부, 출력부로 기술하고, 시뮬레이션하여 동작을 확인한 후, 회로합성을 거쳐 최종적으로 Xilinx사의 FPGA를 이용하여 센서리스 속도제어 ASIC을 제작하였다. 그리고, 제작된 센서리스 속도제어 ASIC을 포함하는 유도전동기 속도제어 시스템을 구성하여 실험을 수행한 결과 양호한 동작특성을 나타내었다.

#### [참 고 문 헌]

- [1] P Vas, *Sensorless Vector and Direct Torque Control*, Oxford Univ Press, 1998.
- [2] M Cirstea, A Aounis, M McCormick, P Urwin, and L Haydock, "Induction motor drive system modelled in VHDL", VHDL International Users Forum Fall Workshop, pp.113 -117, 2000.
- [3] Z. Hasan, D. Harrison and M Ciesielski, "A Fast Partitioning Method for PLA-Based FPGAs," IEEE Design & Test of Computers, pp.34-39, 1992.
- [4] 박형준, 김창화, 권영안, "VHDL을 이용한 유도전동기의 속도제어 ASIC 설계", 대한전기학회 하계학술대회 논문집, pp.2758-2760, 1999.
- [5] C. Shauder, "Adaptive Speed Identification for Vector Control of Induction Motors without Rotational Transducers", IEEE Trans. Industry Applications, Vol.28, No.5, pp.1054-1061, 1992.
- [6] Marwali, M.N. and Keyhani, A. "A Comparative Study of Rotor Flux based MRAS and Back EMF based MRAS Speed Estimators for Speed Sensorless Vector Control of Induction Machines", IEEE Industry Applications Conference, Vol.1, pp.160-166, 1997.