

## NOVA System을 이용한 CMP Automation에 관한 연구

### The Study for the CMP Automation with Nova Measurement system

김상용\*, 정현상\*\*, 박민우\*\*\*, 김창일\*\*\*\*, 장의구\*\*\*\*

(Sang-Yong Kim\*, Hun-Sang Chung\*\*, Min-Woo Park\*\*\*, Chang-Il Kim\*\*\*\*, Eui-Goo Chang\*\*\*\*)

#### Abstract

There are several factors causing re-work in CMP process such as improper polish time calculation by operator, removal rate decline of the polisher, unstable in-suit pad conditioning, slurry supply module problem and wafer carrier rotation inconsistency. And conclusively those fundamental reason for the re-work rate increasement is mainly from the cycle time delay between wafer polish and post measurement. Therefore, Wafer thickness measurement in wet condition could be able to remove those improper process conditions which may happen during the process in comparison with the conventional dried wafer measurement system and it can be able to reduce the CMP process cycle time. CMP scrap reduction by overpolish, re-work rate reduction, thickness control efficiency also can be easily achieved. CMP Equipment manufacturer also trying to develop integrated system which has multi-head & platen, cleaner, pre & post thickness measure and even control the polish time from the calculated removal rate of each polishing head by software. CMP re-work problem such as over & under polish by target thickness may result in the cycle time delay. By reducing those inefficient factors during the process and establish of the automatic process control, CLC system need to be adopted to maximize the process performance. Wafer to Wafer Polish Time Feed Back Control by measuring the wafer right after the polish shorten the polish time calculation for the next wafer and it lead to the perfect Post CMP target thickness control capability. By Monitoring all of the processed the wafer, CMP process will also be stabilize itself.

**Key Words** : CMP CLC, Thickness Measurement

#### 1. 서 론

Single Wafer Polishing tool에 적합하도록 개발된 Nova system을 이용하여 Polish후 Wet 상태에서 바로 측정, 다음 Polish되고 있는 wafer에 대한 Polish Time을 Feedback하여 Target 두께에 가깝도록 Time control을 자동화 하였다. 그림1.

에서 볼 수 있듯이 24장의 Pattern Wafer Polish 진행중 각각의 Wafer 두께를 측정 Removal Rate의 변화에 따른 Polish Time을 보정하여 Lot 내에 Target Thickness 에 근접하여 가는 것을 볼 수 있으며 CLC를 사용하지 않았을 경우 Thickness Control Limit을 벗어날 가능성이 커지고 있는 것을 볼 수 있다. 이는 Target Thickness, Control Limit, Spec Limit 등의 범위 내에서 각각의 측정 되어진 Wafer의 Thickness Results들로부터 다음과 같은 Alghorithm에 의해 Polish Time의 보정이 이루어 짐으로써 가능하다. 식1과 같이 입력 되어

---

\* : 아남반도체(주) FAB  
\*\* :조선대학교 전기공학과  
\*\*\* : 경성대학교 재료공학과  
\*\*\*\* : 중앙대학교 전기공학과

진 Pattern Wafer의 Pre Thickness로부터 측정되

$$t_1 = \frac{T_1^{\text{incoming}} - T_{\text{target}}}{RR_{\text{newlot}}} \quad \dots\dots(\text{식1})$$

어진 Wafer에 대한 결과를 바로 다음 Wafer에 대한 공정 Time을 자동적으로 결정하여 줌으로써 원하고자 하는 Target 두께에 근접하여 갈수 있도록 각각의 Polish되어진 Wafer들로부터 보정되어 진다. 동일 Device의 진행에서 wafer to wafer Feedback에서는 다소 간단한 논리를 이용하여 진행 할 수 있다. 이를 확대 적용, 서로 다른 Device를 Monitoring되어진 Pattern Wafer Removal Rate로부터 응용 타 Device에 연속적으로 적용되어 질 수 있다. First Wafer Calculation 개념의 도입이 그것인데 식2에서 볼 수 있듯이 새로운 Device에 대한 Pattern Wafer의 Removal

$$(RR_{\text{newlot}})^* = RR_{\text{prevlot}} * \frac{cf_{\text{newlot}}}{cf_{\text{prevlot}}} \quad \dots\dots(\text{식2})$$

Rate를 선 진행된 Device의 Removal Rate 및 선 진행된 Device의 Pilot Wafer와 Pattern Wafer의 상대 제거 속도를 지수화 한 Correlation Factor 등을 이용하여 쉽게 구할 수 있게 된다. 그러나 이 개념을 도입 하기 위해서는 각각의 진행될 Device에 대한 Pilot Wafer 의 Removal Rate, Monitoring Wafer의 Removal Rate에 대한 correlation Factor를 Database화 그 system이 구축되어져 있어야 하는 취약점이 있으며 이를 이용하는 Nova system상에 각각의 Device에 모두 응용 적용 되어 저야 가능하다.

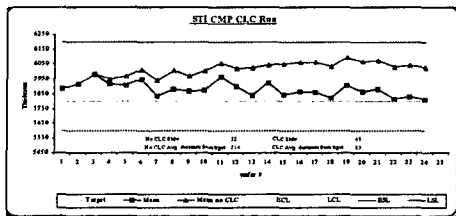


그림1. Wafer 두께를 측정 Removal Rate 의 변화에 따른 Polish Time을 보정

만일 일부 Device에만 적용 할 경우 Polish Time의 계산상에 문제점이 발생될 수 있다. 이를 자동화하기 위한 방법으로는 Nova system에서 동일 Lot 내에 Pattern Wafer와 동시에 Monitoring Wafer가 측정 가능하여야 하며 이에 대한 Database구축이 이루어 저야 가능하다.

## 2. 실험

### 2.1 실험장치

기존의 두께 측정 장비와는 달리 Wet상태에 있는 wafer의 두께를 측정하는 기술이 Nova에 의해 개발되어 졌으며 이 측정 원리는 다른 두께 측정 장비의 X, Y 좌표를 이용하여 측정 point를 찾는 것과는 달리 Pattern을 인식하여 Die Size의 결정 및 측정 Point등을 찾을 수 있도록 고안되어 졌다. 그림2에 보인 것처럼 System의 구조를 보면 크게 CU, MU, FE 등으로 구성되어 있는데 CU(Control Unit)은 MU(Measurement Unit)으로부터 측정되어진 결과에 대한 연산 및 제반 측정 관련 process를 Control하고 또한 MU의 Light Source(할로젠 램프)의 Power 공급을 담당하고 있다. MU는 FE(Front End-computer)에 의해 지시된 명령 사항을 CU를통해 측정을 진행하는 Unit으로 측정 Lense와 X,Y Movement Stage로 구성되어 있고 Nitrogen gas가 항상 공급되어 Wafer가 놓이게 될 유리판 상에 습기가 차지 않도록 하는 기능을 맡고 있다. FE는 측정되어진 결과를 Next wafer에Feedback되어 질 수 있도록 Data base및 CLC의 연산 기능을 담당하고 있다. 본 system의 가장 큰 장점이라고 할 수 있는 것은 기존의 Run 진행시 Lot 단위에서 대표성을 가지고 있는 Wafer를 2장만 측정 하였기 때문에 Polish 진행중 Machine Error에 동반하게 되는 Post Thickness의 불안정성으로 인해 Post CMP Cleaning과 측정등의 Cycle Time을 대폭 줄임과 동시에 각각의 Wafer에 대한 Single-Wafer Measurement로 CLC를 구현하기 때문에 진행된 모든 Wafer들에 대한 Data의 확보 및 안정성에 있다. 한 장비 내에서 이 Device의 진행된 Lot의 Single Wafer에 대한 모든 Data를 추적 조회 할 수 있으며 그 Wafer에 대한 공정Data의 대변 역할로써 충분하다. 또한 기존의 Monitoring Wafer

의 결과에 따라 장비의 PM여부를 결정 하였으나 모든 Wafer에 대한 single point Data를 Engineer가 Review후 결정할 수 있으므로 공정관리 및 장비 Monitoring이 수월하다고 할 수 있다.

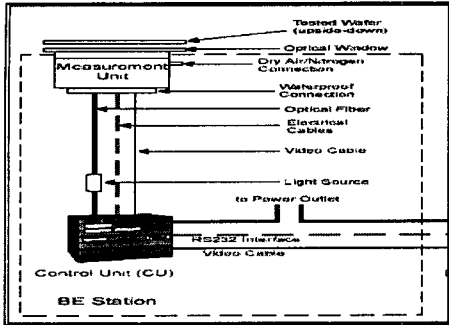


그림2. nova system 구조

Nova system의 측정은 기존의 Stand-alone장비와는 달리 Wet상태에 있는 Wafer를 측정할 수 있다는 장점을 가지고 있는데 이는 Nova System의 Hallogen Lamp로부터 Optical Fiber를 통과하여 나오게 되는 측정 Light Source가 Wafer가 놓여지게 되는 유리판, 그리고 Water에 대한 측정 조건을 기준으로 Calibration을 실시하기 때문에 가능하다. 이와 같은 조건에서 각 Material에 따라 특성을 달리 나타내는 고유 Refraction Index(n)와 반사되는 빛의 Extinction Coefficient(k)를 이용, 반사되는 Reflectance Light의 파장을 Spectro-photometer에서 빛을 받아 분석이 이루어 지게 된다. 그림3의 보기1은 실제 Wafer로부터 반사되어 나오는 빛의 파장을 나타낸 것으로 SiO2 10,000A의 두께를 나타내며, 그림3의 보기2는 2nd Sub Layer인 TiN 으로부터 반사되어 나오는 빛의 파장을 나타내며 300A의 두께를 나타내고 있다. 이러한 각각의 물질에 대한 Theoretical Model 곡선을 Reference로 가지고 실제 Wafer를 측정하여 반사되는 빛을 분석하여 일치하는 정도를 GOF (Goodness of Fit)이라 하며 측정 Data에 대한 정확도의 지수로 이용되어 지고 있다. 이 system에서 최적 측정조건을 나타내는 경우는 GOF가 1을 나타낼 경우이며 낮을수록 정확도가 떨어지는 것을 의미하고 있는데, 대부분 측정 진행시 정확하다고 판단되는 GOF값의 Spec 범위는 0.9 이상으로 판단되어 지고 있다. 그림3의 보기 3은 앞에서 나타내었던 Air Condition에서 측정된 Spectrum의 분석과는 달리 Wet 상태에 있는 Wafer를 동일 조건 파장의 빛을 이용하여 측정되어져 나오는

10,000A SiO2

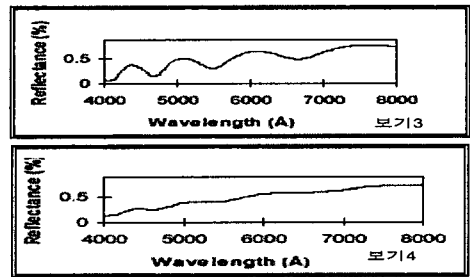
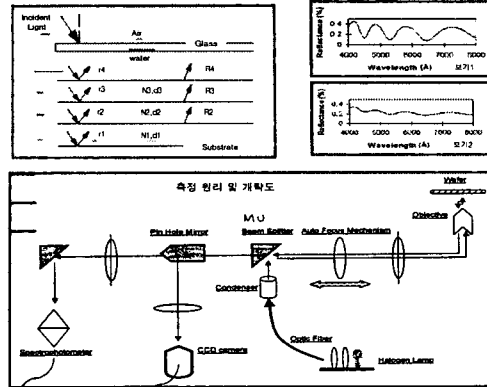


그림3. NOVA SYSTEM 측정 원리

Layer의 파장을 나타내고 있으며 그림3의 보기4는 500A TiN Layer의 반사율을 나타내고 있는데, 두 곡선 모두 Air Condition에 비하여 Sensitivity가 떨어지는 경향성을 보이고 있다. 이러한 각 Material별 Signal-to-Noise Ratio를 뚜렷하게 구분 지어 줄 수 있는 독특한 알고리즘을 이용하기 위하여 MMI라는 Software를 개발 적용 시키고 있으며 상기 System의 가장 중요한 기술중의 하나라고 할 수 있다.

### 3. 결과 및 고찰

Nova system의 특이한 점은 Wafer의 notch Finding 기능이 없이도 Wafer를 Loading후 Align 기능을 가지고 있다는 것인데, Pattern Recognition이 그것이다. 이를 위해 필요한 사항으로는 Wafer가 가지고 있는 Pattern상의 독특한 이미지를 이용한다는 것인데 Wafer Center로부터 Process Engineer에 의해 결정 되어진 Alignment Feature를 기준으로 CCD 카메라가 반시계 방향으로 움직이면서 각각의 Die에 존재하는 독특한

Alignment Feature를 찾고, 이로부터 지정된 측정 Point로의 일정한 거리와 Vector로써 정확한 align 과 측정을 가능하게 하고 있다. 이외에 추가로 이용되어 지고 있는 원리는 Wafer의 Center로부터 각각의 Device에 대한 독특한 Feature로부터 Vector를 이용하여 Measurement Lense가 이동할 수 있으며 이동한 위치에 대한 Movement의 정확도가 떨어지는 경우에는 Local Alignment Feature로부터 다시한번 Vector를 계산 움직이게 되는 Dual Vector Detection기능으로 정확한 위치를 따라 움직일 수 있게 된다. Pattern Recognition을 위한 중요한 점이 있다면 Pattern의 형태가 동일 Die 내에서 반복적이지 않으며 독특한 Image를 선택하여야 하며 Center로부터 가까울수록, Alignment Feature와 measurement Point가 동일 Die내에 서로 가까운 거리에 위치 할수록 Wafer의 측정시 좀더 정확하게 Alignment Fail이 발생하지 않을 수 있도록 하는 최선의 방법이다. 일단 Wafer의 Alignment Feature가 결정지어지게 되면 Measurement Point는 동일 Die내에서 5 Points 까지 가능하도록 system이 구성 되어 있는데 5 point 각각 서로 다른 Layer를 지정 하여 줄 수도 있으므로 기존의 Stand Alone 장비에서의 single point-Single Layer 측정에서 벗어나 Wafer의 측정 ThroughPut 면에서 큰 장점으로 작용하고 있다. 물론 각각의 Layer에 대한 Thickness Calibration이 이루어진 후 이에 대한 정확성을 Confirm하고 진행하여야 할 필요성이 있다. 본 system에서 한가지 Pattern Recognition에서 주요 Fail로 작용할 수 있는 점은 Wafer Loading후 Align 진행시 Water와 Wafer 계면 사이에 발생할 수 있는 Water Bubble이 그것인데 Bubble로 인해 Alignment Feature 인식할 경우 형상의 Mis-match를 유발하여 측정이 Skip 될 수 있다. 측정 Point의 경우도 마찬가지로 이를 제거하기 위해서는 Measurement Unit의 수평 각도를 조절함으로써 Glass 위의 Water 양을 조절하거나, Water Zet의 압력을 조절하여 Bubble이 발생되지 않도록 Cycle Test 실시후 Optimize된 조건을 잡는 것이 가장 중요하다. Single Wafer의 Measurement Data를 이용하여 입력 되어진 Initial Thickness와 원하고자 하는 Target Thickness 그리고 진행된 Polish Time의 연산으로 각각의 Pattern Wafer에 대한 Removal Rate가 계산되어 지는데, 그림4에서 볼 수 있듯이 IMD CMP의 경우 Lot 진행중 장비의 Removal Rate Decline의 정

도에 따라 차이는 있지만 IMD CMP의 경우 1분 미만, PMD CMP의 경우 30 sec 미만, STI CMP의 경우 40 sec 미만으로 CLC Algorithm에 따른 Polish Time의 변동의 폭은 다양하게 나타난다. 하지만 중요한 다른 한 가지는 측정 되어진 Pre thickness Data가 Lot 내에서 동일하다는 가정 하에 Polish를 진행하게 되고 이로부터 나오는 결과로부터 Next Wafer에 process Feedback되어지는 cycle로부터 발생되는 오차의 범위는 2%미만으로 나타나고 있다. 그밖에 장비의 Removal Rate Monitoring에 의해 발생되는 오차가 생길 수 있으며 Equipment Trouble로부터 발생되는 경우도 있다. 이러한 경우를 대비하여 현재는 CLC 알고리즘에 의존하여 Run을 진행할 경우 Nova와 Polisher 간 통신 Fail이나 system의 Software Bug가 발생할 경우 polish stop signal을 Polisher에서 감지 못하여 OverPolish가 발생 될 수 있는데, 이러한 경우를 대비하여 각각 Max Polish Time을 장비에 입력후 진행하도록 규정 하고 있다.

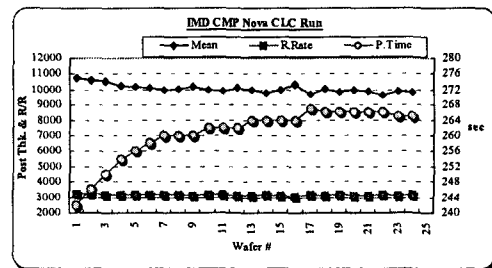


그림4 Removal Rate Decline의 정도에 따른 CLC 알고리즘 변화 곡선

실제 Run 진행시 감지 하지 못하던 문제점들이 CLC Run 진행시 발생이 되고 있다. 기존의 Run Monitoring시 Lot 단위로 발생이 되던 Wafer Thickness Spec Out, Range Control, Equipment Trouble들이 곧바로 feed back 되어 조치가 이루어 질 수 있는 장점이 있으며 몇가지 예를 들면 다음과 같은 경우들이 있다. 1) CMP Skipped Wafer Detects 2) Polisher Carrier회전의 불량으로 인한 Range Spec Out 3) Slurry 공급 불량으로 인한 UnderPolish로 Polish Time Limit Excess 4) Conditioning 불량으로 인한 Removal Rate Drop 5) POU Filter 막힘으로 인한 Slurry 공급 불량으로 R/R Drop 이밖에 감지 할 수 있는 문제점들이 있다면 NOVA system이 Wafer

Alignment를 Pattern Recognition으로 진행 하는 이유로 Pattern Wafer의 image 즉 Under Pattern 이상이 있을 경우 측정 Fail로 인해 polish 진행후 stop 되는 경우를 들 수 있다. CMP 진행시 Target Thickness Spec 을 벗어나는 경우에는 여러가지 요인이 작용 하고 있다. Pre thickness의 불안정, Equipment Trouble, Removal Rate의 변화 및 작업자의 Polish Time 오류등을 예로 들 수 있는데, Nova system을 이용하여 single wafer monitoring을 통한 Thickness Control을 가능하게 함으로써 CMP 공정상에 비효율적인 요인들로 작용되었던 사항을 제거 시킬 수 있었다. CMP공정지수를 비교 하기 위해서는 공정별 또는 진행된 장비별로 진행된 Wafer들에 대한 모든 Data가 집계 되어야 정확하게 산출 될 수 있으나 본 연구는 STI CMP CLC 공정이 진행된 Lot들과 Normal STI CMP로 진행된 Lot을 서로 비교 하였다. Thickness Monitoring에 대한 결과를 feedback하여 CLC 진행된 Lot의 공정지수가 Cp 1.88 , CpK 1.14로 나왔으며 Normal CMP 진행된 Lot들에 대한 Cp 0.97 , CpK 0.56등에 비해 훨씬 낮은 효과를 볼수가 있다. STI CMP와 같이 Spec Margine 이 Tight한 공정에서 CLC 진행 방식은 필요 불가결하다고 할 수 있다. 그리고 공정별로 비교 하였을 경우 약 40% 정도의 Re-Work 비율을 차지하고 있던 STI CMP 공정상에 Nova CLC를 적용함으로써 Re-Work 발생율이 타 공정과 함께 차지하는 비율이 5% 미만으로 감소한 것을 볼 때 매우 효과적인 system으로 평가 되고 있다.

#### 4. 결 론

Nova system 은 개발 초기 단계부터 현재까지 여러가지 많은 보완점과 개선이 이루어 져 왔으며 안정화 되었다. 공정 Control면에서 매우 유용한 Tool로써 평가 되었으며 그 적용 범위는 CMP Tool Maker들에서 유기적으로 확대 적용중에 있다. 앞으로 본 System의 선결 과제는 CMP 공정 진행시 필요하게 될 Pre Thickness의 측정에 대한 Information으로 CVD Step에서 Deposition 공정시 Nova system을 이용 측정 되어진 Data를 Net-Work를 통하여 CMP 에서 Pre Thickness를 별도로 측정할 필요 없이 바로 Polish 할 수있는 System을 구축하는데 큰 의의가 있다고 사료된다. 이와 관련 CMP 에서 APC(Automated Process Control)을 적용 Nova syste에서 자체 CLC를 구현함과 동시에 이에 필요하게 되는 기타 Wafer에

대한 Information을 전산화를 통하여 Polisher, Metrology, Database간 유기적 Net-Work system 을 구축하고 있다.

#### 참고 문헌

- [1] Sang-yong Kim, Nam-Hun Kim, Yong-Jin Seo, Chang-Il Kim, Woo-Sun Lee, Eui-Goo Chang, "A study on Relationship between Pattern wafer and pattern wafer for STI CMP", J of KIEEME, PA-2 , pp. 211-213, 1999.
- [2] G. Popescu, M. Lauwidjaja, L. Denney, K. Richardson, and A. Dogariu, "Aging effect in CMP slurries probed by multiple light scattering", Electrochem. Soc. Proc., Vol. 98, pp.59-68, 1999.
- [3] Bih-Tiao Lin and S-N Lee, "An Effective End Point Detector on Oxide CMP by Motor Current", IEEE Trans., Electron Device, pp. 295-298, 1999.
- [4] Sang-yong Kim, Chang-Il Kim, Eui-Goo Chang, Yong-Jin Seo, "A study on EPD of STI CMP Process with Reverse Moat Pattern" J of KIEEME, OA-4, pp. 14-17, 2000.
- [5] William J. Patrick, "Application of Chemical Mechanical Polishing to the Fabrication of VLSI Circuit Interconnections", Journal of Electrochem.Society, Vol. 138, pp.555-561, June 1991.
- [6] Sang-yong Kim, "Understanding of process parameter in Chemical Mechanical Polish", J of KIEEME, Vol. 12, No. 10, pp.9-18, 1999.
- [7] Tseng WT, Chin JH, Kang LC, "A comparative study on the roles of velocity in the material removal rate during chemical mechanical polishing", Journal of the Electro-chemical Society, Vol. 146, No. 5, pp. 1952-1959, 1999.