

## 두께 변화에 따른 BST 박막의 특성

### The Properties of BST Thin Films by Thickness

홍경진\*, 민용기\*, 조재철\*\*

(Kyung Jin Hong, Yong Ki Min, Jae Cheol Cho)

#### Abstract

The thin films of high permittivity in ferroelectric materials using a capacitor are applied to DRAMs and FRAMs. (Ba, Sr)TiO<sub>3</sub> thin films as ferroelectric materials were prepared by the sol-gel method and made by spin-coating on the Pt/Ti/SiO<sub>2</sub>/Si substrate at 4,000 [rpm] for 10 seconds. The devices of BST thin films to composite (Ba<sub>0.7</sub> Sr<sub>0.3</sub>)TiO<sub>3</sub> were fabricated by changing of the depositing layer number on Pt/Ti/SiO<sub>2</sub>/Si substrate. The thin film capacitor to be ferroelectric devices was investigated by structural and electrical properties. The thickness of BST thin films at each coating numbers 3, 4 and 5 times was 2500[Å], 3500[Å], 3800[Å]. The dielectric factor of thin film when the coating numbers were 3, 4 and 5 times was 190, 400 and 460 on frequency 1[MHz]. The dielectric loss of BST thin film was linearly increased by increasing of the specimen area.

**Key Words** : thin films, sol-gel method, depositing layer number

#### 1. 서론

최근 DRAM 및 FRAM 등 기억소자의 고집적화 기술이 진보되면서 고용량 정보 저장성, 고속 동작성, 저소비전력, 피로현상의 억제, 공정온도의 저하 등의 특성을 갖는 고유전율 박막 커패시터에 대한 연구가 요구되고 있다.

고유전율 강유전성 박막 재료로 SrTiO<sub>3</sub> (STO), Ba<sub>1-x</sub>Sr<sub>x</sub>TiO<sub>3</sub> (BST), PbZr<sub>x</sub>Ti<sub>1-x</sub>O<sub>3</sub> (PZT), SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub> (SBT) 등이 주로 연구되고 있다. PZT는 유전율이 1[MHz]에서 1300정도이지만 1[GHz]에서는 40정도로 낮아지게 되고 유전손도 0.1정도로 커진다. Clock rate가 100[MHz]이상인 ULSI DRAM용 커패시터에는 사용 불가능할 것으로 보인다.

반면 BST는 200이상의 높은 유전율과 낮은 유전손을 가지며, Sr의 조성비에 따라 DRAM의 등

작은도 범위 70~80[°C]에서 상유전체로 존재할 수 있어 잔류분극의 크기를 조절할 수 있다. 세라믹 박막의 전기적 특성은 구성 성분의 종류, 화학적 조성비, 제조방법, 기판의 종류 등에 따라 현저하게 달라진다.

Sol-Gel법은 장치 의존성이 적고 정확한 화학적 조성 조절이 가능하며 대면적의 박막을 제조할 수 있으며 Sputtering이나 화학기상 증착법에 비해 생산 효율이 높다는 것 등의 특징이 있다.

유전체로서의 PZT계는 비휘발성 기억소자에 가장 적합한 산화물로 알려져 있으나 Pb의 휘발에 따른 문제, 누설전류가 크며 피로특성이 심각하다는 등의 문제점이 있다. 또한 SBT물질은 공정온도가 너무 높아 제조할 때 장시간 걸리고 제조 단가가 높다는 단점을 안고 있다.

따라서 본 연구에서는 256Mbit 및 Gbit급 차세대 DRAM용 커패시터 박막 재료로 기대를 모으고 있는 (Ba<sub>x</sub> Sr<sub>1-x</sub>)TiO<sub>3</sub>의 구조적 특성과 전기적 특성을 연구하고자 Sol-Gel법으로 박막을 제작하였다.

\* : 광주대학교 컴퓨터전자통신공학부  
(광주광역시 남구 진월동,  
Fax : 062-670-2191  
E-mail : tronichkj@kwangju.ac.kr )  
\*\* : 초당대학교 전자공학과

## 2. 실험

### 2.1 실험방법

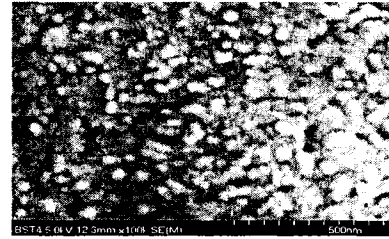
회전 코팅은 장치가 간단하고 막의 두께를 균일하게 얻을 수 있을 뿐만 아니라 기판의 회전 속도를 조절함으로써 막의 두께를 제어할 수 있다. 또한 기공의 크기 및 부피 표면적과 같은 미세 구조의 제어가 용이하기 때문에 널리 이용되고 있다. 코팅 막의 두께는 첫째, 용액 중의 산화물 성분의 농도가 높을수록 두꺼워진다. 둘째, 용액의 점도가 높을수록 두꺼워진다. 셋째, 인상 속도가 빠를수록 두꺼워진다. 넷째, 가열 처리방법에서는 실온에서 생성된 막은 다공질이고, 가열할 때 소결에 의해 세공이 감소되고, 소결이 일어나기 때문에 가열 온도가 높고, 가열 시간이 길수록 얇아진다. 코팅 용액의 제조에 사용 될 시료는 Ba Acetate, Sr Acetate,  $TiO_3$  는 Titanium diisopropoxide bis (Acetylacetonate) 촉매로는 Acetic Acid를 사용하였고, 점도 및 산도 조정 액으로 Isopropyl Alcohol을 사용하였다. Ba과 Sr은  $Ba_{0.7}Sr_{0.3}TiO_3$ 의 조성비율에 따라 계량하여 Acetate Acid에 90[°C] 분위기에서 용해시켰다.  $TiO_2$ 는 diisopropoxide를 이용하여 용해시키면 공기 중에 반응이 일어난다. 그러므로 acetylacetonate에 용해되어 있는  $TiO_2$ 를 사용하였다.

혼합할 각 용액을 조성비에 맞게 계량하고 90[°C]에서 교반기를 사용하여 혼합하였으며, pH2~3과 점도를 조정하기 위하여 Isopropyl Alcohol을 첨가하여 코팅 용액을 만들었다.

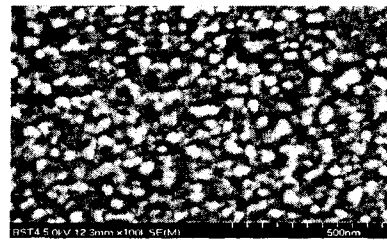
### 3. 결과 및 고찰

그림 1은 BST 박막 커패시터 표면의 입자이다. 그림에서 BST 박막의 입자는 균일하게 성장하여 형성되었다. BST 박막 커패시터의 입자 크기는 40~50[nm]정도이었다. 각 시료의 단면과 표면을 분석하기 위하여 SEM 촬영을 하였다. Photo. 4-1 은 BST(70/30) 3회, 4회, 5회 코팅한 박막의 단면사진이다. BST3의 두께는 2500[Å], BST4의 두께는 3500[Å], BST5의 두께는 3800[Å]이었다. 실온에서 생성된 막이 다공질이고, 가열할 때 소결에 의해 세공이 감소되는 과정으로 인해 코팅 회수에 비례한 두께가 되지 못하는 것으로 판단된다.

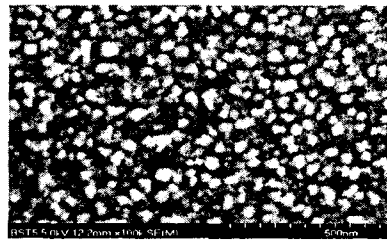
박막의 성장은 BST3, 4, 5, 모두 균일하게 형성되었음을 관찰할 수 있었다.



(a) BST3



(b) BST4



(c) BST5

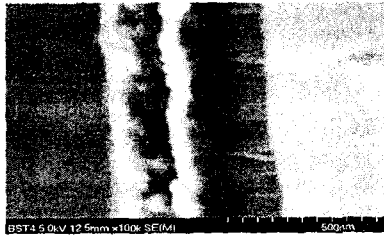
그림 1. BST 박막의 표면 SEM 사진

Fig. 1. Surface SEM photograph of BST thin films.

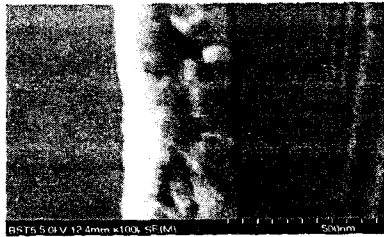
그림 2는 BST 박막의 단면을 SEM에 의하여 미세 사진 촬영한 것이다. 성장된 박막의 입자 크기는 모두 40~50[nm]정도로 박막의 코팅 두께와는 무관하였다.



(a) BST3



(b) BST4



(c) BST5

그림 2. BST 박막의 단면사진  
Fig. 2. Cross-Sectional SEM Photograph of BST thin films.

유전체는 주파수 변화에 의해 분극이 변화하기 때문에 유전율이 변하게 된다. 따라서 유전체 박막의 유전율과 주파수 상관성을 알아보기 위해 주파수의 변화에 따른 유전율의 변화를 분석하였다.

그림 3은 주파수에 따른 유전율 특성 곡선이다. BST3, 4, 5의 유전율은 주파수가 증가함에 따라 완만하게 감소하는 전형적인 유전분산 특성이었다. 박막에서는 전극과 유전체 사이의 계면의 영향과 입자성장에 따른 입계층의 영향으로 박막의 두께에 따라 유전율은 감소한다. 1[MHz]일 때의 유전율을 비교해 보면 각각 460, 400, 190으로 박막이 두꺼울수록 더 큰 값이었다. 따라서 결정립의 벌크적 특성보다는 BL(Boundary Layer)형 커패시터와 같은 입계절연형 커패시터로 동작하는 것으로 판단된다. 입계 면적과 전하 축적 용량이 증가하기 때문에 유전율이 증가하는 것으로 판단된다. 따라서 박막이 두꺼운 BST5의 유전율이 가장 컸다.

소야-타위를 이용하여 BST(70/30) 박막의 분극-전계 이력특성을 측정된 결과는 그림 4와 같다.

외부 전계에 의해 분극이 반전되었으며 잔류분극이  $1[\mu\text{C}/\text{cm}^2]$  정도이고, 항전계는  $30[\text{kV}/\text{cm}]$  정도이었다. 인가 전압이 증가함에 따라 정전용량도 증가하였고 낮은 전압에서 분극이 반전되는 것을 확

인하였다. 분극-전계 이력특성을 고찰하였을 때 BST(70/30) 박막은 강유전성임을 확인할 수 있었다.

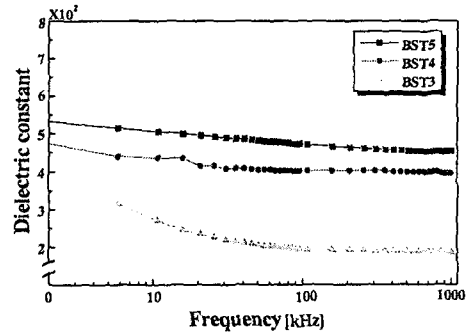


그림 3. 주파수 변화에 따른 박막의 유전특성  
Fig. 3. The properties of dielectric constant according to frequency.

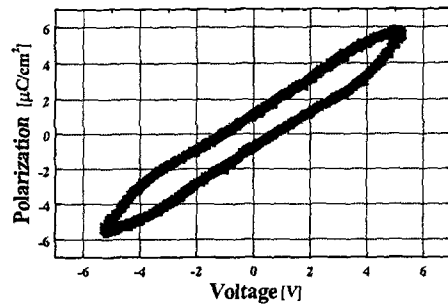


그림 4. BST3 박막의 히스테리시스 특성  
Fig. 4. Hysteresis characteristics of the BST(70/30) thin film.

#### 4. 결론

Sol-Gel법으로  $(\text{Ba}_{0.7}\text{Sr}_{0.3})\text{TiO}_3$  용액을 조성하고 두께가 다른 BST 박막을 제작하여 구조적 특성과 전기적 특성을 측정된 결과 다음과 같다.

BST 박막의 두께와 입자 성장은 SEM 사진으로 분석한 결과 BST3, 4, 5의 두께는 각각  $2500[\text{Å}]$ ,  $3500[\text{Å}]$ ,  $3800[\text{Å}]$ 이었다.

주파수에 따른 유전율은 각 시료에서 주파수가 증가함에 따라 감소하는 전형적인 유전분산 특성이었고 주파수에 따라 안정적이었다.

또한, BST 박막의 두께에 따른 유전율은 두께가 증가함에 따라 증가하였다.

분극-전계 이력특성을 고찰하였을 때 잔류분극이  $1[\mu\text{C}/\text{cm}]$ , 항전계는  $30[\text{kV}/\text{cm}]$ 로 BST(70/30) 박막은 강유전성임을 확인할 수 있었다.

#### 참고 문헌

- [1] C. S. Hwang, et al., "Deposition and Electrical Characterization of Very Thin  $\text{SrTiO}_3$  Films for Ultra Scale Integrated Dynamic Random Access Memory Application", Jpn. J. Appl. Phys., Vol. 34, pp.5178-5183, 1995.
- [2] S. O. Park, "A stack Capacitor Technology with  $(\text{Ba,Sr})\text{TiO}_3$  Dielectrics and Pt Electrodes for 1 Giga-bit Density DRAM", VLSI 96, pp.24-25, 1996.
- [3] 김경덕 외, "DRAM용  $(\text{Ba}_{0.7}\text{Sr}_{0.3})\text{TiO}_3$  박막의 전기적 특성", Trans KIEE. Vol. 47, No. 10, OCT, p.1700, 1998.
- [4] E. Fujii, et al., "ULSI DRAM Technology with  $\text{Ba}_{0.7}\text{Sr}_{0.3}\text{TiO}_3$  Film of 1.3nm Equivalent  $\text{SiO}_2$  Thickness and  $10^{-9}$  A/cm<sup>2</sup> Leakage Current", IEDM 92, pp.267-270, 1992.
- [5] K. Koyama, et al., "A Stacked Capacitor with  $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$  for 256M DRAM", IEEM 91, pp.823-826, 1991