

# 도전손실과 스위칭 스트레스 저감한 전원장치 토폴로지의 개발

라 병훈, 권순걸, 이현우  
경남대학교 전기전자공학부  
전화 : 055-249-2834 / 팩스 : 055-248-2228

## Development of a Topology for the Power Supply with Reduced Conduction Loss and Switching Stress

Byung-Hun Ra, Soon-Kurl Kwon, Hyun-Woo Lee  
Division of Electrical and Electronic Engineering, Kyungnam University  
E-mail : bhraight@mail.kyungnam.ac.kr

### Abstract

This paper is indicating the problems, which are the conduction loss on the high frequency transformer, the protection of rectification diode as the snubber loss and the stress of switching main devices, as be made high current and high speed in the phase-shift switching full-bridge DC-DC converter is used the power supply's main circuit of high capacity.

To improve those problems, in this paper, it is proposed that is the resonant circuit auxiliary can be reduced conduction losses and stabilized output control. And, it is constructed prototype of the power supply as the result of computer simulations.

### I. 서론

최근에는 환경문제에 대한 대안으로 고효율의 에너지 절약에 관한 관심이 높아지고 있으며, 정보통신의 산업의 급속한 발전 또한 전력전자 기술을 이용한 전원장치 개발의 전인차 역할을 하고 있다.

이러한 배경에 따라 최근에는 바이폴라(bipolar)형 제어 IC를 대신하여 저 소비전력의 CMOS형 IC가 사용되는 경향을 나타내고 있으며, 반도체 스위칭 소자의 고속화가 진행되어 고주파 스위칭에 의한 대용량의 컨버터의 개발이 가능하게 되었고, 이러한 에너지 절약형 전원장치에 관한 연구에서는 산업기기를 비롯하여 전력기기, 전자정보기기, 가전기기 등 다양하고 특정 응용분야에

도입되어 있는 고주파 스위칭 펄스폭 변조(PWM ; Pulse Width Modulation) 전력변환장치의 고성능화, 고효율화, 저전자 노이즈화를 위하여 공진형 소프트 스위칭 제어방식에 관한 연구개발이 활발히 진행되고 있다.

### II. 본론

#### 2.1 위상전이 스위칭 풀브리지 DC-DC 컨버터

그림 1에 나타낸 풀브리지 DC-DC 컨버터는 기본동작에서 인버터부 4개의 스위치가 동시에 오프(Off)되는 순간에 기생접합 커패시턴스(Parasitic Capacitance) 성분과 고주파 변압기의 누설 인덕턴스(Leakage Inductance) 성분의 기생진동(Ringing)에 의한 스위칭 소자의 심각한 스트레스가 발생한다.

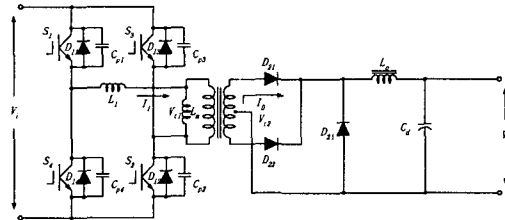


그림 1. 풀브리지 DC-DC 컨버터 회로

이러한 문제점을 해결하기 위하여 스위치 S<sub>2</sub>와 S<sub>4</sub>의 게이트 신호(Gate Signal)를 스위치 S<sub>1</sub>과 S<sub>3</sub>에 대하여 위상 전이 되게 함으로써, 고주파 변압기 2차측 전압이 영(0)인 시간 동안 1차측 스위치 중 하나가 항상 온(On)되게 제어하여 저 임피던스 경로를 통한 기생진동의 문제점 해결과 안정한 영전압 스위칭 동작영역(ZVS - ASO ; Zero Voltage Switching - Area of Safety Operation)을 확보하고 있다.

즉, 누설 인덕턴스(L<sub>l</sub>)에 축적된 에너지가 주 스위칭 소자의 기생접합 커패시턴스 C<sub>p</sub>(C<sub>p1</sub>~C<sub>p4</sub>)와 고주파 변압기 존재하는 접합 커패시턴스(C<sub>p</sub>)에 축적된 에너지보다 크거나 같다면 모든 스위치에 대하여 영전압 스위칭을 이룰 수 있다. 이러한 관계를 수식으로 나타내면 식 (1)과 같다.

$$E = \frac{1}{2} L_l I_i^2 \geq \frac{4}{3} C_p V_i^2 + \frac{1}{2} C_M V_i^2 \quad (1)$$

그러므로, 안정한 영전압 스위칭 동작영역을 확보하기 위해서는 고주파 변압기 누설 인덕턴스(L<sub>l</sub>)을 증가시키기 위하여 직렬로 인덕터를 추가로 삽입하는 방법을 주로 사용한다. 이는 스위칭 시 유효 시비율을 감소시켜 고주파 변압기 2차측 출력전압이 저하되는 현상을 가져와서 전압을 높여 주기 위한 작은 턴수비를 갖는 고주파 변압기를 필요로 하게되고, 특히 고주파 변압기와 1차측 스위치와 고주파 변압기 2차측 정류부의 다이오드가 포함된 순환전류 상태가 존재하여 큰 도전손실을 가져오게 된다.(그림 3)

또한, 고주파 변압기 2차측의 권수를 증가시키기에 따라 출력측 정류부의 전압 스트레스가 증가됨으로써 고주파 변압기 2차측 정류 다이오드 역회복 특성에 따른 손실 증가와 소자의 파괴 및 내용량 선정에 어려움이 있다.

## 2.2 손실 저감형 위상전이 영전압·영전류 스위칭 풀브리지 DC-DC 컨버터

이러한 문제점들을 해결하기 위하여 본 논문에서는 그림 2에 보이듯이 기존의 위상전이 스위칭 풀브리지 DC-DC 컨버터의 고주파 변압기 2차측에 고속 역회복 다이오드(Fast reverse recovery diode, D<sub>r1</sub>, D<sub>r2</sub>)와 공진용 커패시터(C<sub>r</sub>) 및 공진용 인덕터(L<sub>r</sub>)로 구성된 에너지 회생형 스너버 회로를 부가한 것으로 손실 저감형 위상전이 스위칭 풀브리지 DC-DC 컨버터를 제안한다.

이 회로는 6단계의 모드로 나누어 해석 할 수 있다. 각 모드별 동작은 다음의 그림 4.(a)~(f)와 같으며, 이때의 각 소자의 관계식은 아래의 식(2)~(5)과 같다.

$$V_{cr} = -\frac{1}{C_r} \int i_{cr} dt \quad (2)$$

$$C_r = \frac{1 + \sqrt{1 + \omega_s^2 \cdot L_r \cdot t_{pu}}}{2 \cdot \omega_s^2 \cdot L_r} \quad (3)$$

$$V_{S1}(t) = \frac{n \cdot I_0}{C_p} \cdot t \quad (4)$$

$$I_{A1}(t) = \frac{V_i}{L_l} \cdot t \quad (5)$$

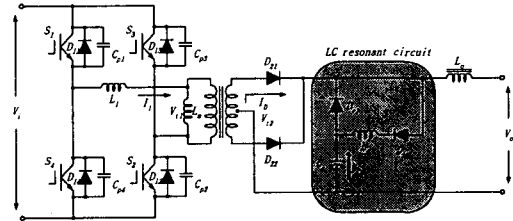


그림 2. 손실 저감형 위상전이 영전압·영전류 스위칭 풀브리지 DC-DC 컨버터 회로

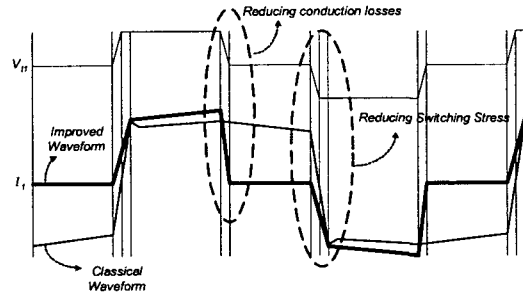
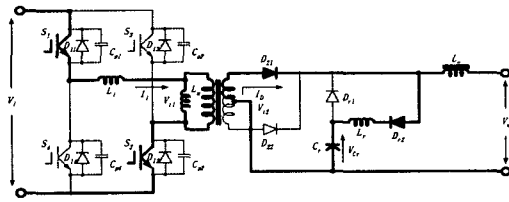


그림 3. 고주파 변압기 입력 전압·전류 파형

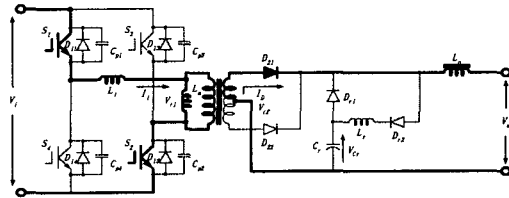
동작 모드에 의한 고주파 변압기 입력 전압·전류 파형을 나타내었다. 기존 파형과 비교하여 볼 때 영전압·영전류 스위칭에 의해 스위칭 스트레스가 감소되었고, 도전손실 또한 상당히 저감되어 있음을 볼 수 있다.

이 컨버터의 특징은 첫째, 고주파 변압기 1차측에 누설 인덕턴스 증가 및 추가적인 직렬 인덕터 삽입이 없이 안정된 영전압·영전류 스위칭 동작을 확보함으로써 고주파 변압기와 주 스위칭 소자에 대한 RMS전류 스트레스는 매우 감소할 수 있다. 그러므로, 컨버터의 소프트 스위칭 동작영역을 확보할 수 있다. 둘째, 출력측 인덕터 전류의 순환전류 경로가 차단되어 고주파 변압기 1차측 스위치의 스트레스와 고주파 변압기의 도전손실이 크게 줄일 수 있다. 셋째, 고주파 변압기 2차측 정류부도 소프트 스위칭 형태로 도통되며, 공진용 커패시터 C<sub>r</sub>에 충전된 손실 흡수분은 에너지는 다시 부하로 회생할 수 있는 에너지 회생형의 특징을 갖는다.

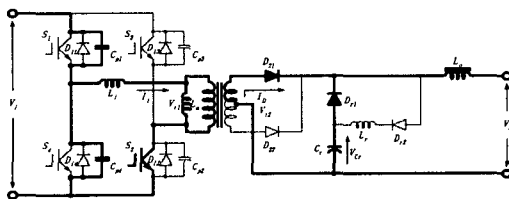
도전손실과 스위칭 스트레스 저감한 전원장치 토폴로지의 개발



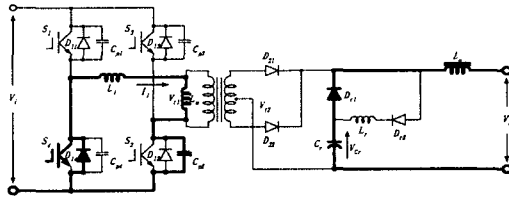
(a) 모드 0



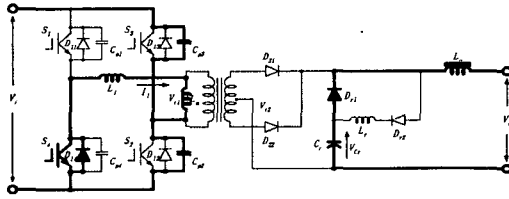
(b) 모드 1



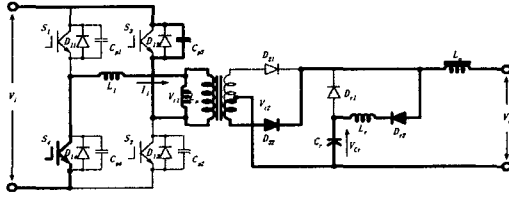
(c) 모드 2



(d) 모드 3



(e) 모드 4



(f) 모드 5

그림 4. 모드별 회로 동작 상태

2.3 시뮬레이션 및 실험 결과 검토

본 논문에서 제안한 손실저감형 영전압·영전류 스위칭 풀브리지 DC-DC 컨버터의 주회로 내의 각 부분의 전압, 전류를 파형을 분석하고 회로선정의 적정성을 판단하기 위하여 컴퓨터에 의하여 시뮬레이션(Simulation)을 실시하였다. 시뮬레이션에 사용된 각 소자 중 수동소자는 이상적인 것으로 하였고 그 외의 능동소자는 실제 소자와 가장 가까운 조건으로 모델링(Modeling)하여 사용하였다. 시뮬레이션에 사용된 회로 정수를 표 3에 나타내었다. 사용된 회로정수값은 설계치를 바탕으로 적정값을 입력하였다.

표 3. 시뮬레이션 회로정수

입력전압( $V_{dc}$ )	DC 297[V]
스위칭( $S_1 \sim S_4$ )	IGBT 600[V] 300[A]
스위칭 주파수( $f_s$ )	20[kHz]
스위칭 시비율(D)	50[%] (24.9[usec])
유효 제어 시비율( $D_c$ )	30~10[%] (25~5[usec])
기생접합 커패시턴스( $C_{di} \sim C_{do}$ )	3[nF]
직렬 인덕턴스( $L_s$ )	5[ $\mu$ H]
변압기 턴수비(Turn Ratio)	0.285 (14:4) 2단 Center-Tap
공진용 인덕턴스( $L_r$ )	2[ $\mu$ H]
공진용 커패시터( $C_r$ )	30[ $\mu$ F]
평활용 인덕턴스( $L_o$ )	250[ $\mu$ H]

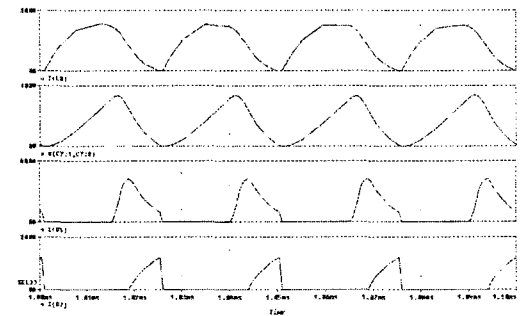


그림 5. 보조 LC 공진회로의 시뮬레이션 파형

그림 5는 본 논문에서 제안한 보조 LC 직렬 공진회로의 회로동작 시뮬레이션 결과 각부 파형이다. 회로동작에 따라 출력전류 상승시 LC 직렬공진에 의하여 공진용 커패시터의 전압이 약간 상승하는 것을 볼 수 있으나 출력전류의 상승에는 크게 영향을 미치지 못한다.

한편, 고주파 변압기 2차측 전압과 공진용 커패시터 전압이 같아지는 시점 이후에는 커패시터에 충전된 에너지는 방출되지 않고 정류용 다이오드에 역바이어스를 인가하는 효과를 가지며 순환전류 구간까지 충전은 계속 지속되다가 스위칭 반주기가 끝나는 시점에서 충전 에너지

지가 전량 부하측으로 회생방전 한다. 이처럼 순환전류의 고주파 변압기 2차측 반영을 차단함으로써 순환전류에 의한 도전손실은 저감할 수 있음을 확인할 수 있으며 또한 에너지 회생효과가 있으므로 무손실 회로로 동작함을 확인할 수 있다.

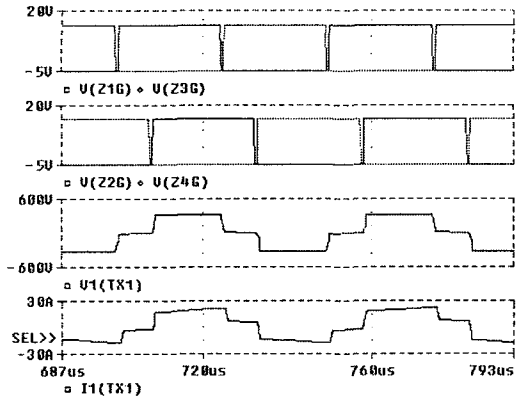


그림 6. 고주파 변압기 입력 전압·전류 파형

다음으로 제안한 손실저감형 풀브리지 컨버터의 도전손실 저감효과를 확인하기 위하여 고주파 변압기 입력 전압·전류의 시뮬레이션 결과 파형을 그림 6에 나타내었다. 입력전류 파형에서 쉽게 알 수 있듯이 순환전류 구간에서 제안한 컨버터의 전류는 거의 영에 가까우므로 기존의 컨버터에 비해 확실하게 도전손실 저감됨을 확인할 수 있다. 또한 제안한 컨버터 시뮬레이션에서는 고주파 변압기에 추가 삼입 인덕터는 실제 불필요한 가능성을 보였다. 하지만 안정된 영전압 스위칭 동작영역의 확보는 스위칭 스트레스, 곧 스위칭 손실과 직결함으로 적정 용량의 선정에 있어 정확한 설계가 요구됨을 알 수 있다.

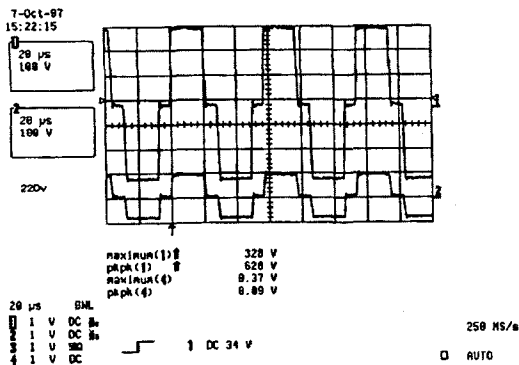


그림 7. 고주파 변압기 입력 전압·전류 파형

본 논문에서 제안한 손실저감형 영전압·영전류 스위칭 풀브리지 컨버터를 프로타입을 제작하여 고주파 변압기 입력 전압·전류 파형을 측정된 결과를 그림 7에 나타내었다. 제안한 LC 직렬공진회로의 효과로 시뮬레이션에서와 동일한 결과인 영전압·영전류 스위칭에 의한 스위칭 스트레스의 저감과 순환전류 구간에서 도전손실이 저감되어 있음을 확연히 볼 수 있다.

### III. 결 론

본 논문에서는 전력용 고속 스위칭 소자인 IGBT를 이용한 위상전이 스위칭 풀브리지 컨버터의 스위칭 스트레스와 손실, 도전손실의 문제점과 대전류화에 따른 2차 정류용 다이오드의 보호 등의 문제점을 해결하기 위하여 기존의 컨버터 출력단에 추가적인 LC 직렬 공진회로를 추가하여 무손실 스너버 회로로 작용하도록 구성하였다. 그 결과 인버터 순환전류 유입을 근본적으로 차단하여 추가적인 인덕턴스 성분 삼입을 줄이면서 안정된 영전압·영전류 스위칭 동작영역을 확보하여 스위칭 스트레스 및 도전손실이 확연히 감소함을 확인하였다.

이로써, 제안한 컨버터를 주회로로 구성한 전원장치는 대용량의 전원장치에서도 안정된 출력과 에너지 결합형으로 제작할 수 있다.

본 연구는 한국과학재단 특정기초연구 (1999-2-302-014-3)지원으로 수행되었음.

### 참고문헌

- [1] Nasser H. Kutkut, Glen Luckjiff, "Current Mode Control of a Full Bridge DC-to-DC Converter with a Two Inductor Rectifier", IEEE Trans. on Power Electronics, pp.203-209, 1997
- [2] G.C.Hsieh, C.M.Wang, "One-Cycle Controlled Half-Bridge Series-Resonant DC to AC Inverter with Reduced Conduction Loss", IECON97 pp.786-791, 1997
- [3] E.S. Kim, K.Y. Joe, M.H. Kye, Y.H. Kim, B.D. Yoon, "An Improved Soft Switching PWM FB DC/DC Converter For Reducing Conduction losses", IEEE Trans. on Power Electronics, pp.651-656, 1996.
- [4] Lee Hyun-Woo, Ra Byung-Hun, "Output Waveform Control and Reducing Conduction Losses of Pulsed MAG Welding Machine", IEEJ01, Vol.4 pp.1510-1511, 2001.3.22