

Teak-Lite DSP 칩을 사용한 UE AMR 코덱 개발

The implementation of UE AMR Codec using Teak-Lite DSP chip

김형중, 자덕구, 박만호, 윤병식, 최송인

(HyungJung Kim, Deock-Gu Jee, Man-Ho Park, Byung-Sik Yoon, Song-In Choi)

한국전자통신연구원 IMT-2000 개발본부 단말기기술연구부 이동서비스연구팀

e-mail : acckim@etri.re.kr Tel : 042-860-3811 Fax : 042-860-5452

요약

본 논문에서는 3GPP 규격에 따른 IMT-2000 시스템용 UE AMR 코덱의 소프트웨어 및 하드웨어 개발에 관하여 논한다. UE AMR 코덱은 ASIC 개발을 고려하여 Teak-Lite DSP 칩을 사용하여 개발하였다. AMR 코덱을 구현하기 위한 효율적인 소프트웨어 개발 기법을 설명하고 하드웨어 디자인도 논한다. 개발된 UE AMR 코덱에는 음성 데이터 입출력 기능은 물론 외부 호스트 프로세서와의 통신 기능도 포함된다. Teak-Lite EVM 보드를 사용하여 실시간으로 동작하는 AMR 코덱 소프트웨어를 개발하였다. 또한 동시에 UE AMR 코덱용 하드웨어도 개발하였다. ETRI에서 개발 및 시험 중인 IMT-2000 시스템 상에서 개발한 UE AMR 코덱의 동작 및 기능을 검증하였다.

1. 서론

3세대 이동통신 기술인 IMT-2000 시스템은 영상 및 음성을 포함한 이동멀티미디어 서비스 및 전세계적인 로밍을 목표로 하고 있다. 3GPP (3rd Generation Project Plan)는 비동기 IMT-2000 시스템 규격의 개발 및 표준화를 담당한다. AMR 코덱은 고품질의 음성 서비스를 위한 음성 부호화기로 3GPP에 의해 1999년 2월 비동기식 IMT-2000 시스템의 음성 코덱으로 표준화되었다.

AMR 코덱은 multi-rate 음성부호화기[1], VAD (Voice Activity Detection)와 CNG (Comfort Noise Generation)로 구성된 SCR (Source Controlled Rate)[2][3][4], 그리고 전송 에러 및 패킷 손실을 극복하기 위한 에러 정정 기능(error concealment)으로 구성되어 있다[5]. AMR 코덱은 20 ms 음성 프레임마다 음성 부호화 모드를 변경할 수 있다.

AMR 코덱은 적절한 음성 서비스 품질을 제공하면서 시스템 용량이 최대화되는 음성 소스 부호화율 (혹은 코덱 모드)과 채널 코딩율의 최적의 조합으로 운용된다. 코덱 모드의 변경 및 사용되는 코덱 모드 결정 등 AMR 코덱의 모든 동작은 네트워크 요구에 의하여 제어된다. 다운링크와 업링크에서, 음성 품질 정보는 채널 상태를 측정함으로써 알 수 있다. 현재 측정된 채널 상태를 기본으로 네트워크의 요구에 의한 제한을 고려하여, 네트워크 운용 파트에 위치한 코덱 모드 제어 모듈이 사용될 코덱 모드를 결정한다.

본 논문에서는 Teak-Lite DSP 코어를 기반으로 구현된 AMR 코덱 소프트웨어와, 3GPP 표준을 기반으로 한 IMT-2000 UE (User Equipment) 시스템 용으로 개발된 하드웨어에 관하여 논한다. 2장에서는 AMR 코덱 알고리즘에 관하여 간단히 설명하고, 3장과 4장에서 각각 Teak-Lite DSP 코어 상에서 운용되는 AMR 코덱 소프트웨어의 실시간 구현 방법과 UE AMR 코덱 보드의 개발에 관하여 설명하고, 5장에서 결론을 맺고자 한다.

II. AMR 코덱 알고리즘

AMR 음성 부호화 알고리즘은 4.75, 5.15, 5.90, 6.70, 7.40, 7.95, 10.2, 12.2 kbps 전송률을 갖는 8개의 음성 부호화 모드와 저 전송률로 운용되는 1개의 배경 잡음 부호화 모드를 가진다. 12.2 kbps 코덱은 EFR-GSM (Enhanced Full Rate-Global System for Mobile communication) 코덱으로 불리며 현재 GSM 시스템에서 사용되고 있다. 7.4 kbps 코덱은 IS-641으로 표준화 되었으며 북미의 TDMA 시스템에서 사용된다. 6.7 kbps 코덱은 일본의 PDC (Personal Digital Cellular) 시스템에서 사용 중이다.

AMR 코덱의 한 프레임의 크기는 20 ms 이며, 8 KHz 샘플링 사용 시 한 프레임은 160개 샘플로 구성된다. AMR 코덱의 전체 알고리즘 지연시간은 5 ms의 look-ahead를 포함하여 25 ms이다. 모든 코덱 모드는 CELP (Code Excited Linear Prediction) 모델을 기본으로, 10차 선형 예측 방법을 사용한다. 단구간 선형 합성 필터의 입력 신호인 여기 신호를 적응 코드북과 고정 코드북으로부터 각각 구한 2개의 여기 벡터를 합산하여 사용한다. 최적의 여기 벡터는 코드북 탐색 시 분석/합성 방법에 의하여 입력 신호와 합성 신호의 심리 가중된 오차가 최소가 되는 벡터를 찾음으로써 구한다. 각각의 20 ms 프레임마다 95, 103, 118, 134, 148, 159, 204, 244 비트로 압축되며, 이는 4.75 kbps 전송률에서 12.2 kbps 전송률에 해당한다.

III. AMR 코덱 소프트웨어 실시간 구현

AMR 코덱을 고정 소수점형 DSP를 사용하여 구현하여 위하여, 첫 단계로 고정 소수점형 C-소스 프로그램이 필요하다[6]. AMR 코덱 고정 소수점형 C-소스 프로그램은 ETSI (European Telecommunication Standards Institute)에 의하여 공표되었다. 두 번째 단계로, 평선 콜-트리 (function call-tree)를 작성하였다. 평선 콜-트리로부터 프로그램의 전체 구조와 사용되는 서브루틴의 계층 구조 등의 정보를 알 수 있다.

세 번째 단계로, 실시간 동작에 필요한 메모리 맵을 설계하였다. 메모리 맵은 필요한 지역 변수 크기와 위치 및 전역 변수 크기와 위치 정보 등으로 구성된다. 지역 변수는 각각의 서브루틴에서 일시적으로 메모리를 사용하는 변수이며, 전역 변수는 프로그램에서 계속적으로 메모리를 사용하는 변수이다. 평선 콜-트리와 메모리 맵을 사용하여 각각의 서브루틴을 개발한다. 각각의 서브루틴의 개발 완료 후에는, 고정 소수점형 C-소스 코드의 결과와 개발한 프로그램의 결과를 비교하면서 디버깅한다. 개발된 모든 서브루틴으로부터 전체 프로그램을 완성한 후에는 ETSI 의하여 공표된 test sequence에 의하여 성능을 검증하였다[7]. 마지막으로, PCM 데이터 입출력 동작을 위하여 8 KHz 인터럽트 서비스 루틴을 개발하여 추가하였다.

UE AMR 코덱 개발의 최종 목표는 ASIC (Application Specific Integrated Circuit) 개발이었기 때문에 AMR 코덱 개발에 Teak-Lite DSP 코어를 사용하였다. AMR 코덱 소프트웨어는 100% Teak-Lite DSP 어셈블리 언어로 구현되었다. 개발된 AMR 코덱 소프트웨어의 실시간 동작을 검증하기 위하여, 먼저 DSP Group 사의 Teak-Lite evaluation 보드를 사용하였다. Teak-Lite evaluation 보드는 Teak-Lite evaluation 칩을 실장하고 있는데, 이 칩은 최대 66 MHz의 동작이 가능하며 20 K-word의 내부 데이터 메모리와 32 K-word의 내부 프로그램 메모리를 가지고 있다. 또한, Teak-Lite evaluation 보드는 64 K-word의 외부 데이터 메모리와 64 K-word의 외부 프로그램 메모리와 AD2181 오디오 코덱을 실장하고 있다. 마이크로 같은 입력 장치로부터의 아날로그 음성 신호는 16 비트 linear PCM 데이터로 변환된 다음, 16비트 병렬 버스를 통하여 DSP 코어 내부로 전달된다. 16비트 linear PCM 데이터는 AD2181 코덱에 의하여 아날로그 음성 신호로 변환된 다음, 스피커 같은 출력 장치로 전달된다.

순수 AMR 코덱 알고리즘을 포함한 전체 UE AMR 코덱 소프트웨어의 구조는 그림 1에 나타나 있다. 실시간 동작하는 AMR 코덱 소프트웨어는 주 제어 모듈과

3개의 기능 모듈로 구성된다. 3개의 기능 모듈은 각각 AMR 인코더, AMR 디코더, 인터럽트 처리부이다. 인터럽트 처리부는 다시 입출력 인터럽트 처리부와 외부 명령 처리부로 나뉜다. 입출력 인터럽트 처리부는 PCM 데이터의 입출력 및 AMR 인코더와 AMR 디코더의 동작을 제어한다. 외부 명령 처리부는 외부의 호스트 프로세서에서 전달된 명령을 해석하고 처리한다.

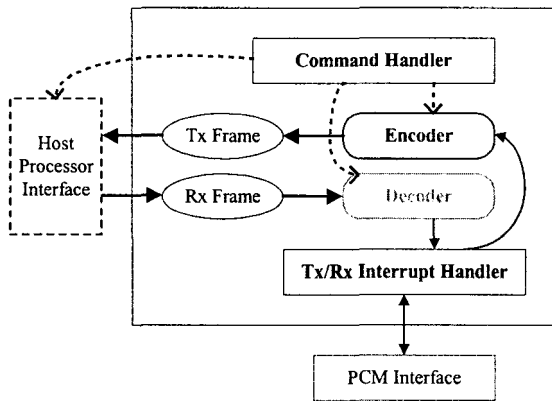


그림 1. AMR 코덱의 소프트웨어 구조

Teak-Lite evaluation 보드에서 AMR 코덱은 패킷 루프-백 모드로 동작한다. AMR 인코더의 출력 데이터는 같은 DSP 코어 상에서 실행되는 AMR 디코더의 입력으로 전달된다.

표 1. AMR 코덱 실시간 구현 결과

Item	Performance	
Program Size	20 K-word	
Data Size	20 K-word	
Complexity	12.2 Kbps	31 MIPS
	10.2 Kbps	29 MIPS
	7.95 Kbps	28 MIPS
	7.4 Kbps	27 MIPS
	6.7 Kbps	29 MIPS
	5.9 Kbps	24 MIPS
	5.15 Kbps	21 MIPS
	4.75 Kbps	25 MIPS

표 1은 Teak-Lite evaluation 보드 상에서 측정된 AMR 코덱의 실시간 구현 결과를 보여준다. 이 계산량

은 입출력 인터럽트 처리 시간 및 패킷 데이터 처리 시간을 포함한다. AMR 코덱의 모든 동작 모드는 ETSI에서 제공된 22 개의 음성 모드 test sequence와 4 개의 배경 잡음 모드 test sequence에 의하여 검증되었다.

IV. AMR 코덱 하드웨어 설계

UE AMR 코덱 보드의 블록 다이어그램은 그림 2에 나타나 있으며, ETRI UE 시스템을 구성하는 UEISB (User Equipment Image Speech Block)에 실장된다. UE AMR 코덱 보드는 add-on 보드 타입으로 설계되었다.

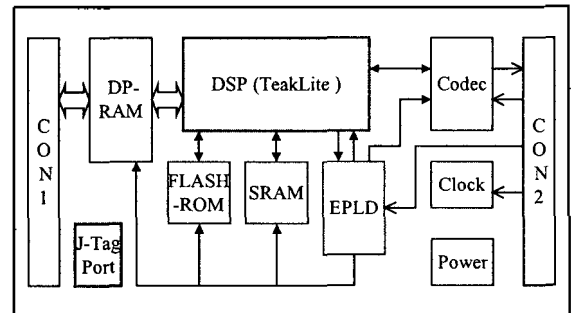


그림 2. AMR 코덱 보드 블록 다이어그램

이 보드는 Teak-Lite DSP 코어 칩, SRAM, DPRAM, Flash-ROM, 제어 회로 및 아날로그 코덱 등으로 구성된다. 아날로그 코덱은 A/D 와 D/A 기능을 담당한다. SRAM은 AMR 코덱 동작에 필요한 외부 프로그램 메모리와 외부 데이터 메모리 기능을 수행한다. DPRAM은 음성 패킷 데이터의 송수신 및 외부 호스트 프로세서로부터의 명령 전달 기능을 수행한다. Flash-ROM은 자체 부팅 기능을 제공한다. EPLD를 사용하여 필요한 신호를 만들고 다른 디바이스를 제어한다. AMR 코덱 디버깅을 위하여 J-tag 포트를 사용한다.

UE AMR 코덱 보드에 전원이 공급되면 Teak-Lite DSP 코어는 부팅된다. 부팅 완료 후, AMR 코덱 소프트웨어 초기화 모듈에 의하여 Teak-Lite 코어의 내부 레지스터와 내부 메모리는 초기화된다. 초기화 완료 후, AMR 코덱은 외부 프로세서에서 스타트 명령을 전달 받은 후 AMR 인코더 모듈과 디코더 모듈의 동작을 시

작한다. 인코딩 동작과 디코딩 동작 완료 후에 AMR 코덱은 DPRAM을 통하여 외부 프로세서와 AMR 패킷 데이터를 주고받는다. UE AMR 코덱 보드의 실제 사진은 그림 3에 나타나 있다.

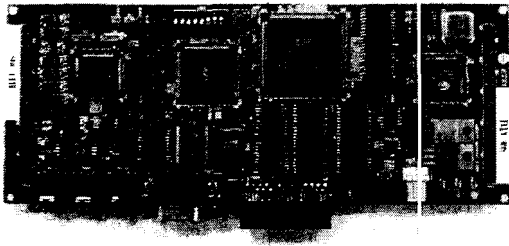


그림 3. UE AMR 코덱 보드

AMR 코덱의 동작 검증을 위하여 동시에 자체 테스트 시스템을 개발하였다. 자체 테스트 시스템은 TMS320C5410 DSP를 실장하고 있으며, UE 시스템 연동 시험 이전에 AMR 코덱 하드웨어와 소프트웨어의 기능과 동작을 검증한다.



그림 4. AMR 코덱 자체 테스트 시스템

이 자체 테스트 시스템의 실제 사진은 그림 4에 나타나 있으며, 시스템에서 연동 시험 시 발생 가능한 실제 동작의 시뮬레이션 기능을 제공한다. 이 자체 테스트 시스템을 사용하여, Land-to-Mobile 통화 동작과 Mobile-to-Mobile 통화 동작시의 UE AMR 코덱의 동작을 시뮬레이션 하였다.

V. 결론

본 논문에서는 Teak-Lite DSP 코어를 사용한 UE AMR 코덱 소프트웨어와 하드웨어 개발을 논하였다. 구현된 AMR 코덱의 프로그램 메모리 크기는 20 K-word 이며 데이터 메모리 사용량은 20 K-word 정도이며 31 MIPS 에서 21 MIPS 정도의 복잡도를 가진다. 실시간 구현을 위한 효율적인 소프트웨어 방법을 언급하였으며, UE AMR 코덱 보드의 개발에 관하여도 논하였다.

또한, UE AMR 코덱의 자체 검증 방법에 대하여 논하였다. AMR 코덱은 test sequence와 자체 테스트 시스템을 사용하여 소프트웨어와 하드웨어를 모두 검증하였다. 자체 검증 시험과 ETRI 비동기 IMT-2000 시스템에서 연동 시험을 통하여 개발한 AMR 코덱의 기능과 성능을 확인하였다.

References

- [1] 3GPP, 3G TS 26.090 : "AMR Speech Codec; Transcoding function".
- [2] 3GPP, 3G TS 26.094 : "AMR Speech Codec; Voice Activity Detection (VAD)".
- [3] 3GPP, 3G TS 26.094 : "AMR Speech Codec; Comport Noise Aspects".
- [4] 3GPP, 3G TS 26.093 : "AMR Speech Codec; Source Controlled Rate operation".
- [5] 3GPP, 3G TS 26.094 : "AMR Speech Codec; Error Concealment of Lost Frames".
- [6] 3GPP, 3G TS 26.073 : "AMR Speech Codec; ANSI-C code".
- [7] 3GPP, 3G TS 26.074 : "AMR Speech Codec; Test sequences".
- [8] B. Yoon, J. Kim, W. Lee, S. Jang, S. Choi and M. Lim, "Fixed Point Implementation of the QCELP Speech Coder," ETRI Journal, volume 19, number 3, pp. 242-258, Oct. 1997.