

[23-T12]

## Rf-magnetron 스퍼터링 법을 이용한 MOS 게이트용 HfO<sub>2</sub>/Hf-silicate 박막의 증착 및 특성 분석

이헌정, 배근학, 정동근, 강혁수\*, 노용한\*, 양철웅\*\*

성균관대학교 물리학과, \*성균관대학교 전기전자컴퓨터공학부, \*\*성균관대학교 금속재료공학부

현재 MOS 소자의 게이트 산화막으로 이용되는 SiO<sub>2</sub>는 소자의 크기가 작아짐에 따라 그 두께가 점점 감소하고 있다. 이에 따라 직접 터널링에 의한 누설전류 등의 문제점이 야기되고 있으며 이를 해결하기 위하여 SiO<sub>2</sub>를 CeO<sub>2</sub>, Ta<sub>2</sub>O<sub>5</sub>, TiO<sub>2</sub>, HfO<sub>2</sub>, 그리고 ZrO<sub>2</sub> 등의 고유전체 물질로 대체하려는 연구가 진행되고 있다. 이 중에서 HfO<sub>2</sub>는 높은 유전상수, 상대적으로 큰 밴드갭, 그리고 높은 생성열을 가지며 실리콘과의 접착에 있어서 열역학적으로 안정한 물질이다. 그러나 HfO<sub>2</sub> 박막은 저온에서 다결정 성장으로 인한 누설전류의 경로를 가질 수 있으므로, 실리콘과의 접착에 있어 열역학적으로 안정할 뿐 아니라 고온에서도 비정질상태를 유지하는 Hf-silicate를 중간층으로 이용하면 누설전류특성을 향상시킬 수 있으리라 기대된다. 본 실험에서는 HfO<sub>2</sub>를 증착하기 전에 금속 Hf을 미리 증착하고 이를 열처리하는 방법으로 Hf-silicate를 형성하여 HfO<sub>2</sub>/Hf-silicate/Si 구조를 제작하고 그 특성을 연구하였다.

Rf-magnetron 스퍼터링 방법을 사용하여 n형 실리콘 기판위에 Hf를 증착한 후 산소분위기에서 HfO<sub>2</sub>를 증착하여 HfO<sub>2</sub>/Hf/Si 구조를 만들었다. 증착된 최종막의 두께는 대략 7nm 였으며, 500도, N<sub>2</sub> 분위기에서 열처리 과정을 수행하여 특성 변화를 살펴보았다. HfO<sub>2</sub>와 실리콘 사이의 계면 영역을 살펴보기 위하여 transmission electron microscopy (TEM)와 Auger electron spectroscopy (AES)를 이용하였다. Capacitance-voltage (C-V)와 current-voltage (I-V) 측정을 하여 박막의 축전용량과 누설전류 특성 등의 전기적 특성을 관찰하였다.

Si 기판과 HfO<sub>2</sub> 막 사이의 Hf 금속을 증착한 부분이 비정질 상태의 Hf-silicate 층으로 형성되었음을 AES와 TEM 분석을 통하여 확인하였다. SiO<sub>2</sub> 환산두께 (EOT) 가 열처리 전에 2.70 nm에서 열처리 후 2.23 nm 로 감소하였으며, 열처리 전 2.7V (flat band voltage (0.2V) + 2.5V)에서  $1.92 \times 10^{-6} \text{A/cm}^2$ 의 누설전류 밀도를 보이다가 열처리 후 2.4V(flat band voltage(-0.1V)+2.5V)에서  $1.88 \times 10^{-7} \text{A/cm}^2$ 의 누설전류 밀도 특성을 보였다. 열처리를 통한 HfO<sub>2</sub> 층 및 Hf-silicate 층의 특성 개선이 이루어져 EOT의 감소와 누설전류의 개선을 보인 것으로 사료된다.