

[23-T29]

UHV-CVD와 UHV-ECRCVD를 이용한 게이트용 다결정 SiGe 박막 증착에 관한 연구

박진원, 임승현, 여환국, 이흥로, 윤의준, 이종호*
서울대학교 재료공학부 및 서울대학교 반도체 공동연구소
* 원광대학교 전기전자 및 정보공학부

CMOS 소자에서 게이트 전극물질로 기존에 사용해 왔던 다결정 Si막을 대신해 다결정 SiGe 막을 사용하려는 연구가 활발히 진행되고 있다. SiGe의 경우 Si에 비해서 게이트 공핍효과 (gate depletion effect)를 줄일 수 있고, 게이트 내의 붕소 침입 (boron penetration)을 방지하는 잇점이 있다. 하지만, 산화막위에 SiGe막이 바로 성장시킬 수 없는 문제점으로 인해서 다결정 SiGe 박막 증착 전에 수십~100Å의 얇은 실리콘층을 선증착한 후 SiGe을 증착시키는 방법이 많이 사용되어져 왔으나, 이 경우 SiGe게이트 전극의 일함수를 변화시켜 전기적 특성에 악영향을 줄 소지가 있다.

본 실험에서는 UHV-CVD (Ultrahigh Vacuum Chemical Vapor Deposition)와 UHV-ECRCVD (Ultrahigh Vacuum Electron Cyclotron Resonance Chemical Vapor Deposition)장비를 사용하여, 다결정 SiGe막을 성장하였다. 붕소 (boron) 도핑된 10~20 Ωcm의 비저항을 갖는 (100) Si 웨이퍼에 1000 Å의 열산화막을 성장시켜 기판으로 사용하였으며, 120 °C로 가열한 4H₂SO₄:H₂O₂ 용액에서 *ex-situ* 세정화 공정 후 초고진공 장비에 장착하였다. 이후 증착 온도까지 온도를 올린 후 SiH₄과 수소에 5% 희석된 GeH₄를 흘려주어 SiGe 다결정막을 성장하였다. 증착된 다결정막은 TEM (Transmission Electron Microscopy)과 SEM (Scanning Electron Microscopy)을 사용하여 결정성을 평가하였다. 다결정막 내의 Ge조성은 RBS (Rutherford Backscattering Spectrometry)를 사용해서 정량화하였다.

UHV-CVD로 증착시킬 경우 16%의 Ge 조성에서는 500도에서 600도의 온도사이에서 2차원적인 연속적인 다결정 SiGe 박막을 성장시킬 수 있었으나, Ge의 조성이 40%로 증가할 경우 550도 이상의 온도에서는 3차원적인 불연속적인 박막이 증착되었다. Ge의 조성이 60%로 증가할 경우에는 500도 이상의 온도에서 3차원적인 불연속적인 박막이 성장되었다. 이러한 현상은 Ge이 산화막의 산소와 반응해 GeO를 형성해 표면에서 식각되어 떨어져 나가서 표면의 핵생성이 억제되고 다결정막의 2차원적인 성장을 방해하기 때문이다. 불연속적인 박막이

증착된 조건인 550도의 증착온도, Ge 조성 40%에서 박막 성장직전에 GeH_4 가스를 5분간 흘려준 후 박막을 증착시킬 경우 2차원적인 형태로 박막 표면 양상이 변화하였다. GeH_4 로 선행 표면 처리를 한 후에 다결정 SiGe 막을 성장시킬 경우, 표면 양상이 개선되는 것은 500 °C와 600 °C의 온도에서도 확인할 수 있었다. 박막 성장 전에 GeH_4 만으로 먼저 표면처리를 할 경우 GeO 의 형태로 산소를 탈착시키면서 산화막 표면에 산소 결핍된 Si bond들이 많이 드러나고 이곳이 이후의 박막 성장 단계에서 핵생성을 용이하게 하는 자리로 제공되어 초기 성장시 많은 핵생성으로 인해 2차원적인 박막 성장이 가능하게 되는 것이다. 이와 같은 GeH_4 의 선행 표면 처리 후 산화막 표면을 XPS와 AES로 관찰한 결과 Ge막은 증착되지 않았다. UHV-ECRCVD를 이용할 경우 3차원적인 박막성장을 억제할 수는 없었지만, 플라즈마에 의한 표면 핵생성 촉진효과로 인해 UHV-CVD에 비해서 더 높은 Ge조성과 고온까지 2차원적인 박막성장이 가능하였다.