

휴대용 배터리 구동 시스템을 위한 8V-12V 내장형 CMOS DC-DC 컨버터

오원석, 이승은, 이성철, 박진, 최중찬
전자부품연구원 시스템 IC연구센터

The Embedded 8V-to-12V CMOS DC-DC Converter for a Mobile Battery-Powered System

Won-Seok Oh, Seung-Eun Lee, Sung-Chul Lee, Jin Park, Jong-Chan Choi
System IC Research Center, Korea Electronics Technology Institute

Abstract - In this paper, we describe a CMOS DC-DC converter with a variable output voltage(8-12V @100mA) for a portable battery-operated system applications. The proposed DC-DC converter is used along with a Pulse-Frequency Modulation (PFM) method and consists of a reference circuit, a feedback resistor, a controller, and an internal oscillator. The integrated DC-DC converter with two external passive components(L,C) has been designed and fabricated on a 0.6 μ m 2-poly, 3-metal CMOS process and could be applied to the Personal Digital Assistants(PDA), Cellular Phone, Laptop Computer, etc.

발생기 (Reference circuit), 오실레이터 (Oscillator), 컨트롤러 (Controller) 등으로 구성되는 DC-DC 컨버터에는 공급전원으로부터 원하는 전압전압을 만들어 내기 위하여 스위치 M1을 on/off 시키면서 부스팅(boosting)하는 전류모드 충전방식이 사용되었다. 구동원리를 살펴보면 다음과 같다. 스위치 M1이 오랫동안 off 되어 있다고 가정하면 출력전압 Vout은 Vdd의 레벨에 머물러 있게된다. 이후 M1이 turn-on 되면 Lext로 부터 Cext에 전하가 충전되고, Vout은 순간적으로 Vdd보다 높은 전위를 갖게 된다. 이때 다이오드 M2는 Cext로부터 전하가 방전되는 것을 막아 출력단의 전위를 유지 할 수 있게 해준다. 이와 같은 과정으로 Lext에 저장되었던 에너지가 출력단의 Cext로 전달된다.

1. 서 론

최근 공정 기술의 발달로 인하여 과거 5V이상의 전압 전압에서 동작이 이루어지던 칩들이 3.3V 또는 그 이하의 전압전압에서도 동작이 가능하게 되었다. 이에 저전압과 고전압의 구동전원을 사용하는 시스템을 하나의 칩으로 구현하기 위해서 여러 개의 전압전압을 발생시킬 수 있는 전력변환기를 칩 내부에 적용하는 것이 불가피하게 되었다. 이러한 요구를 충족시키기 위해 DC-DC 컨버터에 대한 연구가 활발히 진행되고있다. 본지에서 기술한 DC-DC 컨버터는 임의의 직류전원을 부하가 요구하는 형태의 직류전원으로 변환시키는 전력변환기로써, 3.3V의 입력전원으로 시스템에서 요구하는 구동전원을 가변적으로 출력할 수 있도록 설계되었다. 또한 출력전원의 조절은 외부 피드백 저항과 내부 비교기에 의하여 가능하다.

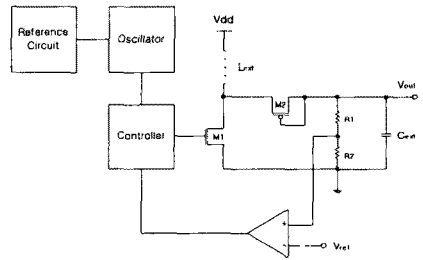


그림 1. DC-DC 컨버터의 블럭도
Fig. 1. Block diagram of DC-DC converter

이러한 DC-DC 컨버터에는 크게 Pulse-Width Modulation(PWM) 방식을 이용한 방법과 Pulse-Frequency Modulation(PFM) 방법으로 분류 할 수 있다. 대용량 전류 드라이빙 능력을 필요로 하는 시스템에는 주로 PWM 방법을 사용하며, 소형 저전압, 저전력 소모가 요구되는 시스템에서는 주로 PFM 방법이 사용된다. 본 지에서는 PFM 방법을 사용한 DC-DC 컨버터를 0.6 μ m 2-poly, 3-metal CMOS 공정을 이용하여 설계하였으며, 외부소자는 한 개씩의 L, C만을 사용하였다. 설계된 DC-DC 컨버터는 휴대용 배터리 전원을 이용하는 PDA(personal digital assistants), 셀룰러 폰, 랩탑 컴퓨터, 카메라 레코더 등 저전력, 소형시스템의 패널 드라이버 IC에 적용 가능하다. 특히, 본지에서는 LCD나 유기EL의 패널 드라이버 IC에 광범위하게 사용되는 8V-12V의 출력전압을 얻을 수 있는 DC-DC 컨버터를 설계하였다.

출력전압을 일정하게 유지하기 위하여 출력단에 연결된 전압분배 저항, R1과 R2에 의해 분배된 출력전압이 비교기에 인가되어 기준전압 Vref와 비교가 이루어진다. 분배된 전압이 Vref보다 낮아지면, 비교기와 controller, M1으로 이루어지는 귀환루프에 의해 M1이 on/off 하여 Vout을 상승시킨다. 또한 분배된 출력전압이 Vref보다 높아지면 M1은 off 상태를 유지하여 Vout의 상승을 막는다. 위와 같은 방식을 펄스 주파수 변조 PFM 방식이라 하며, M1을 구동하는 클럭이 0.85의 duty-ratio가 되도록 설계하였다.

그림 1에서 외부 소자인 L과 C의 값은 오실레이터의 발생 주파수와 전류 드라이빙 능력을 고려하여 결정되어야 한다. 출력전압 12V에서 드라이빙 할 수 있는 전류량 Iout을 100mA라고 하면 식 2-1에 의하여 L값을 결정할 수 있다.

$$L < (n \cdot V_{dd}^2 \cdot t_{on}) / (V_{out} \cdot I_{out}) \quad \text{식 2-1}$$

$$L < 12.7 \mu\text{H}$$

여기서, n는 컨버터의 효율이고, t_{on}은 한 주기 동안 스위칭 트랜지스터 M1의 turn-on 시간이다.

출력전압을 입력전압 이상으로 부스팅하기 위하여 duty-ratio, D와 전압전달비 G_v의 관계를 알아보면 식 2-2와 같다.

$$G_v = \frac{V_o}{V_i} = \frac{1}{(1-D)} \quad \text{식 2-2}$$

2. DC-DC 컨버터

3.3V의 공급전압으로부터 8V-12V의 가변적인 전원을 공급 할 수 있는 DC-DC 컨버터를 그림 1에 보였다. 기준전압

즉, 부스터의 전압 전달비 G_V 는 D가 0일 때 최소인 1이 되며, 1일 때 최대인 무한대의 값이 된다. 따라서 식 2-1에서 컨버터의 출력전압 v_o 는 D를 0에서 1까지 변경시킴으로써 입력전압 이상으로 제어할 수 있다. 그림 2는 D=0.5일 때 부스터의 모의실험결과이다.

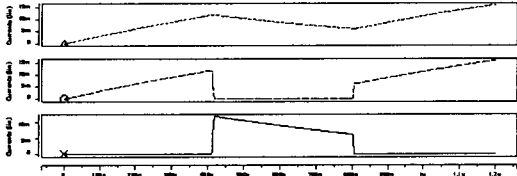


그림 2. Vout, 스위치 M1, 다이오드 M2의 동작
Fig 2. Operations of M1 switch and M2 diode

2.1 Clock Generator

내부 클럭은 슈미트트리거와 전류원을 이용한 VCO를 사용하여 구현하였으며 최대 출력 주파수 f_{osc} 는 500KHz로 설계하였다. 캐패시터, C1의 크기와 pbias 및 nbias에 의해서 변화되는 M10과 M7에 흐르는 전류에 의하여 출력 주파수가 결정되며, 이를 식 2-3에 나타내었다.

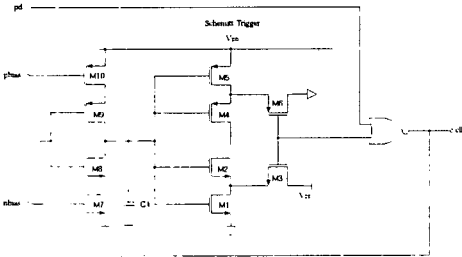


그림 3. 클럭 발생기
Fig 3. Clock Generator

$$f_{osc} = \frac{1}{t_1 + t_2}$$

$$t_1 = C_1 \frac{V_{SPH} - V_{SPL}}{I_{M10}} \quad \text{식 2-3}$$

$$t_2 = C_1 \frac{V_{SPH} - V_{SPL}}{I_{M7}}$$

여기서, V_{SPH} 는 Schmitt-trigger의 출력이 high에서 low가 되게 하기 위한 Schmitt-trigger의 입력 전압 값이고, V_{SPL} 는 출력이 high에서 low가 되게 하기 위한 입력 전압 값이다.

2.2 Bitrate Generator

Bitrate Generator는 Flip-Flop과 카운터 등으로 구성되며, 클럭 발생기로부터 DC-DC 컨버터의 스위칭 트랜지스터(그림 1의 M1)에 필요한 0.875의 duty-ratio를 갖는 클럭을 만들어 준다. 즉, 카운터를 사용하여 클럭 발생기 출력의 8주기 번째 클럭 만을 추출하여 스위칭 트랜지스터의 클럭으로 사용하도록 하였다. 따라서 bitrate는 FC/8이 된다.

2.3 기준전압 발생기

설계된 기준전압 발생회로를 그림 4에 나타내었다. 제안된 기준전압 발생 회로는 열전압 V_t 에 비례하는 전류를 발생해 주는 회로(R_1, M_1, M_2, M_3, M_4)와 이 전류를 이용하여 열전압

V_t 에 비례하는 전압을 발생해 주는 회로(M_8, R_2), 문턱전압 V_T 에 비례하는 전압을 발생해 주는 회로(M_5, M_6, M_7), 그리고 이 두 전압을 더해주는 합(summing)회로(M_9, M_{10})로 구성되어 있다. 본 연구에서는 좀 더 정확한 전류 복사를 위해 cascode 형태의 전류 거울 회로를 사용하였다.

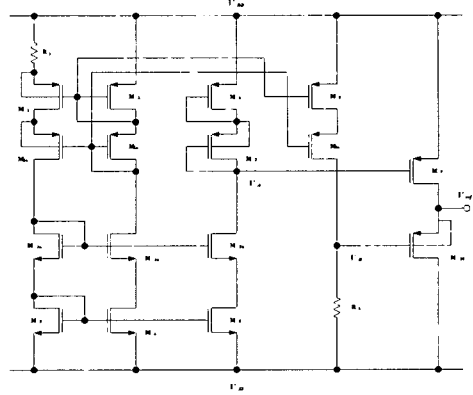


그림 4. 제안된 기준전압 발생 회로
Fig 4. Proposed voltage reference circuit

열전압에 비례하는 전류는 다음의 식 2-4 이고,

$$I_1 = I_2 = \frac{n}{R_1} \ln\left(\frac{Z_1}{Z_2}\right) V_t \quad \text{식 2-4}$$

이를 이용해 식 2-5

$$V_B = R_2 I_8 = n \frac{R_2}{R_1} \frac{Z_8}{Z_2} \ln\left(\frac{Z_1}{Z_2}\right) V_t \quad \text{식 2-5}$$

의 열전압에 비례하는 전압을 얻는다. 또 다이오드 형태로 직렬 연결된 두 개의 PMOS 트랜지스터 M_6, M_7 로 인해 문턱전압에 비례하는 전압은 식 2-6과 같이 얻는다.

$$V_{DD} - V_A \approx 2|V_{TH}| \quad \text{식 2-6}$$

이 두 전압은 M_9, M_{10} 에 의해 다음 식 2-7과 같이 더해진다.

$$V_{ref} = V_B + \sqrt{\frac{Z_9}{Z_{10}}} (V_{DD} - V_A - |V_{TH}|) + |V_{TH}|$$

$$= n \frac{R_2}{R_1} \frac{Z_8}{Z_2} \ln\left(\frac{Z_1}{Z_2}\right) V_t + \left(1 + \sqrt{\frac{Z_9}{Z_{10}}}\right) |V_{TH}| \quad \text{식 2-7}$$

$$= A V_t + B |V_{TH}|$$

여기서 A와 B가 소자의 크기의 비와 상수로 구성되어 있으므로 A와 B를 조절함으로써 온도에 독립적인 V_{ref} 값을 얻을 수 있다. 제안된 기준전압 발생 회로는 구조가 간단하기 때문에 설계가 용이하고, 넓은 온도 범위와 공급전원 전압 범위에서 안정된 기준전압을 발생한다. 또한 30°C의 온도와 5V의 공급전압에서 전력소모는 89 μ W로 상당히 작기 때문에 저전력 응용 분야에 유용하게 사용될 수 있다.

2.4 히스테리시스 특성을 갖는 비교기

그림 5에 히스테리시스(hysteresis) 특성을 갖는 비교기를 나타내었다. DC-DC 컨버터로부터 생성된 공급전압은 외부 부하의 변화나 구동 배터리의 전력량 감소 등에 의하여 일정한 값을 유지하기가 어렵다. 따라서, 비교기에 SR-latch를 사용하여 히스테리시스 특성을 갖는 비교기를 설계함으로써 공급전원의 변화가 일정 범위 내에서는 디지털 단으로 전달되는 신호를 안정적으로 전달할 수 있다. 즉, DC-DC 컨버터에서 생성된 공급전원의 변화 폭에 대하여 0.25volt의 범위 안에서는 독립적인 PG(power-good) 신호를 얻게된다. 이 신호는 다

지털 단으로 인가되어 DC-DC 컨버터에 의해 만들어진 구동전원이 시스템에 사용 가능하다는 신호를 알려준다.

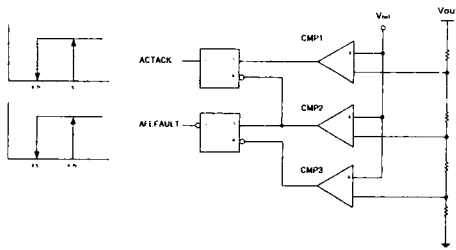


그림 5. 히스테리시스 특성을 갖는 비교기
Fig 5. Comparator with a characteristic of hysteresis

3. 모의실험 결과

설계된 DC-DC 컨버터의 성능을 검증하기 위해 Hspice를 이용하여 모의실험을 하였다. DC-DC 컨버터에서 발생하는 전원전압(Vout)을 그림 6의 (a)에 보였다. 출력전원이 12V까지 상승하기까지 1msec 정도가 걸렸으며, 리플은 100mV였다. 또, 0.875의 duty-ratio인 500KHz의 오실레이터 출력을 (b)에 보였다. 스위치 M1의 입력을 (c)에 보였으며, 이로써 Vout이 12V이상 상승하면 비교기에 의해 파워스위치 M1이 turn-off되고 다시 Vout이 12V이하로 내려가면 turn-on되는 PFM방식이 적용됨을 알 수 있었다. 그리고 비교기에 인가되는 입출력을 (d)와 (e)에 보였다.

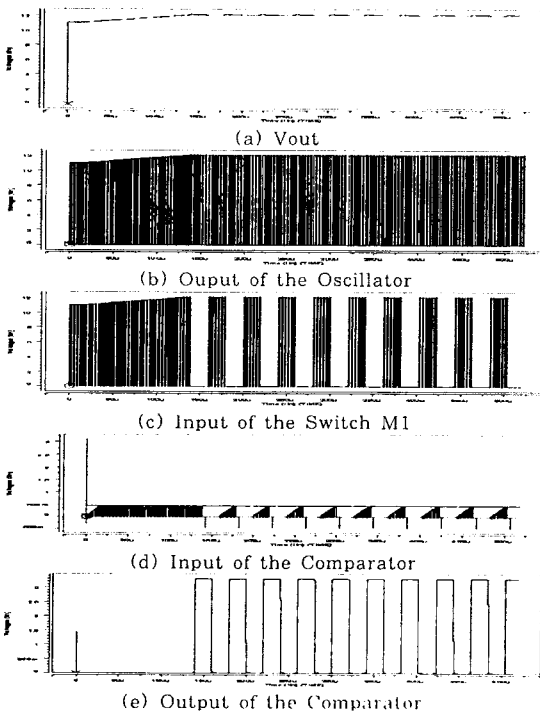


그림 6. 전체 DC-DC converter의 Hspice 모의실험결과
Fig 6. Hspice simulation results for the entire DC-DC converter IC

3. 결 론

본 논문에서는 8V-12V의 가변적인 출력을 갖는 DC-DC 컨버터를 설계하였다. 내부 오실레이터를 설계하여 500KHz의 출력주파수를 갖는 클럭을 사용하였으며, 히스테리시스 특성을 갖는 비교기를 설계하여 공급전원의 변화에 대하여 0.25V의 유동 범위 안에서는 독립적인 PG (power-good) 신호를 얻을 수 있도록 하였다. 또한 온도와 공급전압에 독립적인 기준전압 발생기를 설계하였다. 설계된 회로를 0.6 μ m 2-poly, 3-metal CMOS 공정 변수를 사용하여 Hspice 모의 실험한 결과, 약 1msec의 전압 상승 시간 동안 100mA의 전류 드라이브 능력을 갖는 12V의 출력 전원을 내었다. 효율을 80%이상 유지하기 위하여 트랜지스터의 폭 (width)을 1500 μ m까지 크게 하여 전체 칩 면적의 40%를 차지하였다. 설계된 회로는 현재 IC 제작 중에 있으며, 칩 면적은 1.3mm \times 0.9mm이다. IC 제작이 완료 되면 측정과 이에 따른 회로 수정을 통하여, 향후 유기 EL 디스플레이용 PDA에 응용하여 전원공급용 IC로 사용될 예정이다.

표 1 설계된 DC-DC 컨버터의 특성
Table 1 Features of the designed DC-DC converter

Clock Freq.	500KHz Internal OSC
L	4.7 μ H
Iout	100mA @ 12V
IL	400mA @ 12V
Delta IL	20% under
supply voltage	2.7 ~ 3.3V
Vout	8 ~ 12V
Vout_ripple	100mV _{pp} @ 12V
trise	1msec
Die Size	1300 \times 900 μ m ²
Efficiency	80%
L, C	Off Chip

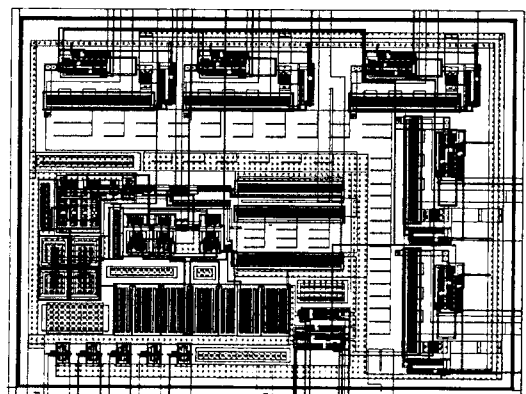


그림 7. 설계된 DC DC 컨버터의 Layout
Fig 7. Layout of the designed DC DC Converter

(참 고 문 헌)

- 1) F. L. Luo, "Six Self-Lift DC-DC Converters, Voltage Lift Technique", *IEEE Trans. Ind. Electron.*, Vol. 48, pp. 1268-1272, Dec. 2001.
- 2) S. F. Lee, W. S. Oh, "Personal Communication System Hand-set with Organic Light Emitting Diode Display", Accepted on The 22nd International Display Research Conference, October, 2002.