

## 부스트 방식 역률개선회로의 설계와 특성분석

김 철 진\*, 장 준 영\*, 김 상 덕\*, 송 요 창\*\*, 윤신용\*\*\*  
한라대학교\*, (주)성신 기술연구소\*\*, 동국대학교\*\*\*

### Analysis of continuous conduction mode boost power-factor-correction circuit

Cherl-Jin Kim\*, Jun-Young Jang\*, Sang-Duck Kim\*, Yo-Chang Song\*\*, Shin-Yong Yoon\*\*\*  
Halla University\*, SungShin Technology Mechatronics Co\*\*, Dongguk University\*\*\*

**Abstract :** Switching power supply are widely used in many industrial field. Power factor improvement and harmonic reduction technique is very important in switching power supply. The power factor correction(PFC) circuit using boost converter used in input of power source is studied in this paper.

It is analyzed distortional situations and harmonics of input currents that presented at continuous conduction mode(CCM) of boost PFC circuit. It is done simulations of harmonics distribution according to load variation by using PSPICE and MATLAB.

From the actual experiment of boost PFC circuit the validity of the analysis is confirmed.

#### 1. 서 론

각종 전자·전기기기는 내부의 전자회로를 구동하기 위해 직류전원을 사용하고 있으며, 교류를 직류로 변환하는 정류회로를 필요로 하고 있다. 정류회로는 대부분이 커패시터 입력방식을 채택하고 있기 때문에 상용전원의 퍼크치 부근의 짧은 기간동안만 정류기가 도통하여 폭이 좁은 펄스성 전류파형을 발생하여 전자기기의 입력역률을 크게 저하시키며, 고조파 발생의 원인이 된다. 그 결과 전압왜곡이 발생하여 전력계통 설비를 비롯해 접속되는 기기의 동작에 악영향을 주는 외에 전력용 커패시터·변압기의 발열, 화재, 이상 음의 발생, 재어기기의 오동작, 또는 수명의 단축 등의 장해현상으로 나타나게 된다.

고조파는 IEC 61000-3-2 등에서 고조파 규제를 엄격히 하고 있으며, 전력선의 경우는 수동 저역필터를 사용해 고조파 성분을 제한해 왔으나 능동 역률 보정이 보다 효과적인 대책이라 할 수 있다. 비선형 부하의 경우는 수동 역률보정 방안으로 제거할 수 없는 전원계통의 전류파형 왜곡현상과 고조파 문제가 존재한다.[1]

이러한 문제점을 해결하는 방법으로서 최근 DC-DC 컨버터를 이용한 역률개선회로가 개발되어서 스위칭 전원의 입력단에 폭넓게 이용되기 시작했다. 본 연구에서는 부스트방식 역률개선회로를 대상으로 입력전류의 고조파 성분 및 왜곡현상을 분석하였으며, 부하변동에 따른 시스템의 과도응답특성을 확인하였다.

#### 2. PFC 회로동작

그림 1에 제시한 부스트방식 역률개선회로의 동작원리는 먼저, 스위치 S가 도통일 때 인덕터 전류에 의하여 인덕터 L에 에너지가 축적되고 다이오드 D는 차단된다.

이때 출력측에서는 출력 필터 C의 전하가 부하저항 R을 통하여 방전된다. 다음에 스위치 S가 차단되면 L에 축적되었던 에너지는 환류다이오드 D를 통하여 출력으로 방출된다.

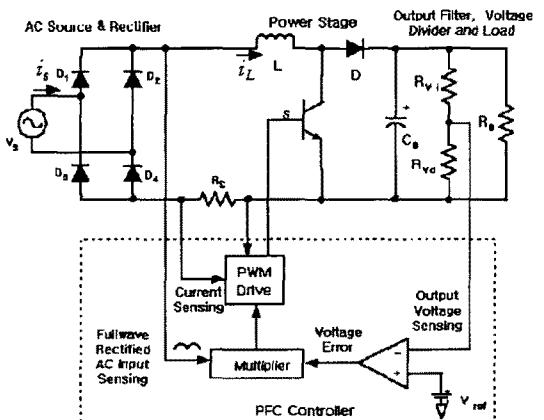


그림 1. 부스트방식 역률개선회로

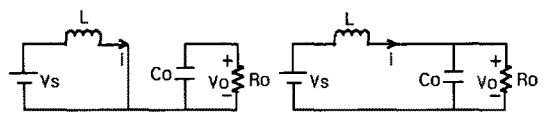


그림 2. 부스트방식 역률개선회로의 등가회로

그림 2는 부스트방식 역률개선회로의 등가회로를 나타내고 있으며, 전압·시간의 평형조건으로부터 다음과 같이 나타낼 수가 있다.

$$V_i \cdot DT_s = (V_o - V_i) \cdot (1 - D)T_s$$

$$V_o = \frac{1}{1 - D} V_i$$

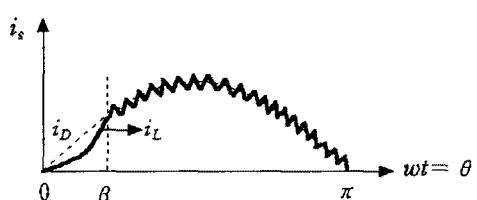


그림 3. CCM boost PFC의 인덕터 전류 파형

그림 3은 CCM boost PFC의 인덕터 전류 파형을 나

타내고 있다. 본 연구에서는 고품질과 비교적 고전력의 응용분야에 폭넓게 사용되는 연속도통모드방식을 채택하였다.

### 3. 모델 해석

본 연구에서 부스트방식 역률개선회로의 입력전압과 전류는 단위 시스템에서 일반적이며, 입력전류의 왜곡현상과 고조파성분을 수식적으로 분석하였다.

전류왜곡의 주요한 원인은 저주파수의 경우 각각 반주기 시작점( $0 < \omega t < \beta$ ) 동안에 입력전압이 0V 근처에 있을 때, 주스위치( $S$ )는 닫혀있으나 실제 전류  $i_L$ 는 기준 전류  $i_D$ 를 추종할 수 없게 되고, 실제 전류는 기준전류에 뒤쳐지는 왜곡현상이 나타난다. 이러한 현상은 인덕터의 크기에 의해서 영향을 받으며, 인덕턴스의 크기가 작은 경우에는 낮은 왜곡현상을 가지나 출력단에 높은 리플 전류가 생기는 문제점이 있다. 반대로 인덕턴스의 크기가 큰 경우 출력단 리플 전류가 적어지지만 높은 왜곡현상이 나타난다. 이러한 문제점은 높은 스위칭주파수에 의해서 최소화 시킬 수 있다.[3] 저주파수의 분석에서 고주파의 리플이 선간필터에 의해서 이미 제거된다고 가정하면 무시할 수 있다. 즉, 입력전압과 입력전류는 다음과 같이 단위(pu) 시스템으로써 정규화된다고 가정하여 해석을 수행할 수 있다.[1]

$$V_{base} = V_s, \quad I_{base} = \frac{V_s}{\omega L}, \quad Z_{base} = \omega L, \quad \omega t = \theta$$

단위 시스템의 이상적인 정현 기준전류는 다음과 같이 표현할 수 있다.

$$i_D = \sqrt{2} I_D \sin \theta, \quad 0 \leq \theta \leq \pi \quad (1)$$

또한, 단위 입력전압과 전류 파형은 다음과 같다.

$$v_s = \sqrt{2} \sin \theta, \quad 0 \leq \theta \leq \pi \quad (2)$$

$$i_s = \sqrt{2}(1 - \cos \theta), \quad 0 \leq \theta \leq \beta \quad (3)$$

$$i_s = \sqrt{2} I_D \sin \theta, \quad \beta \leq \theta \leq \pi \quad (4)$$

그림 3에서의  $\beta$ 값은 순시입력전류를 인가하였을 경우의, 기준전류에 대한 실제전류의 관계를 각  $\beta$ 로 정하였다. 각  $\theta = \beta$ 라고 하면,  $I_D$  및  $\beta$ 는 다음과 같이 나타낼 수 있다.

$$I_D = \frac{1 - \cos \beta}{\sin \beta} = \tan(\frac{\beta}{2}) \quad (5)$$

$$\beta = 2 \cdot \tan^{-1}[I_D] \quad (6)$$

식 (6)의 단위 기준전류의 실효값과  $\beta$ 의 상관관계로부터 최소인덕턴스를 구하기 위해서, 인덕턴스와 인덕터의 전류 리플관계식을 다음과 같이 나타낼 수 있다.

$$L_{min} = \frac{\sqrt{2} V_{s(min)} D}{\Delta I f_s} \quad (\text{단, } D = \frac{V_o - \sqrt{2} V_{s(min)}}{V_o})$$

단위 입력전류는 푸리에 급수로 나타낸 고조파에 의해 다음과 같이 표현할 수 있다.

$$i_s = \sqrt{2} \sum_{n=1}^{\infty} [a_n \sin n\theta + b_n \cos n\theta] \quad (7)$$

입력전류의 기본적인 성분은 아래와 같다. ( $n = \pm 1$ )

$$a_1 = \frac{\tan \frac{\beta}{2}}{\pi} (\pi + \sin \beta - \beta) \quad (8)$$

$$b_1 = \frac{1}{\pi} (\sin \beta - \beta) \quad (9)$$

$n$ 차수의 기수(odd) 고조파 성분은 다음과 같으며,  $n$ 차수는 3보다 크거나 같아야 한다.

$$(n \neq \pm 1, a_{n,even} = 0, b_{n,even} = 0)$$

$$a_{n,odd} = -\frac{2 \tan \frac{\beta}{2}}{\pi} \left[ \frac{\sin[(n-1)\beta]}{2(n-1)} - \frac{\sin[(n+1)\beta]}{2(n+1)} \right] \\ + \frac{2}{\pi} \left[ \frac{\cos[(n-1)\beta] - 1}{2(n-1)} + \frac{\cos[(n+1)\beta] - 1}{2(n+1)} \right] \\ - \frac{2}{n\pi} [\cos(n\beta) - 1] \quad (10)$$

$$b_{n,odd} = -\frac{2 \tan \frac{\beta}{2}}{\pi} \left[ \frac{\cos[(n-1)\beta] - 1}{2(n-1)} \right. \\ \left. - \frac{\cos[(n+1)\beta] - 1}{2(n+1)} \right] \\ - \frac{2}{\pi} \left[ \frac{\sin[(n-1)\beta]}{2(n-1)} + \frac{\sin[(n+1)\beta]}{2(n+1)} \right] \\ + \frac{2}{n\pi} \sin(n\beta) \quad (11)$$

$n$ 차 기수 고조파전류의 단위 실효값과 평균단위 입력전력은 다음과 같다.

$$i_{s,rms} = \sqrt{a_n^2 + b_n^2} \quad (12)$$

$$p_s = \frac{1}{\pi} \int_0^\pi v_i d\theta = \frac{\tan \frac{\beta}{2}}{\pi} (\pi + \sin \beta - \beta) \quad (13)$$

단위 입력전력과  $\beta$ 성이 선형적이라면, 평균단위 입력전력은 다음식과 같이 간략화 할 수 있다.

$$p_s \approx 0.5\beta \quad (14)$$

따라서, 단위 전력과 실제 전력사이의 관계식은 다음과 같이 표현할 수 있다.

$$P_s = V_{base} I_{base} p_s = \frac{V_s^2}{\omega L} p_s \quad (15)$$

역률은 다음식으로 나타낼 수 있으며,  $i_{s,rms}$  및  $v_{s,rms}$ 는 식(17)과 (18)로 나타낼 수 있다.

$$PF = \frac{p_s}{v_{s,rms} i_{s,rms}} \quad (16)$$

$$i_{s,rms} = \sqrt{\frac{2}{\pi} \left[ \frac{3\beta}{2} - 2 \sin \beta + \frac{\sin(2\beta)}{4} + \left( \frac{\pi - \beta}{2} + \frac{\sin(2\beta)}{4} \tan^2 \frac{\beta}{2} \right) \right]} \quad (17)$$

$$v_{s,rms} = 1 \quad (18)$$

또한, 전고조파왜곡을 THD(Total Harmonic Distortion)라 할 때 역률과 고조파의 상관관계는 다음식으로 간략화 할 수 있다.

$$PF = \frac{1}{\sqrt{1 + \left( \frac{THD}{100} \right)^2}}$$

$$THD = \frac{\sqrt{I_2^2 + I_3^2 + I_4^2 + \dots}}{I_1} = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \times 100\% \quad (\text{단, } I_n \text{은 입력전류의 } n \text{차 고조파 성분의 실효값})$$

그림 4는 표1의 파라미터를 참고로 하여, 그림 1에 제시한 부스트방식 역률개선회로의 등가회로를 구현하여 시뮬레이션을 수행한 입력전압 및 입력전류의 파형이다. 펄스전압원을 사용하여 듀티비 0.5의 개루프상태에서 시뮬레이션을 수행하였다.

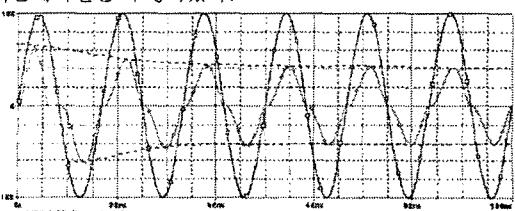


그림 4. 입력전압 및 입력전류의 시뮬레이션 파형

그림 5는 CCM boost PFC의 역률개선전과 개선후의 고조파 비교 파형을 제시하고 있으며, Pspice를 이용하여 푸리에 해석된 data를 적용하여 시뮬레이션을 수행하였다.

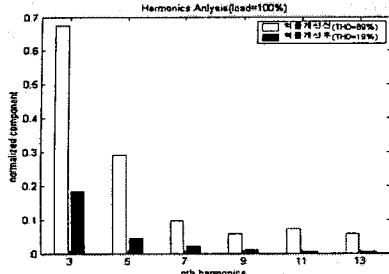


그림 5. 역률개선전과 개선후의 고조파 분석

#### 4. 실험 결과 및 고찰

실험을 위하여, 그림 1에 제시한 연속도통모드 부스트 역률개선회로를 기본으로 회로를 설계·제작하였으며, 제작한 부스트 방식 역률개선회로의 기본 설계 사양을 다음의 표 1에 제시한다.

표 1. 부스트 방식 역률개선회로의 파라미터

입력전압(V <sub>i</sub> )	110/220[V]
출력전압(V <sub>o</sub> )	300[V]
입력전원 주파수(f)	60[Hz]
스위칭 주파수(fs)	100[KHz]
평활용 커파시터(Co)	1500[uF]
인덕턴스(L)	1[mH]
부하(load)	2A
스위치소자(S)	V <sub>CES</sub> =600V, I <sub>C</sub> =20A
한류다이오드(Df)	V <sub>R</sub> =600V, I <sub>F(AV)</sub> =15A

다음의 그림 6은 본 연구에서 설계 및 제작한 부스트 방식 역률개선회로의 입력전압 및 입력전류 파형을 나타내고 있다.

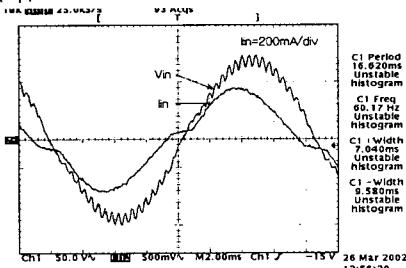


그림 6. 입력전압 및 입력전류파형

그림 7은 실험장비 Digital Oscilloscope를 사용하여 부스트방식 역률개선회로의 입력전류의 고조파를 측정한 결과이다.

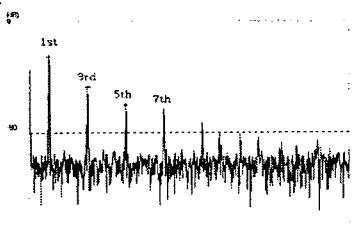


그림 7. 역률개선후의 입력전류에 따른 고조파 분석

그림 8은 부하변동에 따른 과도응답을 나타낸 것으로 부하를 2A에서 3A로 변동하였을 경우의 응답속도는 약 50[ms]가 소요되었고, 응답속도 이후에도 일정한 출력전압을 유지하였다.

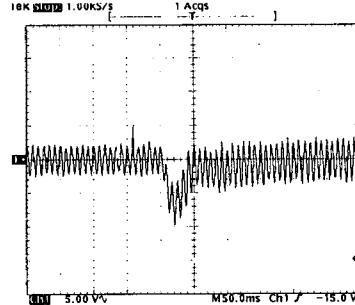


그림 8. 부하변동(2A→3A)에 따른 과도응답

#### 5. 결 론

연속도통모드 부스트 방식의 역률개선회로를 대상으로 입력전류의 고조파 성분 및 왜곡현상을 수식적으로 유도하였으며, 분석의 타당성을 확인하기 위하여 PSPICE와 MATLAB을 이용하여 시뮬레이션을 수행하였다. 또한 설계·제작한 부스트 방식 역률개선회로의 부하변동에 따른 과도응답특성을 확인하였다.

제작한 부스트 방식 역률개선회로의 실험을 통하여 입력전류의 3고조파 성분은 약 73%, 5고조파 성분은 84%정도가 저감 되었고, 전고조파왜곡은 70%로 저감 되었다. 또한, 부하를 2A에서 3A로 증가시켰을 경우의 응답속도는 약 50[ms]가 소요 되었고, 응답속도 이후에도 일정한 출력전압을 유지하였다.

향후, 고조파 성분을 최소화 시킬수 있는 최적의  $\beta$ 값을 설정하기 위한 하드웨어의 설계 방안을 제시함으로써 고품질의 전원공급장치의 입력단에 폭넓게 응용될 것으로 기대된다.

#### (참 고 문 헌)

- [1] C.-S.Lin, T.-M.Chen and C.-L.Chen, "Analysis of low frequency harmonics for continuous conduction mode boost power factor correction", IEE Proc.-Electr. Power Appl. vol. 148, No. 2, March 2001.
- [2] John C. Salmon, "Techniques for Minimizing the Input Current Distortion of Current-Controlled Single-Phase Boost Rectifiers", IEEE Transactions On. Power Electronics, Vol. 8, No. 4, pp. 509-520, October. 1993.
- [3] PHILIP C. TODD, "UC3854 Controlled Power Factor Correction Circuit Design", Unitrode Application Note, U134, pp. 3-269~3-289.
- [4] Bill Andreyak, "UC3854A and UC3854B Advanced Power Factor Correction Control ICs", UNITRODE, Design Note DN-44, pp. 1-4.
- [5] High Power Factor Preregulator, Unitrode, Data Sheet pp. 1-9.
- [6] 김철진 외, "전력전자시스템 이론과 설계" pp.238-246, 550-558, 2002. 2.
- [7] SEBASTIAN. J. JAUREGUIZAR. M. UCEDA. J, "An overview of power factor correction in single-phase off-line power supply system", Proceeding of the IEEE Industrial Electronics conference, pp. 1688-1693, 1994.