

단일 전력단으로 구성된 Active-clamp E급 고주파 공진 인버터

강 진욱, 원 재선, 김 동희, 노 채균, 심 광열\*, 이 봉섭\*\*  
 영남대학교, 울산과학대학\*, 삼척대학교\*\*

Active-clamp Class-E High Frequency Resonant Inverter with Single-st

Jin-Wook Kang, Jae-Sun Won, Dong-Hee Kim, Chae-Gyun Ro, Kwang-Yeal Sim\*, Bong-Sub Le  
 Yeungnam Univ., Ulsan College\*, Samchock National Univ.\*\*

Abstract - This paper presents Active-clamp Class-E high frequency resonant inverter with single-stage. The proposed circuit is integrated Active-class-E circuit to boost converter with the function of power factor correction. Boost converter is operated in positive and negative half cycle respectively at frequency(60Hz), operating in Discontinuous Conduction Mode(DCM) of boost converter performs high power factor. By adding active-clamp circuit in Class-E inverter, main switch of inverter part is operated only ZVS(Zero Voltage Switch), but also reduce switching voltage stress of main switch. Simulation result using Psim4.1 show that the proposed inverter will be able to be practical used as a power supply in various fields are in heating applications, DC-DC converter etc.

1. 서 론

IEC-1000-3-2와 같은 고조파에 대한 국제 규제의 강화로 인해 고조파 저감과 역률보상회로(Power Factor Correction: PFC)에 대한 관심이 증가하여 고주파 전력변환장치의 입력단에 단위 역률 보상회로의 사용이 일반화되고 있다.<sup>[1]</sup> 일반적으로, 고주파 인버터의 DC 링크단에 리플을 줄이기 위해 DC 링크 앞단에 브리지 정류기를 사용하여 입력단의 전원으로 사용한다.<sup>[2][3]</sup> 그러나, 정류회로의 낮은 역률과 심각한 고조파 왜곡을 발생하는 높은 입력전류로 인해 브리지 정류기를 그대로 사용하기에는 많은 문제점이 있다. 일반적인 역률개선용 회로는 두개의 전력 처리단으로 구성됨으로 부품의 소자가 증가하여, 가격이 상승하고 신뢰성이 떨어지는 문제점등이 있다.<sup>[3]</sup> 이런 단점들을 해결하기 위해 역률개선용 컨버터와 고주파 공진 인버터에 각각 사용되는 스위칭소자를 하나의 스위칭소자를 줄일 수 있는 단일전력단의 고 역률 회로로 만들 수 있다.

기존의 E급 고주파 전력변환장치는 공진 주파수 이하에서 동작함으로써, 주 스위칭 소자의 영전압 스위칭을 이루어, 스위칭 손실을 저감할 수 있고 또한, 턴 오프 시 발생하는 손실은 공진현상을 이용하여 현저히 감소시킬 수 있으나, 주 스위칭에 상당한 전압 스트레스를 인가하게 된다.<sup>[4]</sup> 제안회로는 역률개선용 부스트 컨버터와 E급 고주파 인버터에서 독립적으로 사용하였던 스위칭 소자를 단일 스위칭 소자로 사용하여 회로구성이 간단하고 부스트 컨버터회로를 불연속모드(Discontinuous Conduction Mode: DCM)로 동작시킴으로 역률개선 및 저 비용의 장점이 있고, 또한, 기존의 E급 고주파 인버터가 가지는 공진현상에 대한 전압스트레스를 줄이기 위해 보조 스위칭 소자와 클램프 커패시터로 구성된 Active-clamp 회로를 추가하여 주 스위칭의 공진현상에 의한 전압 스트레스를 일정전압 이하로 제한하여 감소시킬 뿐 만 아니라, Active-clamp E급 고주파 인버터를 공진주파수 이하에서 동작함으로써 영전압 스위칭(Zero-Voltage-Switching)

을 실현할 수 있다.

2. 본 문

2.1 회로 구성

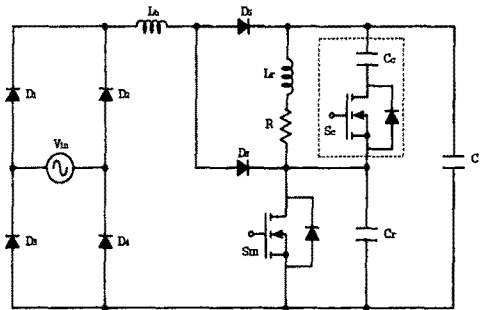


그림 1. 단일 전력단으로 구성된 Active-clamp E급 고주파 공진 인버터

그림 1은 본 연구에서 나타낸 단일 전력단으로 구성된 새로운 고 역률을 갖는 Active-clamp E급 고주파 공진 인버터를 나타내고 있다. 제안한 회로는 역률개선용 회로와 Active-clamp E급 고주파 공진 인버터로 구성된 단일 전력단으로써, 역률 개선용 부스트 컨버터의 스위칭 소자와 E급 공진 스위칭 소자를 하나로 사용함으로써, 회로구성이 간단해진다. Active-clamp E급 스위칭 소자와 역률 개선 스위칭 소자를 하나의 스위칭 소자로 사용하여, 불연속모드로 동작이 가능하며, 기존의 E급 인버터가 가지는 단점들을 보조회로를 사용함으로써, 주 스위칭에 전압 스트레스를 일정 전압이하로 제한 할 수 있는 장점이 있다.

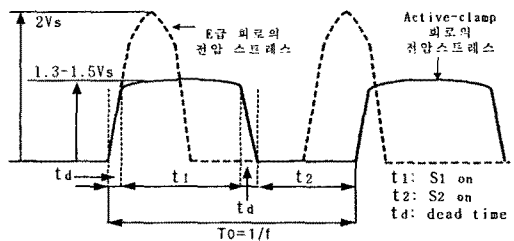


그림 2. E급 회로의 주 스위칭 전압과 보조회로 추가시 주 스위칭 전압

그림 2는 E급 회로의 주 스위칭 전압과 보조회로를 추가시 주 스위칭 전압을 비교하여 나타내었다. DC link 공진 인버터단에 보조스위칭 장치를 추가함으로써, E급 스위칭의 2Vs배의 전압 스트레스를 1.3 - 1.5 Vs배로 전압 스트레스를 줄일 수 있다.<sup>[5]</sup> 일반적인 E급 스위칭에 걸

리는 주 스위치의 전압 스트레스( $V_s$ )는

$$V_s = \frac{(E_d \cdot T_{on})}{\sqrt{L_r \cdot C_r}} (V)$$

식에 의해서 전압스트레스가 상승하게 되지만, Active-clamp E급 회로에서는 보조회로( $S_c, C_c$ )를 추가함으로써, 주 스위치의 전압스트레스( $V_{sm}$ )는 다음과 같다.

$$V_{s*} = \frac{(E_d \cdot T_{on})}{\sqrt{L_r \cdot (C_r + C_c)}} (V)$$

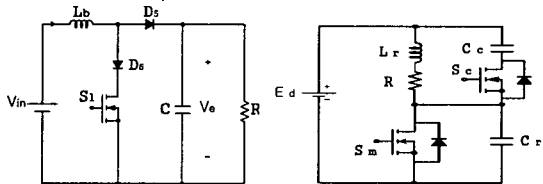
가 된다. 위 식에서 알수있듯이 보조커패시터( $C_c$ )의 추가로 인해서  $V_{sm}$ 의 전압스트레스가 현저하게 줄어드는 것을 알수있으며,  $C_c$ 로 인한 주 스위치( $S_m$ )의 전압이 일정할 클램프 레벨이 되었을 때, 보조 스위치( $S_c$ )의 역병렬 다이오드가 동작하게 되어, 나머지 공진 에너지가  $C_c$ 로 전달하게 되어  $S_m$ 의 전압을 제한하게 한다.<sup>[5]</sup>

## 2.2 회로 해석

그림 1의 회로는 그림3과 같이 간단한 2개의 독립된 등가회로로 볼 수 있다. 그림 3의 (a)그림은 전원전압의 정(+)-부(-)의 파형에 따른 부스터 컨버터이고, (b)그림은 총 6개로 동작하는 Active-clamp E급 공진 인버터이다. 그림 4은 각 모드에서 동작하는 이론 파형을 나타내었고, 그림에서는 전압, 전류, 구동신호, 그리고, 부스터 컨버터가 DCM로 동작하는 이론 파형을 보여주고 있다. 또한,  $V_{sm}$ 의 전압 파형에서는 클램프 전압이 나타나는 것을 알 수 있으며, ZVS동작이 이루어지고 있음을 나타내고 있다.

정상상태시의 회로해석을 위해 아래와 같은 조건으로 가정한다.

1. 모든 소자는 이상적으로 생각한다.
2. MOSFET's  $S_m$  과  $S_c$ 는 듀티비 0.5로 동작하며, 주파수는 고정되어 있다.
3. 커패시터  $C_d$ 는 전압원으로 고려할 정도로 충분히 큰 용량을 가지며, 회로 해석시에는  $E_d$ 로 본다.



(a)부스터컨버터 (b) Active-clamp E급 인버터  
그림 3. 제안된 회로의 등가회로

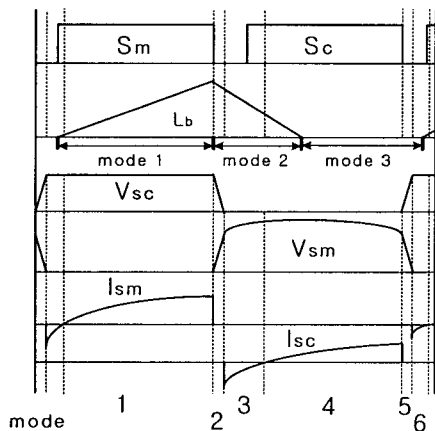


그림 4. 신호에 따른 이론 파형

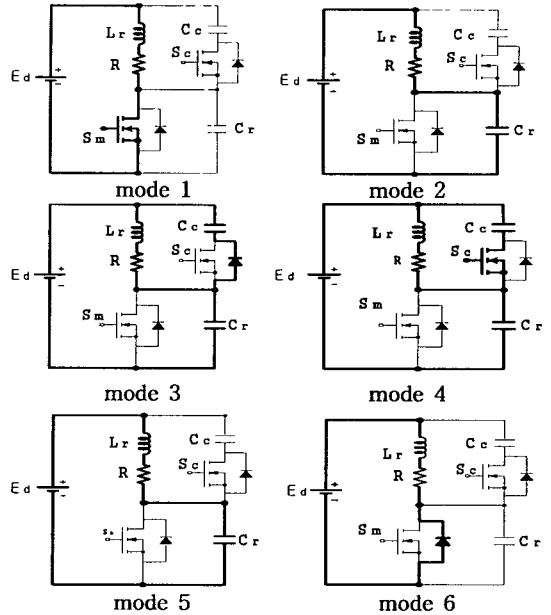


그림 5. 각 부의 동작모드

### (1) 부스터 컨버터의 동작 모드

**mode 1** :  $S_m$ 이  $T_{on}$ 시 입력전원  $V_{in}$ 이 인덕터( $L_b$ )로 흐르기 시작하고,  $L_b$ 의 에너지 축적이 시작된다. 이 때, 인덕터 전류( $I_{Lb}$ )는 선형적으로 서서히 증가하기 시작한다.

**mode 2** :  $S_m$ 이  $T_{on}$ 후  $T_{off}$ 되면, 축적된 에너지는  $D_s$ 를 통하여 인덕터 전류( $I_{Lb}$ )가 0으로 감소하기 시작하고, 에너지  $C$ 로 충전된다.

**mode 3** :  $I_{Lb}$ 가 0 이된후  $C$ 에 충전된 에너지는 부하로 방전하기 시작한다.

### (2) Active-clamp E급 인버터의 동작모드

**mode 1** :  $S_m$ 이  $T_{on}$ 된 상태이며, 회로구성은  $E_d-L_r-R-S_m$ 을 통해서 이루어지고 있다.  $L_r$ 에 에너지가 저장되고 있는 상태이고,  $I_L$ 은  $S_m$ 을 통해 흐르고 있다. 이 때,  $L_r$ 에 저장되고 있는 에너지는

$$W_L = \frac{(E_d \cdot T_{on})^2}{2L} (J)$$

**mode 2** :  $S_m$ 의  $T_{on}$  시간 후  $S_m$ 은  $T_{off}$ 가 되고,  $S_m$ 과 병렬로 접속된  $C_r$ 이 서서히 충전되기 시작한다.  $C_r$ 에 충전되고 있는 에너지는

$$W_C = \frac{C_r}{2} V^2 s_* (J)$$

이고,  $S_m$ 이  $T_{off}$  되면서,  $W_L$ 의 에너지가  $W_C$ 로 전달되며,  $V_{sm}$ 은 점차적으로 증가하기 시작한다.

**mode 3** :  $V_{sm}$ 이 증가하여 일정전압이 되었을때, 전압차에 의해  $S_c$ 의 역병렬 다이오드가 도통하고, 영전압이 유지되는 구간 내에서 ZVS 동작을 가능하게 한다.

**mode 4** : ZVS에 의해  $S_c$ 가 off된 상태이며,  $I_{sc}$ 는  $S_c$ 를 통해 흐르기 시작하고,  $S_c$ 의  $T_{on}$  시간후  $S_c$ 는  $T_{off}$ 가 된다.

**mode 5** : Mode 2의 역동작이며,  $V_{sm}$ 은  $C_r$ 의 방전으로 인해 전압이 감소하기 시작하고,  $L_r$ 에 에너지를 전달하면서,  $V_{sc}$ 는 점차 증가하기 시작한다.

**mode 6** :  $V_{sm}$ 이 감소하여 0 이되고, 영전압이 유지되고 있는 구간 내에서  $S_m$ 의 역병렬 다이오드가 도통하

게 되어,  $S_m$ 의 ZVS동작을 가능하게 한다.

### 3. 시뮬레이션 및 검토

본 논문에서 제안한 단일 전력단으로 구성된 active-clamp E급 고주파 공진 인버터에 대한 이론해석의 정당성을 검증하기 위해 Psim 4.1로 시뮬레이션을 행하였고, 시뮬레이션에 대한 회로정수는 아래와 같다.

그림6은 입력 전압, 전류의 파형을 나타내고 있고, 그림7은 DCM으로 동작하는 인덕터 전류( $I_b$ )를 나타내고 있다. 부스트 컨버터에서 나타나는 이론 파형에서와 같이 인덕터 전류가 DCM로 동작하게 되어, 역률개선이 이루어진다.

그림8 과 9는  $S_m$ 와  $S_c$ 의 전압, 전류를 나타내고 있고, 보조회로의 동작에 의해, E급 인버터와 Active-clamp E급 인버터의 동작을 나타내고 있다. 그림 10은 출력전압, 전류를 나타내고 있다.

그림에서 알 수 있듯이 이론파형과 시뮬레이션 파형이 거의 일치함을 알 수 있다.

표 1. 회로 정수

$V_{in}$	110(V)	Duty	0.5
$f_{sw}$	40(kHz)	$L_b$	50 $\mu$ H
$L_r$	64 $\mu$ H	$C_r$	100nF
$C_c$	300nF	C	10 $\mu$ F

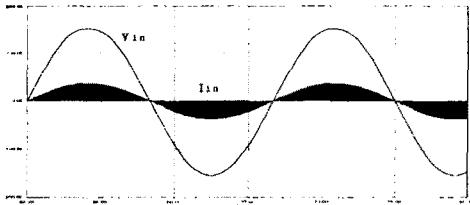


그림 6. 부스트 컨버터의 입력 전압·전류

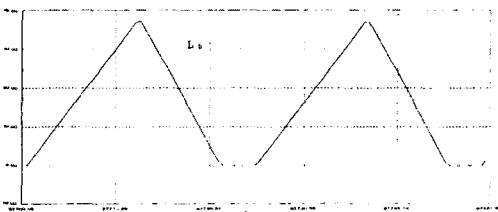


그림 7. DCM으로 동작하는 인덕터( $I_b$ ) 전류

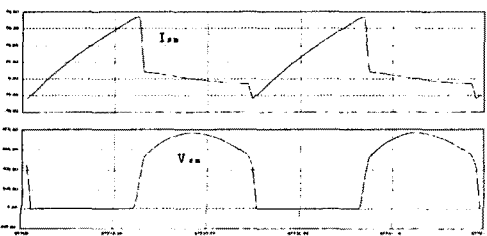


그림 8. 주 스위치의 전압·전류

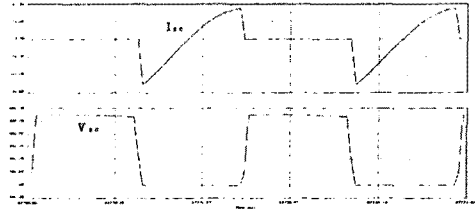


그림 9. 보조 스위치의 전압·전류

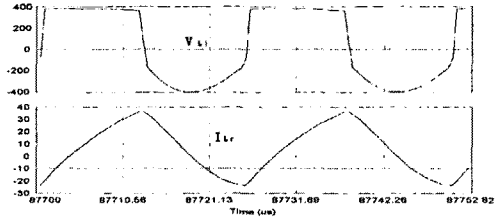


그림 10. 출력 전압·전류

### 4. 결론

본 논문에서는 단일 전력단으로 구성된 새로운 고역률을 갖는 Active-clamp E급 고주파 공진 인버터회로를 연구대상으로 하여 PFC회로와 Active-clamp E급 고주파 공진 인버터를 단일 전력단으로써, 구성하여 역률 개선용 부스트 컨버터의 스위치와 E급 공진 스위치를 하나로 사용함으로써, 회로구성이 간단해졌다. 또한, PFC회로를 DCM로 동작하여, 역률개선이 가능하고 기존의 E급 인버터가 가지는 단점들을 보조회로를 사용함으로써, 주 스위치에 전압 스트레스를 일정 전압 이하로 제한하게 되었다. 제안된 회로는 향후 유도가열용 전원장치나 DC/DC 컨버터의 전원장치 등에 사용하여 고 역률 및 저 비용의 효과가 가능하리라 생각된다.

(참 고 문 헌)

- [1] Yim Shu Lee, and Bo-Tao Lin; "Adding Active Clamping and Soft Switching to Boost Flyback Single Stage Isolated Power Factor-Corrected Power Supplies." IEEE TRANS ON Power Electronics, Vol. 12. No.6, November 1997. pp. 1017 - 1027.
- [2] 김태진, "단상 단위역률 Single Stage AC/DC Forward 컨버터." 99, 한국전기연구소 기술이전자료집 VI.
- [3] Khan, A., Batarese, I., Siri, K., and Elias, J. "Boost Power Factor Correction Circuits." Southcon/94.Conference Record, 1994. pp. 552 - 559.
- [4] Dong-Yun Lee, Dong-Seok Hyun and Ick Choy, "A new Hybrid control scheme using Active-clamped Class-E inverter with Induction Heating Jar for High power Applications." Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seven tenth Annual IEEE, pp.1148 - 1153 vol.2, 2002
- [5] Divan, D.M., and Skibinski, G. "Zero-Switching-Loss inverters for High-power Applications." IEEE TRANS ON Industry Applications. Vol.25, No.4. July/August 1989.
- [6] Liu, K. H., and Lin, Y. L., "Current waveform distortion in power factor correction circuits employing discontinuous mode boost converters." Power Electronics Specialists Conference, 1989. PESC '89 Record, 20th Annual IEEE, 1989 pp. 825 - 829 vol. 2.