

압전트랜스를 이용한 고효율 CCFL 인버터 시스템 설계

*이영규, *주성준, *이병훈, *홍순길
 * 인터피온 반도체 주식회사, *(주) 동일 기연

Developing the High Efficient Inverter Using Piezo Electronic Transformer

*YoungKyu Lee, *SungJun Joo, *ByungHoon Lee, *SoonGil Hong
 *Interpion Semiconductor Co. LTD., Dongil Technology LTD.

Abstract - Today, the ceramic transformer becomes widely used for the TFT LCD backlight inverter system thanks to its high efficiency and small size. In this paper, a high efficient inverter system for cold cathode fluorescent lamp (CCFL) including PLL controller for tuning the PWM frequency to the frequency that the efficiency of the inverter system becomes maximum is proposed. The control IC implementing this feature will be released by Interpion Co. Ltd. in May 2002.

1. 서 론

노트북등 휴대용 기기의 발달이 늘어나면서 디스플레이 장치에 대한 연구가 급속히 발달하고 있다. 최근 PDP 유기 EL 등 자기 발광형 초박형 디스플레이에 대한 연구가 활발히 일어나고 있지만 아직까지도 가격이나 화질면에서 TFT LCD가 휴대용 디스플레이 소자로 가장 널리 쓰이고 있다. TFT LCD의 가장 큰 약점은 자체적으로는 발광능력이 없어 뒤에 양질의 백광을 만들어 주어야 하는데 이러한 후면광 (back light)을 내는 소자로는 CCFL(Cold Cathode Fluorescent Lamp)가 사용이 된다. CCFL은 수명이 길고 효율이 좋지만 초기 기동 시 방전 전압이 800V 이상으로 높아 인버터의 구성이 다소 힘들다는 점을 제외하고는 상당히 우수한 발광 소자이다. 보통 초기의 고압 방전과 방전을 유지하기 위하여 변압기를 채용한 인버터를 구성하는데 최근 압전 변압기를 채택한 제품이 급격히 늘고 있다. 압전 변압기 (Piezo Electronic Transformer)는 전력 변환 효율이 높고 손쉽게 고압을 얻을 수 있을 뿐 아니라 실장 면적이 매우 작아 휴대용에 적합하지만 압전 효과라는 물리적인 특성상 인버터의 교류 주파수가 압전 변압기 고유의 공진 주파수와 일치하여야만 최대 전력 변환이 일어나기 때문에 사용이 상당히 까다롭다는 단점이 있다. 더욱이 압전 변압기의 공진 주파수는 출력 부하의 조건과 입력 임피던스 조건, 전압, 주변온도에 따라 변하기 때문에 모든 환경 범위에서 고효율을 유지하려면 구동이 유지되려면 항상 그 상황에 맞는 최대 공진 주파수에서 인버터가 동작할 수 있도록 주파수를 가변해 주어야 한다. 본 논문에서는 압전 변압기의 고유 성질과 PLL(Phase locked loop)를 이용하여 어떠한 외부의 환경변화에도 항상 최고 효율을 줄 수 있는 구조를 제안하였다.

본 논문에서 제시한 인버터는 주파수를 가변할 수 있도록 고안된 VCO (Voltage controlled oscillator)와 PWM 발생회로 그리고 출력단을 구동하는 구동회로로 구성되어 있고 전류를 제어하기 위한 제어기를 취부하였다.

2. 압전 변압기의 특성을 이용한 주파수 조절기

2.1 압전 변압기의 등가회로 및 특성 분석

전기를 가하면 발진하는 수정 발진자의 원리와 기계적 변형을 가하면 전기를 발생하는 입전효과를 이용한 압전 변압기는 에너지의 전달에 있어 기계적 진동을 사용하기 때문에 일차와 이차측의 절연특성이 매우 좋고 작은 실장 면적으로도 고전압을 발생시키기 적합한 구조를 가지고 있다.

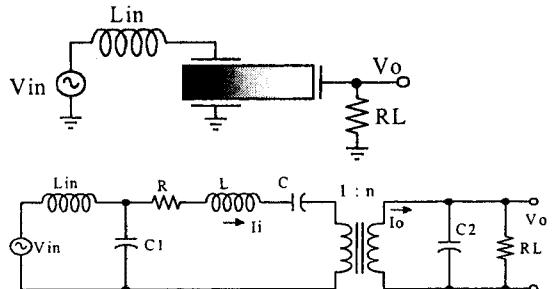


그림 2.1 압전 변압기와 물리적 등가회로

위 그림 압전 변압기의 전기적 등가회로를 나타낸 그림이다. 그림에서와 같이 입력 v_{in} 로부터 출력 v_o 까지의 전기적 등가회로를 살펴보면 두개의 공진점이 존재를 한다. 첫째 공진은 입력단의 인덕터 L_{in} 과 압전 변압기 입력 캐패시터 C_1 와의 LC공진이고 또하나의 공진은 압전 변압기의 기계적 공진을 전기적으로 모델링 한 공진점이다. 이때 출력과 입력의 주파수 특성을 구하여 보면 다음과 그림과 같이 주어진다.

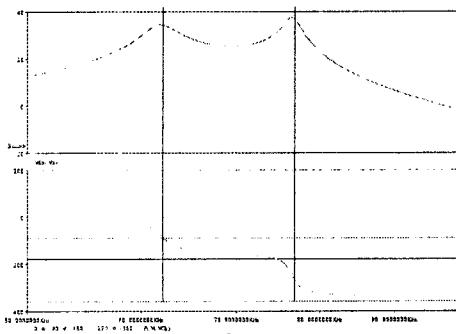


그림 2.2 압전 변압기+ 인덕터의 입출력 그래프

위의 그림에서 알 수 있듯이 같은 크기의 입력에서 주파수를 가변하였을 때 출력이 최대가 되는 공진점에서 입

력 사인파와 출력 사인파의 위상은 -90도와 -270도가 변하는 것을 알 수 있다.

2.2 최대 공진점에 있기 위한 주파수 조절기

앞 절에서 서술한 바와 같이 압전 변압기와 인덕터로 구성된 전력 변환기 입력단에 가해지는 주파수를 가변하여 항상 공진 주파수와 일치하게 한다면 압전 변압기에서 최대 효율을 얻을 수 있게 된다.

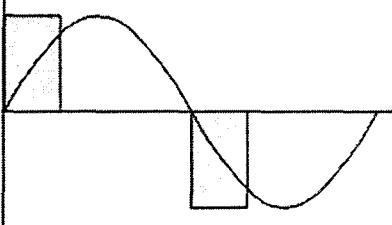


그림 2.2 입력 전압의 기본파

그림 2.2에서와 같은 입력 구형파의 기본파를 구하면 사인파와 같이 되므로 게이트 파형으로부터 입력전압의 위상을 얻을 수 있다. 따라서 그림 2.2에서와 같이 게이트 입력 신호와 압전 트랜스의 출력 전압으로부터 위상차를 검출하여 항상 90도 또는 270도의 위상차를 유지하게끔 제어기를 구성하고 이 제어기로 VCO의 입력 전압을 가변하게 한다면 언제나 최대 효율을 얻을 수 있는 인버터를 구성할 수 있게 된다.

다음은 PLL(Phase locked loop) 제어기로 구성이 되는 주파수 조절기에 대한 그림이다.

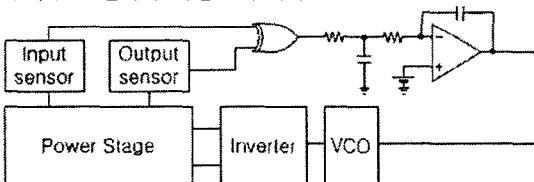


그림 2.3 PLL 제어기와 주파수 가변 제어기

앞 절에서 서술한 바와 같이 압전 변압기와 인덕터로 구성된 전력 변환기 입력단에 가해지는 주파수를 가변하여 항상 공진 주파수와 일치하게 한다면 압전 변압기에서 최대 효율을 얻을 수 있게 된다. 위의 그림에서는 Exclusive OR회로를 이용하여 입력과 출력의 위상차를 OPAMP +단의 기준전압에 따라 바꿀 수 있도록 구성되어 있다. 이 기준전압을 VCC에 1/2로 한다면 90도의 위상차를 가질 수 있다. 그림 2.4는 입력 출력을 구형파로 만들어 XOR게이트에 인가한 파형을 나타낸 그림이다.

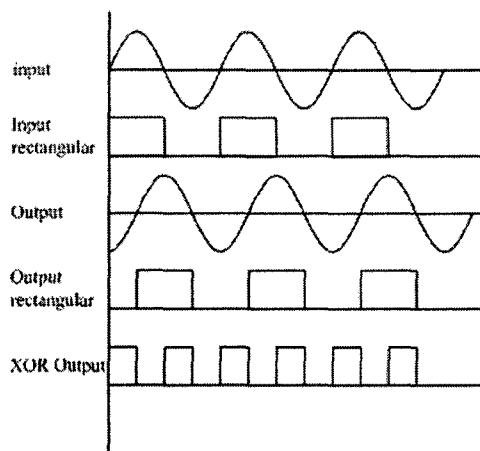


그림 2.4 XOR 게이트로부터 검출된 입출력 위상차

2.3 인버터 회로의 구성

전체적인 인버터 회로의 구성은 다음 그림과 같이 주어진다.

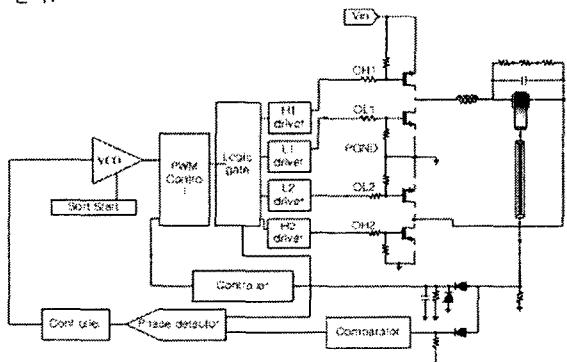


그림 2.5 시스템 전체 구성도

시스템의 관점에서 본다면 이 인버터 시스템은 주파수와 데티리를 조절할 수 있는 두개의 입력을 가지고 출력 전류의 위상과 크기를 출력으로 하는 2 Input, 2 Output System이다. 이러한 시스템을 블록 다이어그램으로 나타내면 다음과 같다.

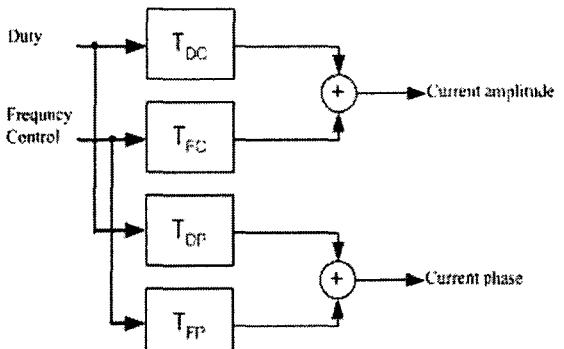


그림 2.6 시스템 전달함수

위 그림에서 실험상으로 구하여 보면 T_{DC} 는 거의 영향이 없음을 알 수 있다. Current phase를 $Y_C(S)$ 라 하고 current amplitude를 $Y_A(S)$, Duty 제어 신호를 $I_D(s)$, 주파수 제어 신호를 $I_F(s)$ 라고 하면 위 전달함수는 다음과 수식과 같이 주어진다.

$$\begin{pmatrix} Y_A(s) \\ Y_P(s) \end{pmatrix} = \begin{pmatrix} T_{DA}(s) & T_{AF}(s) \\ T_{PD}(s) & T_{PF}(s) \end{pmatrix} \begin{pmatrix} I_D(s) \\ I_F(s) \end{pmatrix}$$

$$\begin{pmatrix} Y_A(s) \\ Y_P(s) \end{pmatrix} \approx \begin{pmatrix} T_{DA}(s) & T_{AF}(s) \\ 0 & T_{PF}(s) \end{pmatrix} \begin{pmatrix} I_D(s) \\ I_F(s) \end{pmatrix} \quad (1)$$

따라서 Phase 제어기를 먼저 구성하면 다음과 같은 제어기가 주어진다.

$$I_F(s) = K_1(s) Y_P(s) + R \quad (2)$$

식 (2)를 식(1)에 대입하면

$$\begin{pmatrix} Y_A(s) \\ Y_P(s) \end{pmatrix} \approx \begin{pmatrix} T_{DA}(s) & T_{AF}(s) \\ 0 & T_{PF}(s) \end{pmatrix} \begin{pmatrix} I_D(s) \\ K_1(s) Y_P(s) + R \end{pmatrix} \quad (3)$$

이 되고 이 정리하면

$$Y_p(s) = T_{PF}(s)(K_1(s)Y_p(s) + R)$$

$$Y_p(s) = \frac{T_{PF}(s)R}{1 - T_{PF}(s)K_1(s)} \quad (4)$$

가 된다. 이때 $K_1(s) = K$ 이고 $Y_P(s)$ 가 아주 느린 다이나믹스를 가진다고 가정을 하면 (3)식의 두 번째 항은 $T_{AF}(s)KY_B(s)$ 로 주어진다.

따라서 만일 $T_{AF}(s)$ 가 안정한 함수로 주어진다면 (3)식을 안정 시킬 수 있는 제어기가 존재하게 된다. MIMO의 시스템을 안정시킬 수 있는 제어기의 설계에 대한 방법은 여러 가지가 있으나 본 논문에서는 $Y_P(s)$ 를 아주 느린 동특성을 갖도록 제어기를 구성하여 주파수의 변화에 대한 전류의 변화를 무시할 수 있도록 구성하여 실험하였다.

본 논문에 다루는 시스템은 인터피온 반도체 주식회사에 의해 접적회로로 꾸며졌으며 2002년 하반기 출시 예정이다.

2.4 실험 과정.

본 절에서는 2.3에서 주어진 시스템으로 실험하여 본 논문에서 제시한 이론이 맞다는 것을 입증하였다.

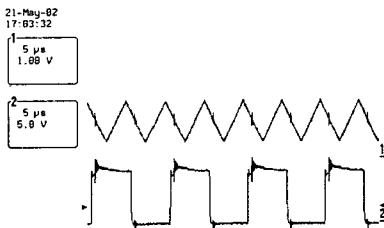


그림 2.7 게이트 과정과 전류 과정 (-270도)

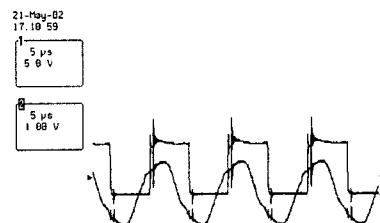


그림 2.8 게이트 과정과 전류 과정 (-135도)

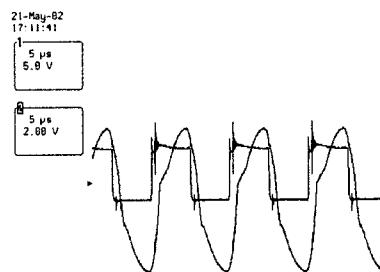


그림 2.9 게이트 과정과 전류 과정 (-10도)

각각의 과정에 대한 효율을 구해보면 다음 표와 같다.

Phase	효율
-270	88%
-135	80%
-10	81%

3. 결 론

본 논문에서는 주파수 변화에 따라 민감하게 효율이 변하는 압전트랜스를 이용하여 어떤 상황에서도 항상 최고의 효율을 줄 수 있는 인버터에 대하여 제안하였다. 본 논문에서 제안된 방법에 의한 접적회로는 인터피온 반도체 주식회사와 동일기연의 합동 연구에 의해 시제품이 출시 되었으며 8월부터 양산에 들어갈 예정이다.

[참 고 문 헌]

- [1] Khailil, *Nonlinear Systems*, Macmillan, 1992
- [2] Chih-Yi Lin *Design Analysis of Piezoelectric Transformer Converter*, VPEC 1997
- [3] John Doyle, Bruce Francis and Allen Tannenbaum, *Feedback Control Theory*, Macmillan, 1992

본 논문은 인터피온 반도체 주식회사와 (주) 동일 기연의 공동 연구에 의하여 완성 되었습니다.