

의사공진형 Hybrid IC STR-G9600을 이용한 저 노이즈 역률 개선형 전원 장치

이명준, 안준영, 신호준, 배준성
산켄 전기 코리아

An Improved PFC & Low Noise Power Supply using Quasi-Resonant Mode Hybrid IC of STR-G9600

Myung Jun Lee, Jun Young Ahn, Ho Jun Shin, Jun Sung Bae
Sanken Electric Korea

ABSTRACT

The solution for PFC(Power Factor Correction) , as a regulation in energy policy, is becoming a hot issue in every country because of the shortage of electrical energy. Therefore, a new improved idea for PFC problem has been introduced in this study. A lot of merits, effective cost by simple circuit, reduced PCB size, lighter than reactor in the view of weight, lower level of screen noise by leakage inductance in CTV applications, have been stated by comparing to the earlier method of using a Reactor. All test results in this statement were done by using a power device of STR-G9600 series based on the real load condition of color television. Furthermore, the study shows that the test results also meets the IEC-1000-3-2 class D, which regulates the PFC when input power of a set is more than 75watts. More improved PFC in other applications hopes to be implemented by using the proposed method.

1. 서 론

최근에 각국의 역률 및 고조파 규제가 강화됨에 따라 전원공급기를 장착하여 동작하는 전기 전자 제품의 경우 Harmonics Current 규격을 만족해야 한다. 대부분의 일반 가전 제품이 이 규제 대상에 해당되며 이에 대한 적용 및 제품의 구분 등 세부 내용은 해당규격 등을 참조 할 수 있다. 현재 유럽을 중심으로 일본, 호주 등 국가에서 규격을 제정하고 있으며 국내는 규격 제정을 위한 검토를 수행 중에 있어 빠른 시일 안에 적용될 것으로 보인다.
(1)

이에 본 논문에서는 기존의 평활 콘덴서 입력형 전원의 역률이 악화되는 결점과 직류 전압 조정이 불가능한 문제를 해결할 수 있는 대책을 보이고 역률 개선 대책으로 사용중인 Reactor 삽입방식의 비교를 통해 경제적인 면을 고려해서 실제 전자 제품에 적용이 가능한 역률 개선 회로를 제안 하고자 한다. 또한, 의사공진형 Hybrid IC인 STR-9600 Series를 이용하여 실제 CTV용 전원에 적용하여 저 노이즈화 고 효율화를 구현함을 실험 결과를 통해 보이고자 한다. 마지막으로 간단한 회로의 추가로 IEC 규격을 만족하고 있음을 보이고 있다.

2. STR-9600을 이용한 저 노이즈 역률 개선형 전원 장치

2.1 STR-9600 Series의 개요 및 특징

최근의 전원 장치의 경우 경제적인 면을 고려하여 Flyback Type의 전원 방식이 주를 이루고 있다. 특히 대표적인 화면 기기인 CTV의 경우 고효율 구현이 가능한 의사공진형 전원을 사용하고 있는 업체가 대부분이다. 이에 본 논문에서는 그림1. 과 같은 내부 Block Diagram을 가지는 Hybrid IC STR- G9600 Series를 이용하여 실제 CTV용 전원을 구성하여 실험에 이용하였다. 다음은 의사공진형 IC인 STR-G9600의 대략적인 특징을 나타내고자 한다.⁽²⁾

- SIP Full Mold Package (TO-220)
- On Chip Trigger 기술에 의한 발진기 내장
- Chip on Chip 구조에 의한 대용량 대응 가능 (AC 220V Narrow Input의 경우 출력 기준 260W 가능)
- 경부하시 동작 안정을 위해 Active-LF 내장
- Avalanche 보증용 MOSFET 채용

(서지 흡수회로 간소화)

- STEP Drive, 정전압 Drive회로 내장
- 다양한 보호기능 : OVP, OCP, TSD
- 저주파 동작 Mode용 발진기 내장 (20KHz)

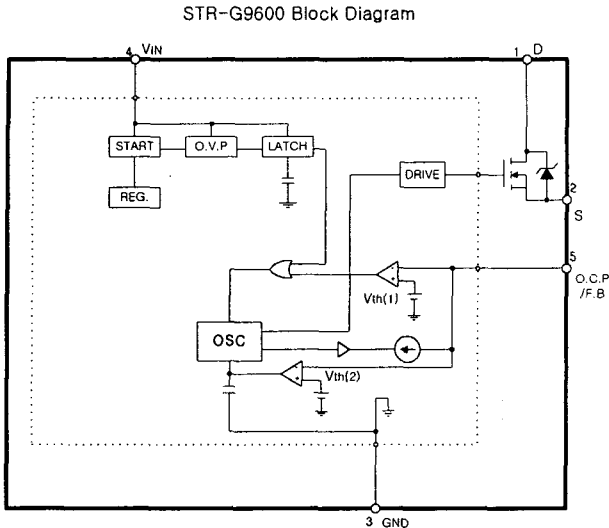


그림 1 STR-9600 Series 내부 Block Diagram
Fig. 1 Block diagram of STR-G9600 Series

2.2 역률 대응 Reactor 삽입 방식과 제안한 역률 개선 회로

역률 대응회로는 크게 2가지로 나누어져 있는데 Active Filter 방식과 Passive Filter 방식 즉, Reactor 삽입방식을 사용하고 있다. 본 논문에서는 Reactor 삽입 방식의 역률 대응회로와 본 논문에서 제안한 방식의 비교를 통해 경제적인 면을 고려한 역률 대응회로를 제안하고자 한다.

2.2.1 역률 대응 Reactor 삽입 방식

Active Filter 방식의 경우는 높은 Power Factor를 낼 수 있고 Reactor 방식에 비해 전원 무게를 가볍게 만들 수 있고 주 전원의 Transformer Size를 줄일 수 있는 장점이 있으나 전원 구성이 복잡해지고 2 Stage의 전원 구성으로 전체 전원 효율이 떨어지며 노이즈 대책이 추가로 필요하게 된다. 이에 비해 Reactor 삽입 방식의 경우는 Active Filter에 비해 전원 효율에 영향을 주지 않고 전원 구성이 간단하며 Noise 문제가 없는 장점을 가지나 Power Factor는 Active Filter에 비해 다소 떨어지고 AC Wide 입력에 대응이 어렵다. 또한, 철심을 사용하여 구성되므로 무게 문제가 발생하고 누설 자속에 의한 화면 노이즈 등의 대책이 필요하다. 그림2.에 Reactor 삽입 방식의 전원 구성도를 보이고 있다.

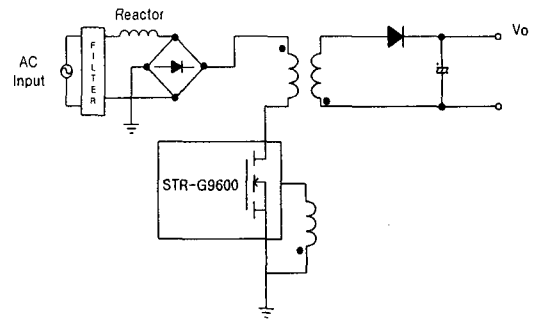


그림 2 Reactor 삽입방식의 전원 구성도
Fig. 2 The Power Schematics with a Reactor

2.2.2 제안한 역률 대응 회로 방식^{[3],[4]}

Reactor 삽입 방식의 경우에는 회로 스위치의 스위치 오프 기간에 축적된 에너지의 방출을 기초하여 평활용 콘덴서를 충전하기 위한 전류가 정류회로를 통해 흐른다. 그 결과 정류 회로를 구성하는 다이오드에, 예를 들면 20~150KHz와 같이 비교적 높은 반복 주파수로 인덕터의 축적된 에너지의 방출에 기초한 전류가 흐른다. 정류회로의 다이오드에 흐르는 전류가 급격히 변화하면, 주지하는 바와 같이 스위치의 온/오프 주파수보다도 훨씬 높은 고주파 노이즈가 발생한다. 정류회로의 다이오드가 고주파 노이즈 발생원이 되기 때문에 노이즈 양 또는 레벨이 커진다. 따라서 복수의 노이즈 필터를 사용하는 등 노이즈 필터가 대형화 되는 것은 필연적이다. 이에 노이즈 발생을 억제 할 수 있는 역률 개선 기능을 갖는 회로 방식을 제시하고자 한다.

제안한 회로 방식의 전원 구성도를 그림3.에 나타내고 있다. 단지 인덕터(L1), 바이 패스용 콘덴서(C1), 역류 저지용 다이오드(D1), 고주파 성분 제거용 콘덴서(C2)로 저 노이즈, 역률 개선이 되는 전원 구성이 가능하다.

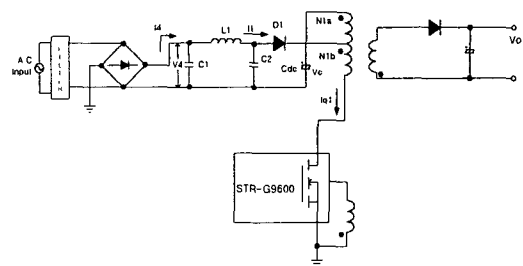


그림 3 제안한 역률 대응 회로 방식
Fig. 3 The proposed PFC Schematics

제안된 방식의 경우 다음의 3가지의 동작 모드로 동작하고 그림4.의 동작 구간별 근사화한 각부 파형을 통해 모드별 동작을 설명하기로 한다.

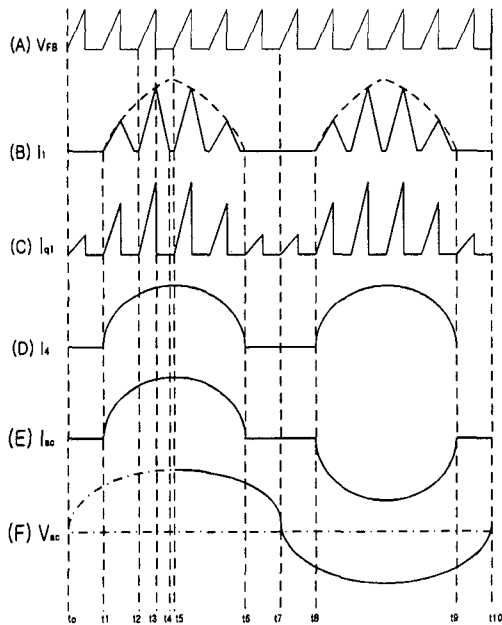


그림 4 근사화한 각부 동작 파형
Fig. 4 The equivalent operation waveforms in each part

동작 모드 1.

MOSFET에 Gate 전압이 인가되면 MOSFET는 이에 응답하여 온/오프 된다. $t_2 \sim t_3$ 구간의 경우 MOSFET가 온이 되면, 그림3.의 전류는 인덕터(L1), 역류 저지용 다이오드(D1), 1차 권선의 제2부분(N1b)을 통해 MOSFET로 흐른다. 또한 동시에 평활 콘덴서로(Cdc)부터 1차 권선의 1부분(N1a), 2부분(N1b)을 통해 MOSFET로 흐른다. 따라서, 온 기간에는 MOSFET에 인덕터를 통과하는 전류와 평활 콘덴서로부터 공급되는 전류의 합으로 이루어진 그림4. (C)의 I_{q1} 이 흐른다. 온기간에 인덕터 및 Transformer에 에너지가 축적된다.

동작 모드 2.

t_3 시점에서 MOSFET가 OFF로 제어되어, 오프 기간이 되면 MOSFET에 흐르는 전류 I_{q1} 은 제로가 된다. 이 오프기간 중에 역류 저지용 다이오드(D1)의 애노드 쪽 전위가 캐소드 쪽 전위보다 높을 때에는 이 다이오드는 온이 되고 인덕터(L1), 역류 저지용 다이오드(D1), 1차 권선의 1부분(N1a)을 통해 콘덴서에 충전전류가 흐른다.

이 오프 기간에 인덕터의 축적된 에너지의 방출이 끝나고 그림4. (B)와 같이 인덕터에 흐르는 전류 I_i 은 t_4 시점에서 제로가 된다. 또한 오프 기간에는 Transformer의 에너지 방출도 발생한다. 그 결과 2차 권선에 출력 정류형 다이오드를 온 하는 방향으로 전압이 발생하여 다이오드가 온 되어 2차 평활 콘덴서 및 부하측으로 전류가 흐른다. 이 기간에 2차 평활 콘덴서의 전압으로 2차 권선이 클램

프 되고 1차 권선의 권수비에 의해 전압이 유지된다. 이 유지되는 전압은 평활 콘덴서(Cdc)의 전압 V_c 와 동일한 방향성을 갖는다.

인덕터 전압을 V_{L1} , 1차 권선의 1부분 전압을 V_{N1a} 이라 하면 다음 식이 성립한다.

$$V_c = V_4 + V_{L1} + V_{Ma} \quad (1)$$

식 (1) 과 같이 1차 평활 콘덴서(V_{dc})는 정류후 출력 전압 V_4 와 인덕터에 걸리는 전압 V_{L1} 의 가산치 보다도 낮은 전압으로 충전된다.

동작 모드 3.

t_4 시점에서 인덕터의 축적된 에너지 방출이 종료되면, 역류 저지용 다이오드를 통과하는 전류 I_i 이 제로가 된다. 정류회로의 출력단자 사이의 바이패스용 콘덴서(C1)가 접속되고 고조파 제거용 콘덴서(C2)가 인덕터에 접속되어 있어 $t_4 \sim t_5$ 기간에 콘덴서(C1, C2)에 전류가 흘러 정류 회로의 전류 I_4 는 Cut-off 상태가 되지 않고 계속 흐른다.

그림 4의 파형은 정류 회로의 출력전류 I_4 는 리플을 고려하지 않은 평균치로 개략적으로 표시되어 있다. 정류회로의 전류 I_4 및 교류 입력전류 I_{ac} 는 그림 4 (D), (E)와 같이 흐르고 그림 4 (F)에 보인 교류 입력전압(V_{ac})은 $0 \sim 180^\circ$ 기간인 $t_0 \sim t_7$ 중 $t_1 \sim t_6$ 동안 I_{ac} 가 흐르고 $180 \sim 360^\circ$ 기간인 $t_7 \sim t_{10}$ 의 기간중 $t_8 \sim t_9$ 동안 I_{ac} 가 흐른다. 교류 입력 전압에 대해 I_{ac} 가 $t_1 \sim t_6$, $t_8 \sim t_9$ 의 비교적 긴 시간 동안 흐르므로 입력전류 파형(I_{ac})의 사인파에 대한 근사성이 양호해지고, 또한 역률이 개선된다.

3. 실험 결과

실험을 위해 구성한 CTV용 전원 사양은 다음과 같이 입력 및 출력 사양과 Transformer사양을 아래에 표시한다.

- 입력 전압 : 220V AC Input
- 출력 사양 : 125V/0.5A, 12V/0.9A, 16.5V/0.9A
- 1차측 Inductance : 425 [uH]
- 1차측 Winding Turns : 29 [T]
- 2차측 기준(125V) Turns : 28 [T]
- Boost용 Coke Coil Inductance : 170 [uH]

그림 5의(a), (b)는 기존의 평활 콘덴서 입력형 전원과 Reactor 삼입방식의 입력 전압과 입력전류 파형을 보이고 있다. (c)는 제안한 회로 방식에서의 입력전류와 입력전압의 파형을 보이고 있다. 파형에 나타나는 바와 같이 제안한 방식은 사인파에 상당히 근접한 파형을 보임을 알 수 있다.

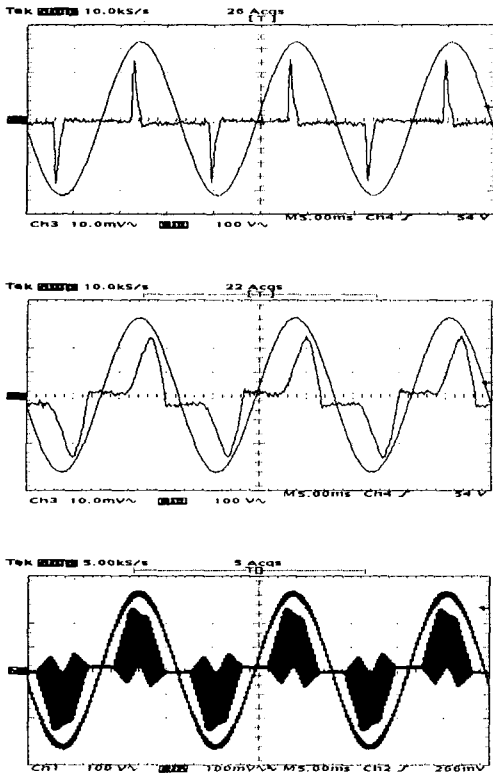


그림 5 입력 전류, 입력 전압 파형
 (a) 평활 콘덴서 입력형 (b) Reactor 삽입 방식
 (c) 제안한 방식

Fig. 5 The waveforms of Input Current & Voltage
 (a) Condenser Input Method
 (b) Method with Reactor (c) Proposed Method

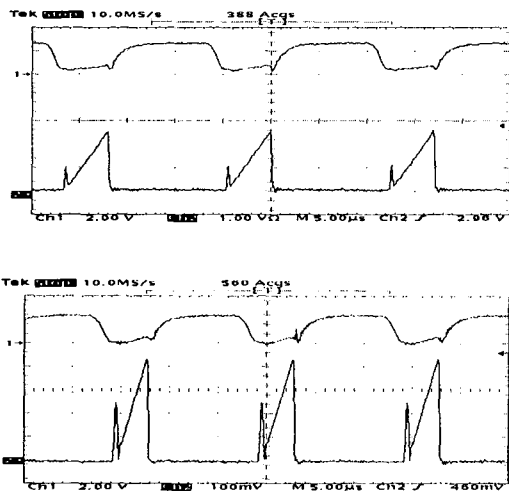


그림 6 STR-G9600의 의사 공진 동작파형
 (a) Reactor 삽입 방식 (b) 제안한 회로 방식
 Fig. 6 The waveforms of Quasi-Resonant mode by STR-G9600
 (a) Method with Reactor (b) Proposed Method

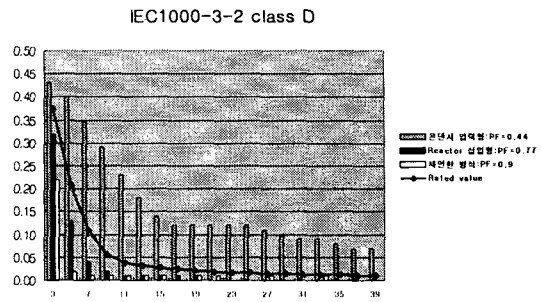


그림 7 입력전류 고조파 실험 data
 Fig. 7 The experimental data of line current harmonics

그림 6은 Reactor 삽입방식과 제안한 회로 방식의 스위칭 파형을 보이고 있다. 파형에 보이듯이 기존의 전원 방식과 동일한 스위칭 동작을 보이고 있다. 그림의 스위칭 동작이 입력전류의 스위칭과 같은 주파수로 동작되고 있다.

그림 7은 각 방식에서 입력 전류의 고조파 측정 Data를 보이고 있고 제안한 방식이 IEC100-3-2를 만족함을 보이고 있다. 또한, Power Factor도 다른 방식에 비해 높은 값을 얻을 수 있음을 보이고 있다.

4. 결 론

PFC 규제가 심화되면서 역률 개선의 필요성이 점차 중요시되고 있고 이에, 제안한 방식을 통해 기존에 구성되는 전원에 간단한 회로의 추가로 고조파 규제를 만족할 수 있음을 보이고 있다. 제안한 방식의 경우 정류 다이오드에서 나오는 노이즈를 제거하므로써 노이즈 필터의 용량을 줄일 수 있으며 비교적 간단한 회로 추가로 고조파 규제를 만족시키므로 경제적인 면에 상당한 장점이 있다. 또한, 평활 콘덴서의 저내압화 저비용화를 가능하게 한다. 이와 같이 제안한 방식으로 전원을 구성한 결과 저 노이즈 고효율의 전원 구성이 가능해진다. 또한 IEC1000-6-2를 만족함을 실험을 통해 보이고 있다. 추후에는 다른 전원 방식에 적용하여 제안한 방식의 유효성을 보이고자 한다.

참 고 문 헌

- [1] International Standard Technology Co. Ltd.
Harmonics Current 규제 동향
- [2] Sanken Electric Co. Ltd.
STR-G9600 Series Application Note
- [3] 일본 특허 출원 特願2001-040180
Morita, 이명준, 신호준, 안준영
- [4] 미국 특허 출원 No. 10/075,720
LOW-NOISE SWITCHING POWER SUPPLY