

전류제어 능동 클램프 포워드-플라이백 컨버터의 동특성 해석 및 제어회로 설계

임원석, 강용한, 최병조
경북대학교 전자공학과

Dynamic Analysis and Control Design of Current-Mode Controlled Active-Clamp Forward-Flyback Converter

Wonseok Lim, Yonghan Kang, Byungcho Choi
Kyungpook National University

ABSTRACT

This paper presents dynamic analyses and control design of the current-mode controlled active-clamp forward-flyback converter. The circuit averaging technique is used to extract the small-signal circuit model for the power stage. From the small-signal circuit model of the power stage, the open-loop transfer functions are derived and used for the compensation design. The analysis results are verified using an experimental converter that delivers a 3.3V/10A output from a 40~60V input source.

1. 서론

최근, 보다 빠르고 효율적인 정보처리를 위해 정보통신기에 들어가는 IC의 동작전압은 낮아지고 전류는 증가하고 있는 추세이다. 능동 클램프 포워드-플라이백 컨버터는 이러한 정보통신기에 적용이 가능한 우수한 컨버터이다.^{[1][2]} 컨버터가 저전압/대전류/고속스위칭으로 동작하는 통신기에 안정하게 전원을 공급하기 위해서는 컨버터의 동특성 개선을 통한 과도응답특성이 우수해야 한다. 그러나 현재의 연구는 정상상태 해석에만 집중되어 있고 동특성 해석은 제한적으로 이루어지고 있다.^[2]

본 논문에서는 포워드-플라이백 컨버터의 동특성을 해석하고, 전류제어를 적용한 경우에 대해 제어회로를 설계하였다. 먼저 평균화 기법을 이용하여 평균화 모델을 유도하고, 소신호 가정하에 선형화하여 소신호 모델을 개발하였다. 유도된 모델을 이용하여 전원단의 전달함수를 유도하고, 이를 바탕으로 폐루프 특성을 향상시킬 수 있는 제어기의 구조와 파라미터 선정방법을 제시하였다. 제시된 방법을 이용하여 제어회로를 설계하고, 실험실용 컨버터를 제작하여 실험결과와 이론적인 결과를 비교하였다.

2. 능동 클램프 포워드-플라이백 컨버터의 동특성 해석 및 제어회로 설계

2.1 능동 클램프 포워드-플라이백 컨버터

그림 1에 능동 클램프 포워드-플라이백 컨버터의 전원단 회로와 스위치 신호를 나타내었다. 1차측은 주스위치(S_1), 보조 스위치(S_2), 클램프 커패시터(C_{cl})로 구성되어 있고, 2차측은 배전류 정류기(Current Doubler Rectifier)로 구성되어 있다. 능동 클램프 포워드-플라이백 컨버터의 동작원리 및 정상상태 해석은 [1]에 자세히 기술되어 있다.

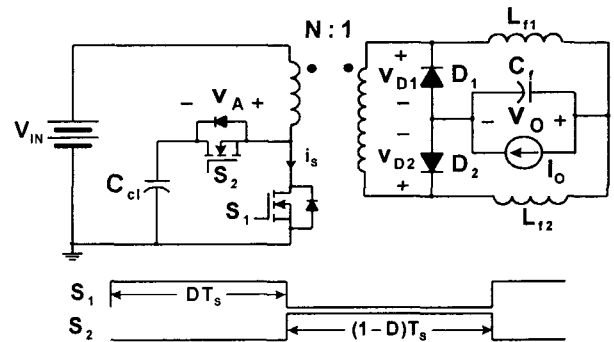


그림 1 능동 클램프 포워드-플라이백 컨버터
Fig. 1 Active-clamp forward-flyback converter

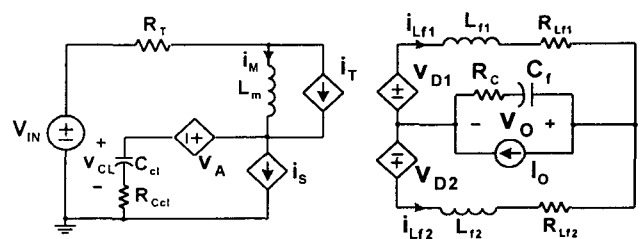


그림 2 포워드-플라이백 컨버터의 평균화 모델
Fig. 2 Averaged model of forward-flyback converter

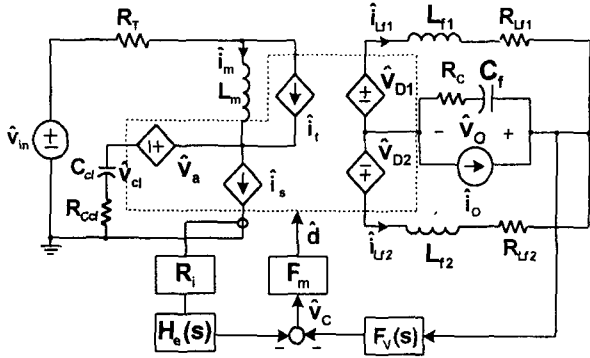


그림 3 전류 제어 포워드-플라이백 컨버터의 소신호 모델

Fig. 3 Small-signal model for current-mode controlled forward-flyback converter

2.2 소신호 모델

능동 클램프 포워드-플라이백 컨버터는 변압기를 리셋 시키기 위해 보조 스위치와 클램프 커패시터를 이용한다. 따라서 필터 인덕터(L_{f1}, L_{f2})와 필터 커패시터(C)에 의해 생기는 극점과 영점이외에 트랜스포머의 자화 인덕터(L_m)와 클램프 커패시터(C_{cl})에 의한 추가적인 극점과 영점이 생겨나고, 이로 인해 컨버터의 동특성이 일반 PWM컨버터와는 다르다.

그림 2는 능동 클램프 포워드-플라이백 컨버터의 평균화 모델이다. i_s 는 주스위치 전류, i_T 는 변압기 1차측 전류, v_A 는 보조스위치 전압, v_{D1} , v_{D2} 는 D_1 과 D_2 전압의 평균값을 나타낸다. 각 전압, 전류의 평균값을 표 1에 정리하였다. R_{Cb} , R_C , R_{Lf1} , R_{Lf2} 는 C_b , C_f , L_{f1} , L_{f2} 의 esr을 나타낸다. R_T 는 변압기의 권선 저항과 회로의 기생 저항들을 등가화 하여 나타낸 것이다.

평균화 모델로부터 각 종속전원을 소신호 가정 하에 선형화 시키면 컨버터의 소신호 모델을 구할

표 1 그림 2의 종속전원 평균값

Table 1 Averaged values of dependent sources shown in Fig. 2

	평균값
i_s	$d(i_m + i_{lf1}/N)$
v_A	$d \cdot v_c$
v_{D1}	$(1-d)(v_c - v_{IN})/N$
v_{D2}	$d \cdot v_{IN}/N$
i_T	$d \cdot i_{lf1}/N - (1-d) \cdot i_{lf2}/N$

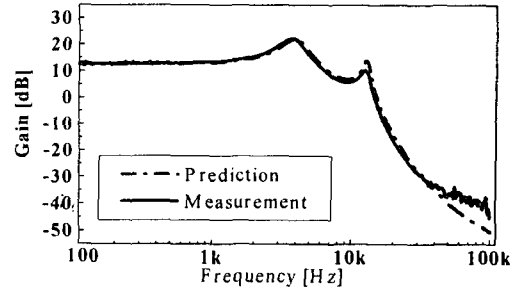


그림 4 제어 대 출력 전달함수

Fig. 4 Control-to-output transfer function

수 있다. 그림 3에 능동 클램프 포워드-플라이백 컨버터의 소신호 모델을 나타내었다. 각 전원의 성분들을 구하면 다음과 같다.

$$\hat{i}_s = \frac{I_O}{N} \hat{d} + D \hat{i}_m + \frac{D}{N} \hat{i}_{Lf1} \quad (1)$$

$$\hat{v}_a = D \hat{v}_c + V_{CL} \hat{d} \quad (2)$$

$$\hat{i}_T = \frac{D}{N} \hat{i}_{Lf1} - \frac{(1-D)}{N} \hat{i}_{Lf2} + \frac{I_O}{N} \hat{d} \quad (3)$$

$$\hat{v}_{D1} = \frac{D}{N} \hat{v}_m + \frac{V_{IN}}{N} \hat{d} \quad (4)$$

$$\hat{v}_{D2} = \frac{1-D}{N} \hat{v}_c - \frac{1-D}{N} \hat{v}_{in} + \frac{V_{IN}}{N} \hat{d} - \frac{V_{CL}}{N} \hat{d} \quad (5)$$

여기서 ' $\hat{\quad}$ '은 소신호 교류성분을 나타낸다.

2.3 소신호 해석

2.3.1 제어 대 출력 전달함수

그림 3과 식(1)~(5)를 이용하여 제어 대 출력 전달함수를 다음과 같이 근사적으로 유도할 수 있다.

$$G_{vo}(s) = \frac{\hat{v}_o(s)}{\hat{d}(s)} \cong \frac{V_{IN}}{N} \frac{\left(1 + \frac{b_2}{b_0} s^2\right) (1 + s C_f R_C)}{\left(1 + \frac{a_1}{a_0} s + \frac{a_2}{a_0} s^2\right) \left(1 + \frac{a_3}{a_2} s + \frac{a_4}{a_2} s^2\right)} \quad (6)$$

여기서,

$$a_4 = C_f L_{f1} L_{f2} C_{cl} L_m$$

$$a_3 = R_C C_f L_m C_{cl} (L_{f1} + L_{f2})$$

$$a_2 = L_m C_{cl} (L_{f1} + L_{f2}) + C_f L_{f1} L_{f2} (1-D)^2 + C_f L_{f1} L_m \left(\frac{1-D}{N}\right)^2$$

$$a_1 = R_C C_f \left\{ L_{f1} (1-D)^2 + L_{f2} (1-D)^2 + L_m \left(\frac{1-D}{N}\right)^2 \right\}$$

$$a_0 = L_{f1} (1-D)^2 + L_{f2} (1-D)^2 + L_m \left(\frac{1-D}{N}\right)^2$$

$$b_2 = L_m C_{cl} L_{f2} - L_m C_{cl} L_{f1} \left(\frac{D}{1-D}\right)$$

$$b_0 = L_{f1} (1-D)^2 + L_{f2} (1-D)^2 + L_m \left(\frac{1-D}{N}\right)^2 \text{이며,}$$

$|a_1| \ll \left| \frac{a_2}{a_1} \right| \ll \left| \frac{a_3}{a_2} \right| \ll \left| \frac{a_4}{a_3} \right|$ 의 조건을 이용하였다.

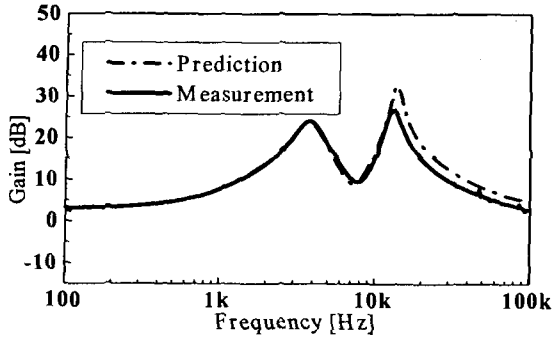


그림 5 제어 대 스위치 전류 전달함수

Fig. 5 Control-to-switch current transfer function

제어 대 출력 전달함수를 구하는 과정에서 R_T , R_{Lf1} , R_{Lf2} 그리고 R_{Cl} 영향은 생략하였다. 실제로 R_T , R_{Lf1} , R_{Lf2} 는 극점이나 영점 위치결정에는 관여하지 않고 damping에만 영향을 주며, R_{Cl} 은 C_{cl} 과 함께 esr 영점을 만들지만 고주파에 위치해 있기 때문에 생략이 가능하다. 제어 대 출력 전달함수는 L_{f1} , L_{f2} 과 C_f 의 한 이중극점과 L_m 과 C_{cl} 에 의한 이중극점으로 4차 시스템을 이룬다. 이중영점은 고주파 영역에 위치해 있다. 식(6)과 측정 결과를 그림 4에 나타내었다.

2.3.2 제어 대 스위치전류 전달함수

1차측 주스위치 전류를 이용하여 전류제어를 구현하였다. 제어 대 출력 전달함수를 유도한 것과 비슷한 방법으로 제어 대 스위치전류 전달함수를 유도할 수 있다.

$$G_{is}(s) = \frac{\hat{i}_s(s)}{\hat{d}(s)} \cong \frac{I_o}{N} \frac{\left(1 + \frac{h_1}{h_0} s\right) \left(1 + \frac{h_2}{h_1} s + \frac{h_3}{h_1} s^2\right) \left(1 + \frac{h_4}{h_3} s\right)}{\left(1 + \frac{a_1}{a_0} s + \frac{a_2}{a_0} s^2\right) \left(1 + \frac{a_3}{a_2} s + \frac{a_4}{a_2} s^2\right)} \quad (7)$$

여기서,

$$h_4 = I_o L_{f1}^2 L_{f2}^2 L_m C_{cl} C_f$$

$$h_3 = DV_{IN} C_{cl} L_{f1} L_{f2}^2 C_f \left(\frac{N^2}{1-D} L_{f1} + L_m \right) + NI_o L_{f1} L_{f2} a_3$$

$$h_2 = \frac{DV_{IN} L_{f1} L_{f2} C_f R_C C_{cl}}{1-D} (N^2 (L_{f1} + L_{f2}) + L_m) + NI_o L_{f1} L_{f2} a_2$$

$$h_1 = \frac{DV_{IN} C_{cl} L_{f1} L_{f2}}{1-D} (N^2 (L_{f1} + L_{f2}) + L_m) + DV_{IN} C_f L_{f1} L_{f2} a_0 + NI_o L_{f1} L_{f2} a_1$$

$$h_0 = NI_o L_{f1} L_{f2} a_0 \text{이며,}$$

$$|h_1| \ll \left| \frac{h_2}{h_1} \right| \ll \left| \frac{h_3}{h_2} \right| \ll \left| \frac{h_4}{h_3} \right| \text{의 조건을 이용하였다.}$$

제어 대 스위치전류 전달함수는 제어 대 출력 전달함수와 마찬가지로 4차 시스템이며 2개의 영점과 1

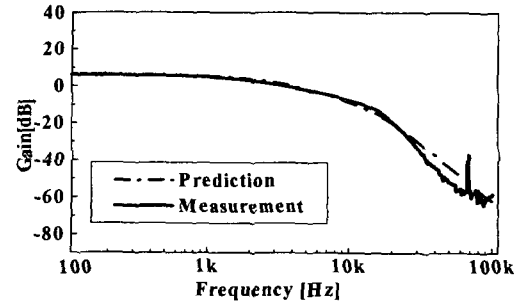


그림 6 전류루프가 닫힌 상태에서 제어 대 출력 전달함수

Fig. 6 Control-to-output transfer function with current-loop closed

개의 이중 영점으로 구성되어 있다. 그림 5에 식(7)과 실험결과를 비교하였다.

2.3.3 전류루프가 닫힌 상태에서 제어 대 출력 전달함수

그림 3으로부터 전류 루프가 닫힌 상태에서 제어 대 출력 전달함수를 유도할 수 있다.

$$G_{vc}(s) = \frac{\hat{v}_o(s)}{\hat{v}_c(s)} \Big|_{\text{current-loop closed}} = \frac{G_{vd}(s) F_m}{1 + G_{is}(s) F_m R_i H_e(s)} \quad (8)$$

여기서 F_m 은 PWM이득이고 R_i 는 전류감지회로의 이득을 나타낸다. 위의 식에서 $H_e(s)$ 는 sampling 효과를 나타내는데, 해석을 간단하게 하기 위해 $H_e(s) \approx 1$ 로 근사화 하여 전달함수를 유도하였다.

$$G_{vc}(s) \cong K \frac{\left(1 + \frac{b_2}{b_0} s^2\right) (1 + s C_f R_C)}{\left(1 + \frac{f_1}{f_0} s\right) \left(1 + \frac{f_2}{f_1} s\right) \left(1 + \frac{f_3}{f_2} s + \frac{f_4}{f_2} s^2\right)} \quad (9)$$

여기서,

$$f_n = a_n + F \cdot h_n \quad (n=0, 1, 2, 3, 4)$$

$$K = \frac{V_{IN} F_m b_0}{N f_0} \quad F = \frac{R_i F_m}{N^2 L_{f1} L_{f2}} \text{이며,}$$

$$|f_1| \ll \left| \frac{f_2}{f_1} \right| \ll \left| \frac{f_3}{f_2} \right| \ll \left| \frac{f_4}{f_3} \right| \text{의 조건을 이용하였다.}$$

식 (9)와 실험 측정결과를 그림 6에 나타내었다. 그림 4의 제어 대 출력 전달함수의 공진 주파수에서 나타나던 피킹(Peaking)이 그림 6에는 전류제어에 의해 사라짐을 알 수 있다. 따라서 능동 클램프 회로를 이용하여 변압기를 리셋 시키는 컨버터는 전류제어 기법을 적용하면 간단하면서도 피킹에 영향을 받지 않고 제어루프를 설계할 수 있다는 장점이 있다.

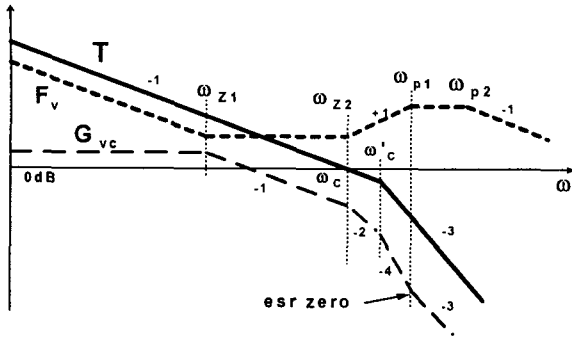


그림 7 $T(s), F_v(s), G_{vc}(s)$ 의 점근선
Fig. 7 Asymptote of $T(s), F_v(s), G_{vc}(s)$

2.4 전압 보상기 설계

식 (9)는 새로운 전원단의 제어 대 출력 전달함수로 간주할 수 있다. 따라서 식(9)를 이용하여 전압 보상기를 설계할 수 있다. 전압 보상기(F_v)는 페루프 특성을 향상시킬 수 있도록 아래와 같은 구조로 설계한다.

$$F_v(s) = \frac{\omega_m(1+s/\omega_{z1})(1+\omega_{z2})}{s(1+s/\omega_{p1})(1+s/\omega_{p2})} \quad (10)$$

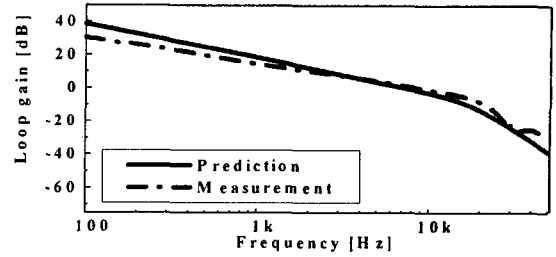
첫 번째 극점은 dc 레귤레이션을 위한 것이고 두 번째 극점(ω_{p1})은 제어 대 출력 전달함수의 영점에 위치시킨다. ω_{p2} 는 F_v 의 고주파 노이즈를 제거하기 위한 극점이다. 첫 번째 영점(ω_{z1})은 제어 대 출력 전달함수의 첫 번째 극점(ω_{p1})에 위치시키고 두 번째 극점은 esr 영점에 위치시킨다. ω_m 은 루프 이득의 위상여유가 충분하도록 조정한다. 그림 7는 제어 대 출력 전달함수, 전압보상기의 전달함수, 그리고 루프 이득의 점근선을 나타내었다.

2.5 루프 이득

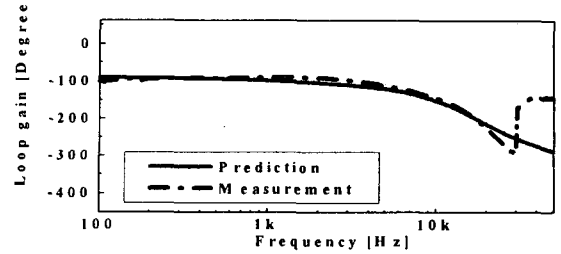
전압 보상기를 설계하면 컨버터의 루프 이득($T(s)$)을 구할 수 있다.

$$T(s) = G_{vc}(s) \cdot F_v(s) \quad (11)$$

그림 8은 식 (11)의 루프 이득과 실험용 컨버터를 이용하여 측정된 결과를 비교하였다. 컨버터의 루프 이득은 위상 여유가 45° 이고, crossover 주파수(ω_c)는 7kHz이다. 식 (11)에서 알 수 있듯이 루프 이득이 식(9)의 이중극점에 의한 주파수($\omega_{c'}$)이후에는 -60dB/dec 로 떨어지기 때문에 ω_c 는 $\omega_{c'}$ 이전 주파수 영역에 위치하게 된다. 따라서 $\omega_{c'}$ 를 높은 주파수 영역에 위치하도록 컨버터의 회로 정수를 선택하면 우수한 과도응답 특성을 얻을 수 있을 것이다.



(a)



(b)

그림 8 루프이득 (a)크기 (b)위상

Fig. 8 Loop gain (a)Magnitude (b)Phase

3. 결 론

본 논문에서는 능동 클램프 포워드 플라이백 컨버터를 회로 평준화 기법으로 해석하고, 이를 바탕으로 전류제어 기법을 적용한 제어회로를 설계하였다. 전류 제어를 적용함으로써 전압 제어 시 생기는 피킹의 영향을 받지 않고 제어회로를 설계할 수 있었다. 실험용 컨버터를 제작하여 그 측정 결과와 이론적인 결과를 비교하고, 제안한 제어회로 설계의 타당성을 확인하였다.

본 논문은 한국전력공사의 지원에 의하여 기초전력공학공동연구소의 주관으로 수행된 과제임

참 고 문 헌

- [1] L. Huber, Milan M. Jovanović, "Forward-Flyback Converter with Current-Doubler Rectifier :Analysis, Design, and Evaluation Results," IEEE Trans. Power Electron., vol. 14, no. 1, pp. 184-192, Jan., 1999.
- [2] Y. Lee, B. Lin, "Modeling, Analysis, and Design Criteria of Actively Clamped Double-Ended Converters," IEEE Trans. Circuit and Systems-Part I, vol. 47, no. 3, pp. 312-323, March 2000.
- [3] R. B. Ridley, "A New, Continuous-Time Model for Current-Mode Control," IEEE Trans. Power Electron., vol. 6, pp. 271-280, Apr. 1991.
- [4] R. W. Ericson, and D. Maksimović, "Fundamentals of Power Electronics," Kluwer Norwell, MA. 2001, 2nd Ed. Chap. 8.