

VHDL을 적용한 Microcontroller에 의한 능동전력 필터에 관한 연구

김수곤, 한운동*, 김순영, 전희종
 숭실대학교 전기공학과, *충주대 전기공학과

A Study on the APF driven by Microcontroller using VHDL

Soo-Gon Kim, Woon-Dong Han*, Soon-Young Kim, Hee-Jong Jeon
 Dept. of Electrical Eng. Soong-Sil Univ, *Dept. of Electrical Eng. Choong-Joo Univ

ABSTRACT

In this paper, the current controlled active power filter(APF) with the performance of reducing harmonic and improving power factor is studied. It has high speed and good performance with low cost.

The current controlled shunt APF is proposed, and the control part of APF is designed of SOC(System On Chip). So this system has low expense and good performance.

In this study, the micro-controller which designed with VHDL is applied to APF system. And the proposed technique in this paper demonstrates the excellent of the dedicated micro-controller. VHDL-based ASIC can simplify the process of development and has a competition in market because it reduces the consuming time for the design of IC(Integrated Circuit) in system level.

1. 서 론

최근 전력용 반도체 소자에 관한 기술혁신과 더불어 반도체 소자가 소형화, 고성능화 되면서 전력 전자산업의 발달을 이룩할 수 있었던 반면에 전원 품질을 저하시키는 문제점을 야기하고 있으며 사회가 산업화와 정보화를 거치면서 전력품질에 대한 관심이 증가되고 있다.

전력전자 관련 장치에서 발생시키는 전력품질의 저하 요인은 전압크기가 갑자기 변화해서 발생하는 순간전압강하(sag)와 상승(swell)이 대표적이다. 또한 다이오드 정류기 등에서 발생하는 고조파 전압 왜곡, 사이리스터 정류기 등에서 발생하는 고조파 전류 왜곡이 있다. 그리고 정류기에서 사용하는 커

패시터 등의 영향으로 생기는 역률 저하로 인한 무효전력의 증가가 문제점으로 지적되고 있다^[1].

전력품질개선에 대한 기존의 여러 가지 대책들 중에서 능동전력필터는 전력변환기술을 이용하여 전원에서 부하로 유입되는 전류에 포함된 고조파를 상용전원 대신 부하에 공급한다.

본 논문에서는 전류제어형 능동전력필터를 제안했으며, CPLD(Complex Programmable Logic Device)를 이용하여 능동전력필터의 제어부분을 System On Chip(SOC)화하여 저 가격으로 처리속도와 신뢰성을 확보할 수 있는 방법을 제안하였다^[2-4].

2. 본 론

2.1 전력용 능동전력필터

2.1.1 전류 제어형 능동전력 필터

그림 1은 제안된 병렬형 APF의 단상 전력 시스템의 블록 다이어그램이다. 제안된 시스템은 전원을 공급하기 위한 전원부와 부하단, 보상회로로 구성되어 있다.

부하는 전파 다이오드 정류기를 통해 공급되어진다. 부하전류 $i_L(t)$ 는 기본파 성분 $i_{L1}(t)$ 와 모든 고조파 성분이 포함된 것이다. 만약 보상 회로가 없다면 입력 역률은 인덕터 및 다이오드 정류기에 의해 상당히 낮을 것이다. 따라서 단위 입력 역률을 위해서는 입력 전류 $i_s(t)$ 는 정현파이며 입력 전압 $v_s(t)$ 와 동위상이 되도록 제어해야 한다. 키르히호프 전류 법칙에 의해 보상하고자 하는 능동전력필터의 보상전류는,

$$i_h(t) = i_L - i_s(t) \tag{1}$$

와 같다. 보상전류의 기본파 성분인 $i_{h1}(t)$ 는 식 (2)에 의해 구할 수 있다. 병렬형 APF의 출력이

기본파 주파수의 입력 전압을 나타내기 때문에 $i_{hl}(t)$ 가 병렬 APF의 실효전력을 소비하지 않게 하기 위해서는 입력전압 $v_s(t)$ 에 비해 위상이 뒤져야 한다.

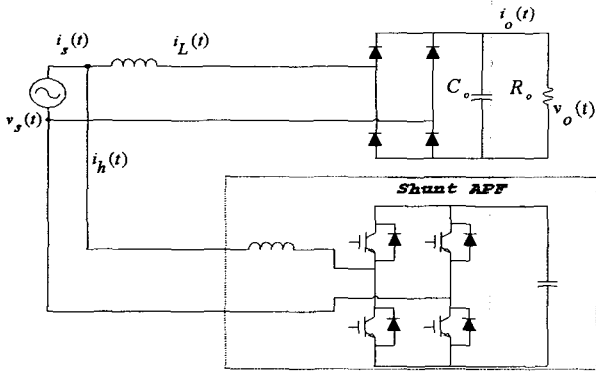


그림 1. 제안된 단상 전력 시스템
Fig. 1 Proposed single phase power system

$$i_{hl}(t) = i_{L1} - i_s(t) = I_{L1} \sin \phi \cos \omega t \quad (3)$$

여기서 ω 는 기본파 주파수이다. 일반적으로 다이오드 정류기에서 출력전압 $v_o(t)$ 와 출력전류 $i_o(t)$ 에서 지배적인 고조파는 2차 고조파이므로 순시 출력 전력은 다음과 같다.

$$P_o(t) = v_o(t) i_o(t) \cong P_o(1 + r_p \sin 2\omega t) \quad (4)$$

여기서 r_p 는 P_o 의 지배적인 2차 고조파의 비를 나타낸다. 입력전류 $i_s(t)$ 의 크기는 P_o 의 크기와 비례적이기 때문에 부하전력 순시치 $p_o(t)$ 의 최대 값을 검출해서 평균함으로써 P_o 의 평균값을 얻는다. $i_s(t)$ 의 크기 지령치는 P_o 과 이득의 내적 비례 값에 해당하므로 병렬 PWM 컨버터는 부하에 필요한 모든 고조파 성분과 지상인 기본파 성분을 공급하게 된다.

2.1.2 전류제어 기법

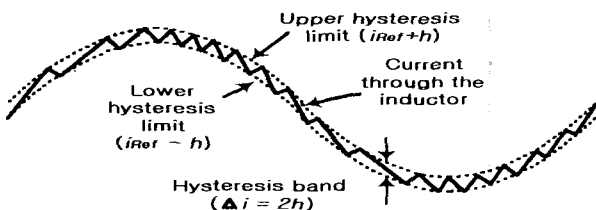


그림 2. 순시치 비교방식
Fig. 2 Comparing method of instantaneous value

본 연구에서 사용한 hysteresis 전류 제어는 출력전류가 기준 전류의 형태를 따라가도록 출력전류를 발생시키기 위해 전압원 인버터를 제어하는 방법이다. 두 개의 제한 값 사이에서 전류가 변화하도록 하는 방식을 그림2에 나타내었다.

스위칭 주파수는 히스테리시스 대역폭과 인덕터의 흐르는 전류의 크기에 의해서 바뀐다. 인덕턴스가 커질수록 주어진 전압에서의 di/dt가 작아지고 따라서 그림2에서의 톱니파의 경사는 더 완만해질 것이다. 히스테리시스 전류 제어는 스위칭 주파수의 폭을 결정하는 비동기 스위칭을 발생시킨다.

2.2 APF용 마이크로 컨트롤러의 구현

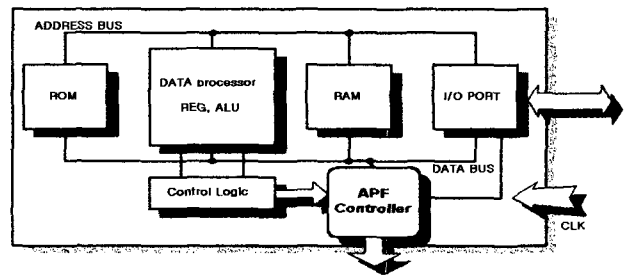


그림 3 SMC의 전체 블록도
Fig. 3 Block diagram of SMC

구현한 마이크로 컨트롤러는 전압센서에서 측정된 전압신호들과 전류센서로 측정된 전류신호를 입력받고 PWM 게이팅 신호를 출력한다. 역률 개선 및 고조파 저감 알고리즘에 맞추어 제어기는 게이팅 신호를 출력한다.

2.2.1 마이크로 컨트롤러의 구성

그림 3과 같이 본 연구의 마이크로 컨트롤러는 RAM, ROM, 데이터 프로세서, I/O 포트, 제어부로 구성되어 있다. 여기서 데이터 프로세서부는 레지스터와 ALU, 버스로 구성되어 있는데 CPU 내에서 데이터를 이동하거나 데이터를 지닐 수 있는 부분이면 연산을 담당한다.

2.2.2 APF 제어부

내부 램과 ALU를 APF Controller가 사용할 수 있도록 하였다. 출력은 내부 I/O 포트를 이용해서 출력을 발생하거나 APF Controller부분에서 직접 출력을 낼 수 있도록 하였다. 이렇게 하여 CPLD의 신호처리 속도가 일반 범용 마이크로 프로세서보다 훨씬 빠르다는 장점을 살릴 수 있으며 일반 마이크로 컨트롤러의 연산장치를 내장하고 있으므로 범용 프로세서의 사용 없이 마이크로 컨트롤러로서 독립할 수 있었다^[5, 6].

2.3 능동전력필터 시스템

본 연구에서 사용한 능동전력 필터 시스템의 전체 블록도는 그림 4와 같다. 그림 4는 제안된 시스템의 전체 제어기 구성에 대해서 나타내고 있다.

입력전류 지령치를 순시출력전력의 평균값에 의해 결정이 되며 입력전압과 동위상을 맞추기 위해서 PLL회로를 이용해 입력전압에서 위상을 이끌어 냈다. 그리고 부하전류와의 차에 의해 구한 보상전류와 실제 보상전류의 오차를 히스테리시스 전류제어기를 이용해 IGBT를 구동시키도록 구성하였다.

이러한 능동전력필터 제어기를 VHDL을 이용하여 구현하므로써 원칩(one chip)화 시켰다. 이는 CPLD의 신호처리 속도가 일반 범용 마이크로 프로세서 보다 훨씬 빠르다는 장점을 살릴 수 있고 경제적인 면에서도 효율성을 증대시킬 수 있었다.

본 마이크로 컨트롤러는 0.5kVA급 프로토타입(proto type) 전류제어형 능동전력필터를 Altera사의 EPF10K20을 이용해 데이터 처리부, 메모리, 입·출력부, 제어부와 적용 시스템에 해당되는 제어기를 하나의 칩에 집적시켰다.

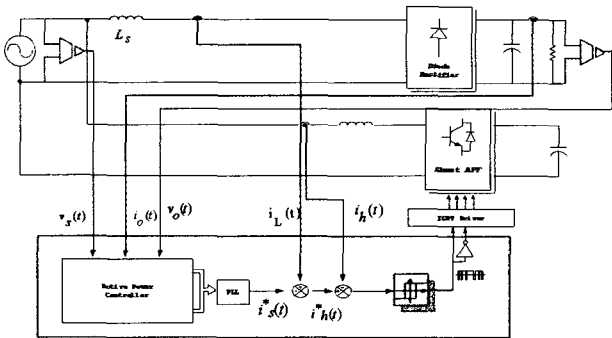


그림 4. 제안된 시스템의 블록다이어그램
Fig. 4 Block diagram of proposed system

병렬형 PWM 컨버터는 부하전류의 모든 고조파 성분과 지상인 기본과 성분을 포함하고 있어서 병렬형 APF는 평균전력에는 전혀 기여하지 않는다.

2.3.1 입력 전류지령 발생

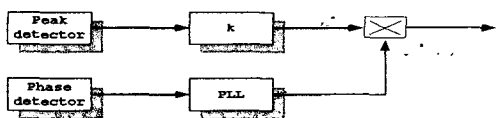


그림 5. 입력전류지령 발생부
Fig. 5 Part of source current reference generator

그림 5는 입력전압과 동위상인 입력전류 $i_s(t)$ 의 지령을 나타내는 블록다이어그램이다. 입력지령전류 크기는 출력전력의 실효값 P_o 의 크기와 비례적이기 때문에 출력전력의 순시치 $p_o(t)$ 의 평균값이나 직류성분에 의해 결정할 수 있다. 피크 검출기에 의해 얻어진 P_o 의 평균값은 비례제어기를 통해 얻고자 하는 입력지령 전류의 크기를 구한다.

2.3.2 보상 전류지령 발생

그림 6은 보상지령전류를 얻기 위한 블록다이어그램이다. 보상 전류의 지령치를 얻기 위해 부하전류 와 의 비례 값에 의해 얻어진 입력지령전류의 차에 의해 보상지령전류를 얻을 수 있다. 이렇게 얻어진 보상지령전류는 실제 보상전류와의 오차를 히스테리시스 제어기를 이용해 IGBT (Insulated Gate Bipolar Transistor)를 구동하게 된다. 보상지령전류는 히스테리시스 제어기를 컨버터의 출력전류를 제어하는 전류제어기로 사용하였다. 제어기는 지령치에 대한 실제 추종치를 비교하여 제어 출력을 발생한다. 제어 출력신호는 PWM 발생기를 스위칭 신호를 발생한다.

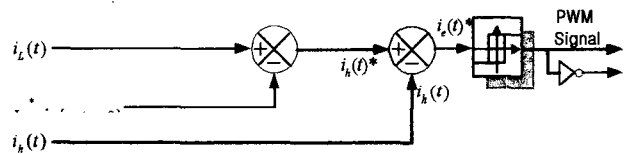


그림 6. 보상지령전류 및 PWM 발생부
Fig. 6 Compensate current and PWM generator

2.4 시뮬레이션

그림 7은 그림 5의 입력 지령 전류 발생기의 컴퓨터 시뮬레이션의 화면이다. 그림 8은 그림 6의 보상 전류 발생기의 컴퓨터 시뮬레이션의 화면이다. 그림9는 입력 전압, 전류의 시뮬레이션 파형이다.

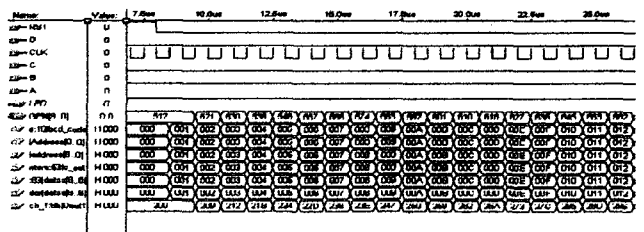


그림 7. 입력지령전류 발생기의 시뮬레이션도
Fig. 7 Simulation of input reference current generator

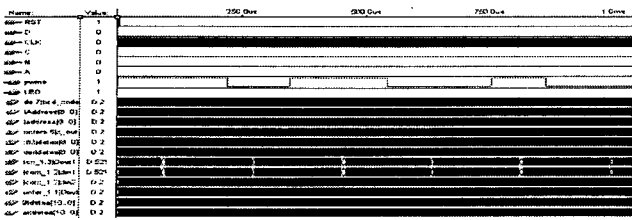


그림 8. PWM 발생기의 시뮬레이션도
Fig. 8 Simulation of PWM generator

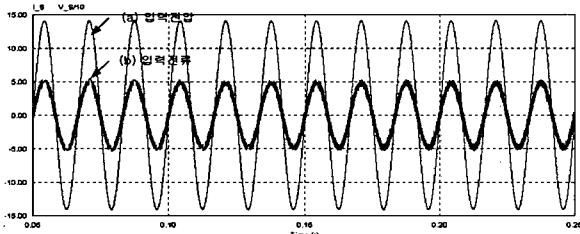


그림 9. 입력전압파형 및 개선된 입력전류파형
Fig. 9 Wave forms of input voltage and the improved input current

2.5 실험결과

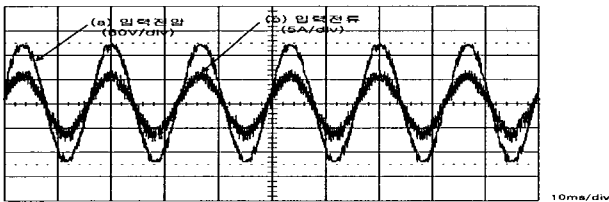


그림 10. 전류제어형 능동전력필터의 파형
Fig. 10 Waveforms of current controlled APF

그림 10은 전류 제어형 능동전력필터의 입력전압과 입력전류의 파형을 나타내고 있다. 전압제어형과 마찬가지로 입력전압과 입력전류가 동위상을 유지하고 있는 것을 볼 수 있다. 부하에 필요한 무효전력을 보상함으로써 역률 개선이 이루어짐을 확인할 수 있다.

표 1. APF의 고조파 성분 및 THD 분석

Table 1. Harmonic component and THD analysis of APF

고조파 차수	1	3	5	7	9	THD
보상전	1	0.4584	0.1359	0.0689	0.0349	48.39%
보상후	1	0.0242	0.0130	0.0050	0.0031	2.73%

표 1에서는 실험을 통해 본 연구에서 제안한 전류제어형 능동전력필터의 보상전과 보상후의 고조

파 성분 및 주파수 분석에 대해 전압제어형 능동전력필터의 경우와 비교하여 나타내고 있다.

전체적으로 THD는 2.73[%] 이내로 억제되어 전압제어형의 5.79[%]에 비해서도 고조파 저감에 우수한 성능을 보였다. 따라서 본 논문에서 구현한 컨트롤러를 이용하여 역률 개선 및 고조파 저감에 우수한 성능을 가짐을 확인할 수 있었다.

3. 결 론

본 논문에서는 고효율 병렬형 APF를 위한 전형적인 제어 방법을 제안하였으며, VHDL로 설계한 CPLD 마이크로 컨트롤러를 이용하여 능동전력필터를 제어함으로써 고조파 제거 및 역률 제어를 수행하도록 하여 특정 목적에 맞는 고성능의 제어가 이루어지도록 하였다. 보상신호에 맞추어 적절한 PWM 신호를 구현하며, 해당 신호를 스위치에 인가하였다. 그 결과 다이오드 정류기와 평활용 캐패시터로 구성된 비선형 부하의 영향으로 입력전류에는 많은 고조파 성분을 포함하고 있으며 또한 역률도 매우 저하됨을 확인하였다. 이러한 문제점을 해결하기 위하여 본 연구에서 제시한 능동필터를 부하에 병렬로 설치하여 고조파 저감 및 역률 개선을 얻을 수 있었다.

참 고 문 헌

- [1] B. Singh, K. Al-Haddad, and A. Chandra, "A review of active filters for power quality improvement", IEEE Trans. on Industrial Electronics, Vol. 46, No. 5, pp. 960-971, Oct. 1999
- [2] Regan Zane and Dragan Maksimovic, "A Mixed-Signal ASIC Power-Factor-Correction (PFC) Controller for High Frequency Switching Rectifiers", IEEE Power Electronics Specialists Conference, Vol. 1, pp. 117-122, Jun. 1999
- [3] Tian Jie, Chen Xianming, Xu Heping, Wang XiaoHong, Wang Tong, "PWM Pulse Generator Based FPGA for Static Var Compensator", Proceedings of the International Conference on Electrical Engineering 1999, Vol. 2, pp. 131-134, 1999
- [4] "Top-Down방식에 근거한 ASIC/FPGA회로 설계", ASIC 지원센터
- [5] T. L. Chern et, al, "Microprocessor-based modified discrete integral variable-structure control for UPS", IEEE Transactions on Industrial Electronics, Vol. 46, No. 2, pp. 340-348, Apr. 1999
- [6] David A atterson and John L. Hennessy, "Computer Organization & Design", Morgan Kaufmann Publishers, Inc.