

하이브리드 Cascade 멀티레벨 인버터를 이용한 무효전력보상기의 모델링 및 해석

최남섭

여수대학교 전기및반도체공학과

Modeling and Analysis of Static Var Compensator Using Hybrid Cascade Multilevel Inverter

Nam-Sup Choi

Dept. of Electrical Engineering, Yosu National University

ABSTRACT

This paper proposes a static var compensator using hybrid cascade 5-level PWM inverter. Circuit DQ transformation is used for modeling and analysis of the system, and it reveals the important characteristics and related equations of the system. Also, a multilevel PWM technique suitable to hybrid structure is proposed for less harmonics in the input currents of the system. Finally, the validity of the characteristics analysis is shown through PSIM simulations.

1. 서 론

전력시스템에서의 낮은 역률에 의해 발전 및 송배전 설비의 용량이 증대되고 송배전 손실이 증가하는 문제점을 해결하기 위하여 발전소의 증설이나 부하조건의 규제보다 무효전력 보상시스템을 도입하는 것이 보다 현실적이고 경제적인 방안이라는 것이 일반적인 견해이다^[1].

본 연구는 추후 대용량에 적용할 수 있는 하이브리드 Cascade 5-레벨 PWM 인버터를 이용한 무효전력 보상기를 제안한다.

멀티레벨 PWM 인버터는 고전압 대전력 전력변환 장치에서, 대용량을 구현하면서 멀티레벨 출력으로 인하여 고조파 저감효과를 높일 수 있는 효과적인 방안의 하나로 최근 폭넓게 연구되어 왔으며, 현재까지 크게 나누어 다이오드 클램프형, 커패시터 클램프형, Cascade 형의 3종류의 회로 구조가 제안되어 있다.^{[1],[2]} 이 가운데 Cascade형 멀티레벨 컨버터는 모듈구조의 단순한 구성과, 각 모듈별로는 검증된 기술이라는 장점으로 인하여 활발히 연구되고 있으며 그 응용분야 또한 확대되고 있다.^[2] 특히, Cascade형 멀티레벨 컨버터의 일종인 하이브

리드 멀티레벨 컨버터는 GTO와 IGBT 같이 서로 다른 종류의 전력반도체 소자를 한 컨버터 내에서 복합적으로 사용하여 전력반도체 소자의 활용률 극대화라는 장점을 갖는다.

본 논문에서는 Cascade 5-레벨 PWM 인버터를 사용한 무효전력보상기의 제어변수와 공급되는 무효전력, 유효전력, DC측 전압 사이의 관계식을 도출하고, 하이브리드 컨버터의 회로구성의 장점을 살리는 PWM 제어방안을 제안한다. 이러한 동작특성의 해석은 PSIM을 통하여 시뮬레이션함으로써 그 타당성을 보일 것이다.

2. 전체 시스템 개요

2.1 동작원리

제안된 무효전력 보상기의 전체 시스템의 블록도는 그림 1과 같다. 제안된 시스템에서 직류측에 별도의 직류전원을 필요로 하지 않는데 이는 인버터의 위상각을 제어하여 필요한 유효전력을 DC 커패시터에 충전할 수 있기 때문이다. 또한 그림 1에서 5-레벨 인버터의 위상각 α 를 조절하면 원하는 크

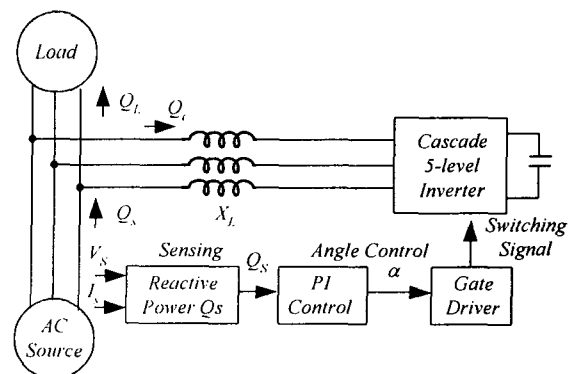


그림 1 전체 시스템 구성도

Fig. 1 Overall system diagram

기의 무효전력을 발생할 수 있는데, 이 때 변조지수 정해진 고정된 값을 사용한다.^[1]

그림 1에서 유일한 제어변수는 위상각 α 가 되며, 현재 검출된 전원측의 무효전력량 Q_s 가 0이 되도록 부하에서 요구하는 VAR와 반대되는 같은 크기의 VAR를 발생하도록 α 를 양 또는 음의 값이 되게 제어한다.

2.2 하이브리드 Cascade 5-레벨 PWM 인버터

그림 2는 하이브리드 Cascade 5-레벨 PWM 인버터를 포함한 무효전력보상기의 회로구성을 나타낸다. 그림 2에서 제어 가능한 변수는 단상 인버터 세트의 출력전압의 진폭제어변수 d_1 및 위상제어변수 α_1 , 3상 인버터의 출력전압의 진폭제어변수 d_2 및 위상제어변수 α_2 가 되어 4개가 존재한다. 여기서는 5-레벨의 출력전압이 되도록, 3상 인버터의 DC 전압 v_{dc} 와 단상인버터의 DC 전압 v_{dcf} 를 다음과 같이 제어한다.

$$v_{dcf} = v_{dc} / 2 \quad (1)$$

그림 3은 5-레벨 출력전압을 얻기 위한 동작스위칭 표이다. 또, 그림 2에서 3상 입력전원은,

$$v_{s,abc} = [v_{sa} \ v_{sb} \ v_{sc}]^T = \sqrt{\frac{2}{3}} \cdot V_s \text{SIN}(\omega t) \quad (2)$$

이고, V_s 는 AC 전원측의 선간 실효전압을 나타내며,

$$\text{SIN}(\omega t) = \begin{bmatrix} \sin(\omega t) \\ \sin(\omega t - 2\pi/3) \\ \sin(\omega t + 2\pi/3) \end{bmatrix} \quad (3)$$

3. 회로 DQ 변환 및 제어

3.1 회로 DQ 변환

그림 2의 회로를 DQ 변환을 하기 위하여 그림 4와 같이 회로를 분할한다. 또, abc 축상의 3상 변수 x_{abc} 를 dqo 축상의 변수 x_{dqo} 로 변환하는 변환행렬 K 를 다음과 같이 정의한다.^[3]

$$K = \sqrt{\frac{2}{3}} \begin{bmatrix} \text{COS}^T(\omega t + \alpha_1) \\ \text{SIN}^T(\omega t + \alpha_1) \\ 1/\sqrt{2} \ \mathbf{I}^T \end{bmatrix} \quad (4)$$

여기서, $\mathbf{I}^T = [1 \ 1 \ 1]$ 이고

$$K^{-1} = K^T, \quad x_{dqo} = K x_{abc} \quad (5)$$

그림 4에서 저항-인덕터세트의 전압전류 관계식은,

$$v_{s,abc} = r i_{abc} + v_{r,abc} \text{ (A 부분)} \quad (6)$$

$$L \frac{d}{dt} i_{abc} = v_{r,abc} - v_{o,abc} \text{ (B 부분)} \quad (7)$$

또, C 부분의 단상 인버터 세트는 서로 120° 위상차가 존재하도록 제어되고, 인버터 제어의 대칭성으로부터,

$$v_{dca} \approx v_{dcb} \approx v_{dcc} \equiv v_{dcf} \quad (8)$$

$$i_{dca} \approx i_{dcb} \approx i_{dcc} \equiv i_{dcf} \quad (9)$$

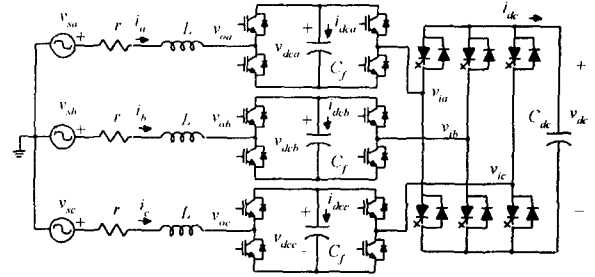
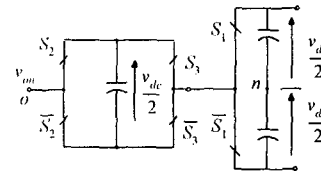


그림 2 하이브리드 cascade 멀티레벨 인버터
Fig. 2 Hybrid cascade multilevel inverter



v_{in}	v_{dc}	$v_{dc}/2$	0	$-v_{dc}/2$	$-v_{dc}$
S_1	on	on	on	off	off
S_2	on	on	off	on	on
S_3	off	on	off	on	off

그림 3 스위칭 표

Fig. 3 Switching table

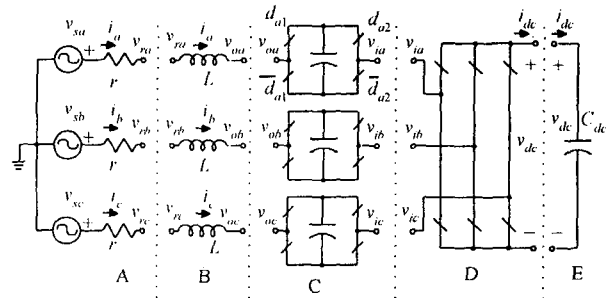


그림 4 회로의 분할

Fig. 4 Circuit partitioning

이므로, 기본파 영역의 동작만을 고려하면,

$$v_{o,abc} - v_{i,abc} = \sqrt{\frac{2}{3}} d_1 \text{SIN}(\omega t + \alpha_1) v_{dcf} \quad (10)$$

$$3i_{dcf} = \sqrt{\frac{2}{3}} d_1 \text{SIN}^T(\omega t + \alpha_1) i_{abc} \quad (11)$$

D 부분의 3상 인버터의 경우, 스위칭 함수의 기본파 성분만을 고려한 전압-전류 관계식은,

$$v_{i,abc} = \sqrt{\frac{2}{3}} \cdot d_2 \text{SIN}(\omega t + \alpha_2) v_{dc} \quad (12)$$

$$i_{dc} = \sqrt{\frac{2}{3}} \cdot d_2 \text{SIN}^T(\omega t + \alpha_2) i_{abc} \quad (13)$$

식 (2)~(13)의 관계식에 대하여 변환행렬 K 를 적용하여 DQ 변환을 하면, 다음 방정식 세트가 얻어진다.

$$v_{sd} = V_s \text{COS} \alpha_1 = r i_d + v_{rd} \quad (14)$$

$$v_{sq} = -V_s \sin \alpha_1 = r i_q + v_{rq} \quad (15)$$

$$\omega L i_d + L \frac{d}{dt} i_q = v_{rq} - v_{oq} \quad (16)$$

$$-\omega L i_q + L \frac{d}{dt} i_d = v_{rd} - v_{od} \quad (17)$$

$$v_{oq} - v_{iq} = 0 \quad (18)$$

$$v_{od} - v_{id} = d_1 v_{dcf} \quad (19)$$

$$3 i_{dcf} = d_1 i_d \quad (20)$$

$$v_{iq} = d_2 \sin(\alpha_2 - \alpha_1) v_{dc} \quad (21)$$

$$v_{id} = d_2 \cos(\alpha_2 - \alpha_1) v_{dc} \quad (22)$$

$$i_{dc} = d_2 \sin(\alpha_2 - \alpha_1) i_q + d_2 \cos(\alpha_2 - \alpha_1) i_d \quad (23)$$

식 (14)~(23)로부터 그림 5와 같이 일반성을 그대로 유지하면서, 시스템의 모든 제어정보를 포함하는 등가회로를 얻을 수 있다.

3.2 동작 특성

그림 5의 DQ 변환된 등가회로에서 다음과 같은 중요한 사실을 알 수 있다.

1) 전체 시스템의 차수는 4차이다. 특히, 단상 인버터의 DC 커패시터는 용량이 원래 값의 3배인 단일 커패시터로 동작한다.

2) 단상 인버터의 직류측 전압은 오직 i_d 에만 영향을 받는 반면에, 3상 인버터의 직류전압은 i_d 와 i_q 의 두 전류성분에 의해 정해진다.

3) 만일 제어조건에 의하여 $\alpha_2 - \alpha_1$ 이 0° 이면 변압기 한 개가 제거되며, 등가회로의 두 커패시터 전압은 동일한 전류를 공유하므로 일정한 비례관계에 의하여 정해진다. 이 경우 두 개의 커패시터가 서로 커플링되어 있으므로 시스템의 차수는 3차이다.

한편, 그림 3의 스위칭 표에 따른 5-레벨 PWM 출력전압을 얻기 위해서 과도상태나 정상상태의 두 경우 모두 식 (1)의 조건이 성립해야 한다. 그러므로, 본 논문에서는 $\alpha_2 - \alpha_1 = 0$ 인 제어방식을 도입하여, 그림 6과 같은 등가회로를 얻는다. 그림 6에

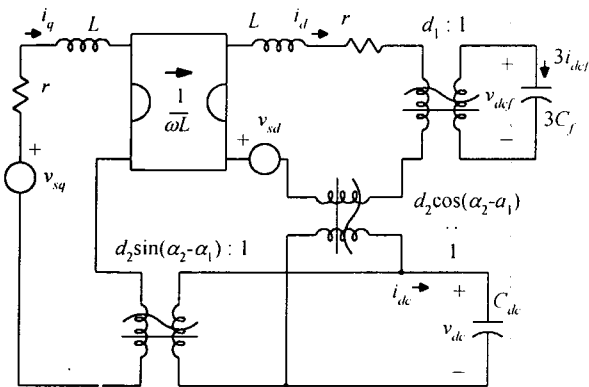


그림 5 회로 DQ 변환

Fig. 5 Circuit DQ transformation

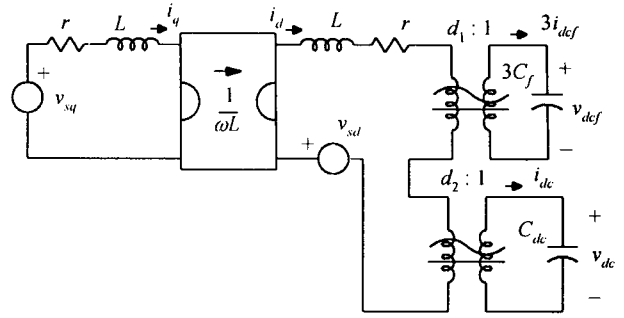


그림 6 동상 제어시의 등가회로

Fig. 6 Equivalent circuit for in-phase control

서 다음의 관계식이 성립함을 알 수 있다.

$$\frac{v_{dcf}}{v_{dc}} = \frac{d_1}{d_2} \cdot \frac{C_{dc}}{3C_f} \quad (24)$$

따라서 C_{dc} 와 C_f 의 초기전압이 동일하다면, 5-레벨 출력을 얻기 위하여 다음의 관계식이 만족되도록 제어변수 d_1 과 d_2 를 설정하여야 한다. 즉,

$$\frac{d_1 C_{dc}}{3d_2 C_f} = \frac{1}{2} \quad (25)$$

식 (25)에서 보듯이, 커패시턴스 비가 변조지수비를 결정한다. 또한, 어떠한 이유로 만일 v_{dcf} 와 v_{dc} 의 비가 다르게 된 경우, 식 (24)에서 보듯이 d_1 과 d_2 를 제어하여 원하는 v_{dcf} 와 v_{dc} 의 비를 제어할 수 있다.

정상상태에서 동작특성을 살펴보기 위하여 그림 6의 회로에서 인덕터는 단락, 커패시터는 개방한다. 또, 모든 변수는 직류값을 가지므로 대문자를 사용하여 표기하도록 한다. 즉, 그림 6으로부터 DC 링크 전압은,

$$V_{dc} = \frac{2V_s}{D_1 + 2D_2} \left\{ \cos \alpha_2 - \frac{\omega L}{r} \sin \alpha_2 \right\} \quad (26)$$

이고, 인버터가 공급하는 유효전력 P_c 와 무효전력 Q_c 는 다음과 같다.

$$P_c = V_{sq} I_q + V_{sd} I_d = \frac{V_s^2}{2r} \{1 - \cos(2\alpha_2)\} \quad (27)$$

$$Q_c = V_{sq} I_d - V_{sd} I_q = \frac{V_s^2}{2r} \sin(2\alpha_2) \quad (28)$$

3.3 하이브리드 PWM 제어

식 (10)과 (12)에서 멀티레벨 인버터의 출력전압의 크기는 단상 인버터와 3상 인버터의 위상이 같으므로 두 인버터 출력전압의 크기의 합으로 표현된다. 따라서,

$$\frac{v_{ol,peak}}{v_{dc}} \equiv M = \sqrt{\frac{2}{3}} \left(\frac{d_1}{2} + d_2 \right) \quad (29)$$

여기서 $v_{ol,peak}$ 는 멀티레벨 인버터 출력 상전압의 기본파의 피크값이다.

용량이 큰 GTO 인버터를 6-스텝 제어할 때 구형파 출력 상전압이 얻어지므로, 식 (12)로부터,

$$d_2 = \frac{2}{\pi} \sqrt{\frac{2}{3}} = \frac{\sqrt{6}}{\pi} \equiv d_{2, \max} \quad (30)$$

이고, d_2 가 결정되면 d_1 은 식 (25)에 의하여 일의적으로 정해진다. 따라서, 합성 변조지수 M 또한 일의적으로 정해진다.

그림 7은 임의의 한 상에 대하여 IGBT 인버터를 PWM 변조하기 위한 블록도를 보인다. 식 (29)에 의한 M 으로 정해진 기준파에서 GTO 인버터의 출력전압을 빼면, IGBT 인버터가 발생시켜 주어야 할 오차전압 v_f 가 된다. 오차전압 v_f 는 고주파 캐리어에 의하여 최종적으로 3-레벨 PWM 변조된다.

4. 시뮬레이션 및 검토

회로 DQ 변환 등가 모델링과 동작 해석의 타당성을 검증하기 위하여 PSIM으로 오픈 루프 시뮬레이션을 실시하였는데, 사용된 회로 정수와 제어 변수의 값은 다음과 같다. 즉, 전원주파수 $f=60$ Hz, $V_s=220$ V, IGBT 인버터의 스위칭 주파수 $f_{IGBT}=6$ kHz, 인버터 손실대표저항 $r=0.3 \Omega$, 연계 리액터 $L=2$ mH, 단상 DC측 커패시터 $C_f=3300 \mu\text{F}$, 3상 DC측 커패시터 $C_{dc}=1.5C_f=4950 \mu\text{F}$ 이고, 인버터 진폭변조지수 $d_1=d_2=0.78$ 로 고정된다.

그림 8은 최초에 $\alpha_2=5^\circ$ 의 명령을 주었을 때 각 DC 커패시터 전압이 build-up되는 과정과 $t=0.1$ sec인 순간 α_2 를 5° 에서 -5° 로 순간적으로 변화시켰을 때 시스템의 응답을 보여준다. 그림 7에서 정상상태에서 전원 상전압 v_{sa} 에 대하여 $\alpha_2=5^\circ$ 인 경우 지상전류 i_a 가, $\alpha_2=-5^\circ$ 인 경우 진상전류 i_a 가 흐름을 볼 수 있고, 이때, 무효전력은 약 14 kVar에서 -14 kVar로 변동하는데 이는 식 (28)에서 이론적으로 계산된 값과 정확히 일치한다. 아울러 3상 인버터의 직류전압 v_{dc} 가 단상 인버터의 직류전압 v_{fa} 의 두배가 되어 항상 5-레벨 출력전압이 얻어지며, IGBT 인버터와 GTO 인버터의 스위칭 주파수가 서로 다름도 확인할 수 있다.

5. 결 론

본 논문에서는 하이브리드 5-레벨 컨버터를 사용한 무효전력보상기를 회로 DQ 모델링 및 해석하여 정상상태 동작 특성을 나타내는 식을 유도하였다. 또, 하이브리드 컨버터의 회로구성의 장점을 살리는 하이브리드 PWM 제어방안을 제안하였다. 또한, 이러한 동작특성의 해석을 PSIM을 통하여 시뮬레이션함으로써 그 타당성을 확인하였다.

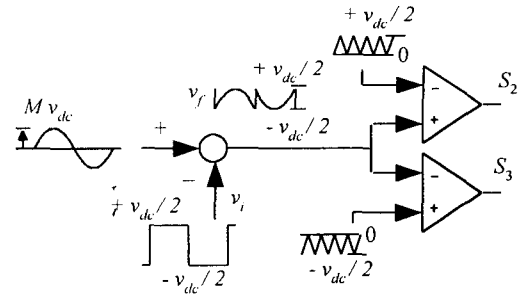


그림 7 5-레벨 PWM 신호의 발생

Fig. 7 Generation of 5-level PWM signal

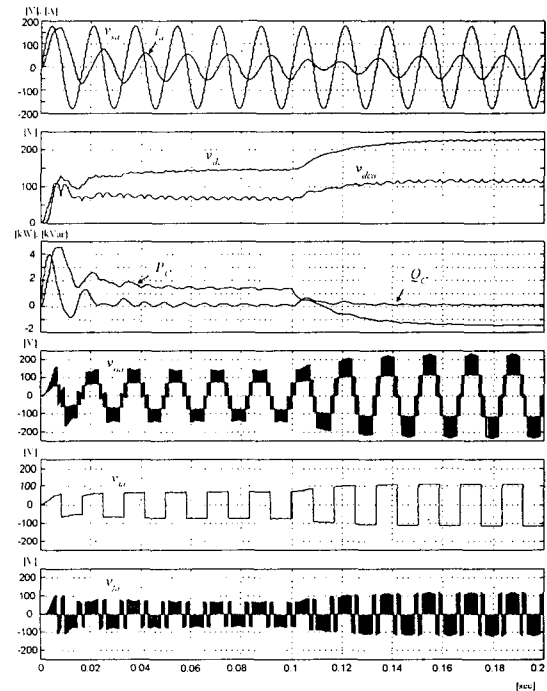


그림 8 시뮬레이션 파형

Fig. 8 Simulated waveforms

참 고 문 헌

- [1] Nam S. Choi, Guk C. Cho and Gyu H. Cho, "Modeling and Analysis of Multilevel Voltage Source Inverter Applied as a Static Var Compensator", International Journal of Electronics, Vol. 75, No. 5, pp. 1015-1034, 1993.
- [2] Bum-Seok Suh, Yo-Han Lee and Dong-Seok Hyun, "A New Multilevel Inverter Topology with a Hybrid Approach", EPE Conference Record, 1999.
- [3] C. T. Rim, N. S. Choi, G. C. Cho and G. H. Cho, "A Complete DC and AC Analysis of Three-Phase Controlled-Current PWM Rectifier Using Circuit D-Q Transformation", IEEE trans. on Power Electronics, Vol. 9, No. 4, pp. 390-396, July 1994