

High-k Zr silicate를 이용한 MIS 소자제작과 공정최적화

김 중 혁, 송 호 영, 오 범 환, 이 승 걸, 이 일 항, 박 세 근
인하대학교 m-PARC
전화 : 032-860-7768 / 핸드폰 : 016-336-7562

Fabrication of high-k Zr silicate MIS and optimization of the etching process

Jong Hyuk Kim, Ho Young Song, Bum Hoan O, Seung Gol Lee, El Hang Lee,
Se Geun Park
m-PARC, INHA University
E-mail : kjhyuk92@yahoo.co.kr

Abstract

In this paper, etching characteristics of Zr-silicate in $Ar/Cl_2/CH_4$ plasma is studied, and possible plasma damage is investigated by fabricating MIS capacitors. We could increase the selectivity to near 2 while keeping the etch rate of Zr-silicate to about 70 nm/min. Leakage current and flat band voltage shift of Pt/Zr-silicate/Si capacitors are measured before and after plasma etching. Using capacitor patterns with the same area but different circumference lengths, we try to separate etching damage mechanisms and to optimize the process. The leakage current of 1.2×10^{-3} A/cm² and smaller capacitance variation of 0.2 nF at -2V are obtained in $Ar/Cl_2/CF_4$ plasma at 200 W RF power

I. 서론

반도체 소자의 속도향상을 위하여 게이트 산화막의 두께는 수년이내에 20Å 이하의 두께가 필요할 것으로 미국 반도체 산업협회(SIA)의 기술개발 Roadmap에서 예측하고 있다.[1] 게다가 얇고 일정한 두께의 고품질 SiO₂ 막을 성장시켜야 하는 기술적 한계는 신뢰성과 높은 누설전류의 문제점을 가지고 있다. 이러한 문제를 해결하기 위해 게이트 산화막을 고유전 물질로 대체하려는 노력이 행하여지고 있다. 새로운 대체물질은 실리콘 기판 위에서 열적 안정성, 낮은 누설전류, 낮은

계면 상태 밀도 등의 특성이 요구된다. TiO₂, Ta₂O₅, SrTiO₃, Al₂O₃, HfO₂, ZrO₂ 등 많은 금속 산화물들이 제안되어 왔지만 위의 특성을 만족시키지 못하고 있다.

Zr_{1-x}Al_xO_y의 복합산화물이나 HfSi_xO_y, ZrSi_xO_y와 같은 silicate 등의 물질이 이러한 엄격한 요구조건을 충족하는 물질로 연구되어지고 있다.[2] 차세대 MOSFET 소자 제작을 위해서는 이러한 새로운 물질의 식각공정이 필수적으로 이루어져야 한다.[3]

따라서, 본 연구에서는 비교적 높은 유전상수를 갖는 동시에 Si기 지 위에서 열적 안정성 및 좋은 계면 특성을 보이는 ZrSi_xO_y를 Cl-based의 공정가스를 이용하여 건식식각을 수행하였다. 게이트 박막은 Si 기지의 과도한 손상이 식각되어야 하므로 최적의 선택비조건을 얻기 위하여 Zr silicate와 Si의 선택비를 비교하였다. 또한 집적공정 중의 손상을 최소화 하는 방법으로서 각 식각공정 후의 C-V와 I-V를 측정, 비교함으로써 실제의 집적공정시의 damage를 최소화 할 수 있는 조건을 연구하였다.

II. 실험

실험에 사용된 시료로는 (100)방향의 p형 실리콘 웨이퍼를 사용하였으며, 산화막은 Si위에 BPSG가 ~1 μm 증착된 Blank Wafer를 이용하였고, Co-sputtering법에 의해 형성된 ZrSi_xO_y(~1000 Å, ~100 Å) 박막을 사용하였다. 전극으로는 Pt를 sputtering에 의해 ~1000

증착하였다.(at 150°C)

본 실험에서는 반응성 이온 식각(RIE: Reactive Ion Etch)장비와 평판형 유도결합 플라즈마 (ICP: Inductively Coupled Plasma) 식각장비를 사용하여 Zr silicate 식각특성과 선택비를 비교하였다. Cl₂를 주공정 가스로 사용하였으며, Ar, H₂, CH₄를 첨가가스로 사용하였다.

Gate stack 플라즈마 식각시 나타날 수 있는 charging damage와 over etching으로 인한 기지의 damage 등의 영향을 줄이기 위한 방법을 찾기 위하여 식각을 행한 패턴 edge부분의 영향을 극대화 한 테스트 패턴을 고안하였다. 전극면적은 같으나 그림 1과 표 1에서와 같이 전극 둘레가 다른 MIS capacitor 전극 pattern을 제작하여 각각의 조건에 따른 전기적 특성을 측정하여 식각 damage의 영향을 예측하였다. Capacitance는 HP4284A를 이용하였으며 leakage current는 Keithly 6517A와 HP4145B를 이용하여 측정하였다.

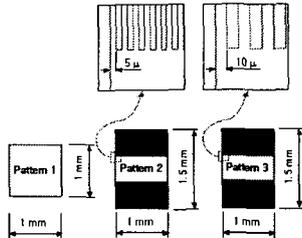


그림 1. 각 전극패턴의 형태

표1. 각 패턴별 면적과 둘레길이

	Pattern 1	Pattern 2	Pattern 3
Area(cm ²)	0.01	0.01	0.01
Circumference(cm)	0.4	20	10

III. 결과 및 고찰

3.1 Zr-silicate 건식식각

Fluorine과 chlorine은 일반적으로 Si의 주요 etchant로 작용한다. 수소의 첨가는 F(fluorine)나 Cl(chlorine)과의 제결합(HF, HCl)을 통해 Si의 etchant를 제거하는 효과(scavenging effect)를 가지며 polymer형성을 촉진한다.[4] 따라서 수소가스의 분압이 높아질수록 Si의 식각율은 급격한 감소를 나타낸다. Zr silicate의 경우 식각 생성물이 비교적 비휘발성이므로[5] 이온 에너지에 의한 식각작용이 더 우세할 것으로 여겨지며 식각율은 완만한 감소세를 나타내어 Si에 대한 선택비가 1보다 커지는 결과를 나타내었지만 CF₄/H₂ 공정가스에서는 과도한 polymer depositon으로 식각률이 40 nm/min 이하로 낮았다.

High temperature data로부터 추정해보면 Zr은 실온에서 ~10⁻⁷ Torr, 100°C에서 ~10⁻⁴정도의 비교적 낮은

vapor pressure를 갖지만[6] 생성가능한 etch product를 보면 ZrCl₄(subl. 331°C)의 승화점이 ZrF₄ (subl. 912°C)의 승화점보다 낮음은[3] 주 공정가스가 Cl일 경우가 Zr silicate의 식각이 좀더 용이하게 이루어질 수 있음을 예상할 수 있다. 고밀도 소스인 ICP (inductively coupled plasma)를 이용하여 Cl₂와 CH₄ 조성에 따른 식각공정을 행한 후 그림 2에 가스조성에 따른 Zr silicate와 Si의 식각율의 변화와 선택비를 나타내었다. ICP source power는 1kW, bias voltage는 250 V를 유지하도록 하였고 총 가스 유량은 30 sccm, 압력은 20 mTorr를 유지하였다. Si의 경우 수소 첨가 시와 마찬가지로 메탄첨가시 식각율의 급격한 감소를 가져왔다. 이는 CH₄의 해리에 의해 생성 CH_x뿐 아니라 H 라디칼의 생성이 F 라디칼을 제거하는 역할을 하는 것으로 보여진다. Zr silicate의 경우 식각율의 감소가 Si의 경우보다는 매우 작았다. CH₄의 분압이 0.7 일 때 Zr silicate의 Si에 대한 1.85:1의 높은 선택비를 얻을 수 있었다.

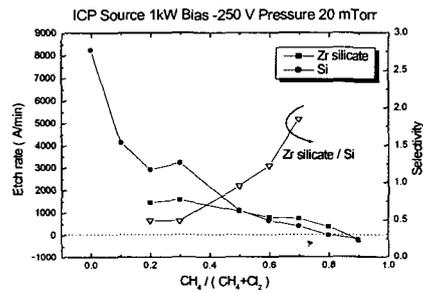


그림 2. CH₄/(CH₄+Cl₂) 조성에 따른 Zr-silicate의 식각률과 Si에 대한 선택비

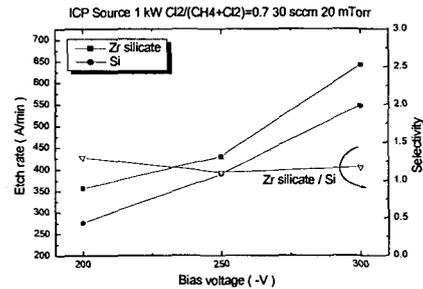


그림 3. Bias voltage 변화에 따른 Zr-silicate의 식각률과 Si에 대한 선택비

이온에너지가 식각에 미치는 영향을 알아보기 위하여 bias voltage에 따른 식각율을 그림 3에 나타내었다. RF source power 800 W, CH₄/(CH₄+Cl₂)가 0.7인 조건에서 식각을 수행하였다. 결과를 보면 bias voltage가 커질수록 Zr silicate나 Si 모두 식각율은 증가하고 있

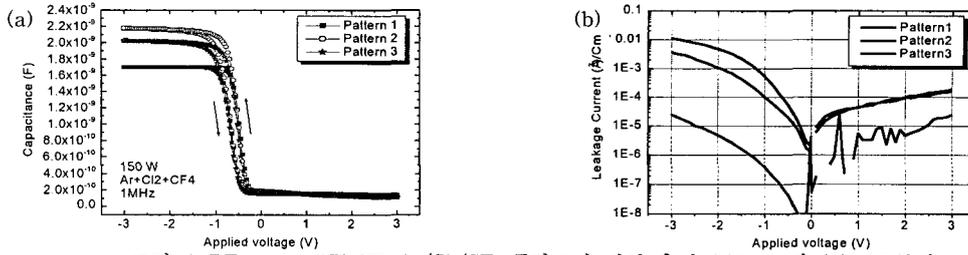


그림 4. RF power 150 W, Ar/Cl₂/CF₄ 플라즈마 식각 후의 (a)C-V 와 (b)I-V 특성

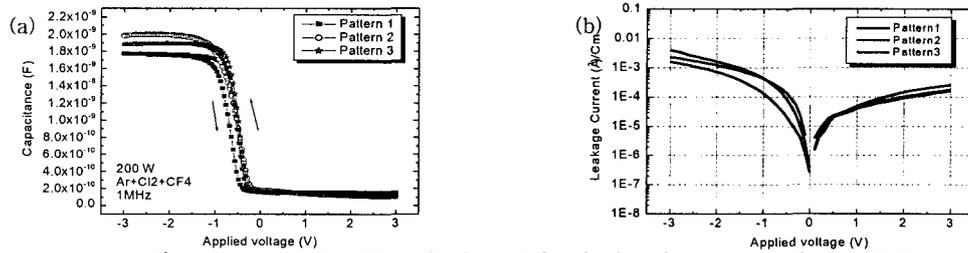


그림 5. RF power 200 W, Ar/Cl₂/CF₄ 플라즈마 식각 후의 (a)C-V 와 (b)I-V 특성

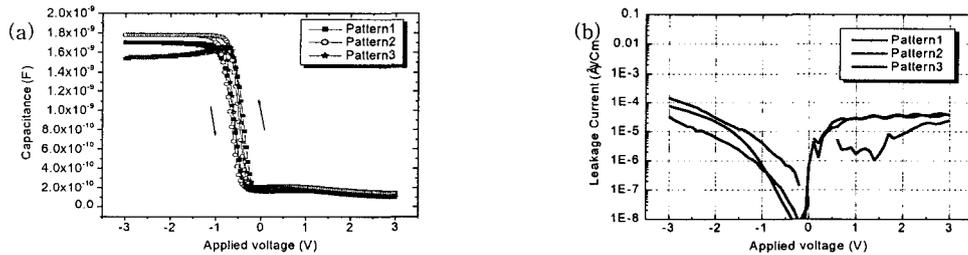


그림 6. RF power 200 W, Ar/Cl₂ 플라즈마 식각 후의 (a)C-V 와 (b)I-V 특성

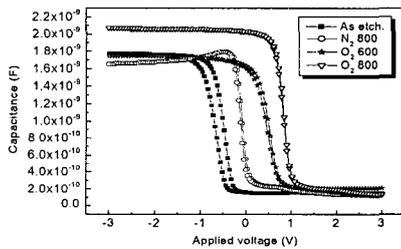


그림 7. 어닐링 처리를 한 경우의 C-V 특성

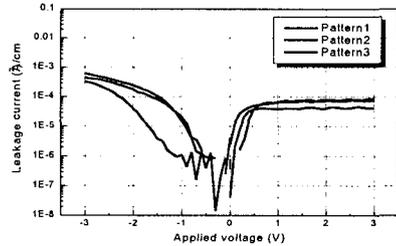


그림 8. 수소 플라즈마 처리 후의 leakage current 특성

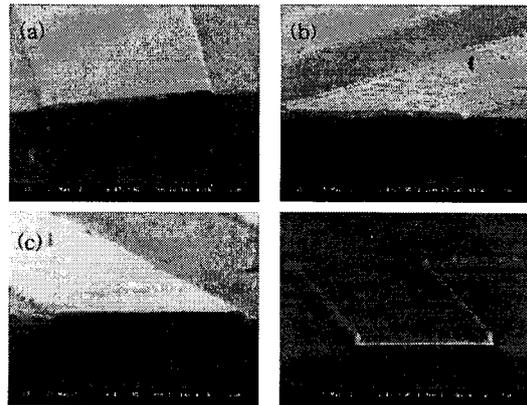


그림 9. (a) RF 150 W, Ar/Cl₂/CF₄, (b) RF 200 W, Ar/Cl₂/CF₄, (c) RF 200 W, Ar/Cl₂ 혼합기체에서의 식각후 패턴 사진, (d) RF 200 W, Ar/Cl₂/CF₄ 혼합기체에서의 식각후 PR 제거 전 사진

다. 그러나 bias voltage가 높아질수록 Si에 대한 선택 비는 줄어드는 경향을 보인다. 이는 Si의 경우 etch product인 SiCl_x 가 휘발성이므로 화학적인 반응에 의한 영향이 크지만 Zr silicate는 화학적인 반응보다는 이온 에너지에 의한 식각 영향이 더 큼을 알 수 있다.

3.2 전기적 특성 측정

MIS test pattern을 제작하여 RIE(reactive ion etching)장비에서 RF power와 압력, gas composition을 변화시켜 가며 식각을 행한 후 CV와 IV를 측정해 보았다. 그림 4와 5는 RF power에 따른 식각후의 capacitor의 C-V와 I-V 측정결과이다. 공정압력은 100 mTorr, $\text{Ar}/\text{Cl}_2/\text{CF}_4$ 를 공정기체로 사용하였으며 flow rate는 50 sccm으로 고정하였다. RF power 150 W에서의 capacitance의 변화가 200 W에서보다 많은 변화를 보였으며 -3V를 인가하였을 때 패턴에 따른 변화가 RF power 150 W에서는 0.47 nF, 200 W에서는 0.2 nF로 낮은 파워에서 비교적 많은 변화를 보이고 있으며 이에 따라 leakage current도 패턴에 따라 많은 변화를 보이고 있다. 이는 그림 9의 SEM 사진에서도 볼 수 있듯이 150 W에서는 Pt를 식각하는데 있어 충분한 ion bombarding효과를 주지 못해 식각시 떨어져 나간 Pt 원자들의 redeposition으로 인한 패턴의 CD가 커짐으로 인해서 치밀한 패턴의 면적이 증가한 것으로 보여진다. 또한 같은 두께의 전극을 식각하는데 있어 RF power가 150 W 일 경우 200 W 일 경우보다 프로세스 시간이 두 배 정도 소요되므로 그만큼 플라즈마에 오랜시간 노출됨으로 인해 damage가 그만큼 더 클 것으로 생각된다.

그림 5와 6은 gas composition에 따른 식각후의 capacitor의 C-V와 I-V 측정결과이다. 패턴에 따른 capacitance의 변화는 두 경우 모두 0.2 nF 정도로 작았다. Leakage current의 경우 패턴에 따른 편차는 Ar/Cl_2 조성의 경우가 $\text{Ar}/\text{Cl}_2/\text{CF}_4$ 조성의 경우보다 큰 값을 보였다. 그림 9의 CF_4 를 첨가한 경우 식각후의 단면을 보면 첨가하지 않은 경우보다 깨끗한 profile을 볼 수 있었다.

전기적 특성을 측정함으로써 식각후의 damage가 가장 작은 조건인 RF power 200 W, 100 mTorr, $\text{Ar}/\text{Cl}_2/\text{CF}_4$ gas 50 sccm인 조건에서 etching damage가 가장 적은 leakage current 1.2×10^{-3} (at -2V) capacitance 1.9 nF를 가지는 공정조건을 확립할 수 있었다.

그림 7은 식각 후 산소와 질소분위기에서의 어닐링 후의 capacitance의 변화를 나타내었다. 식각 후 나타났던 약간의 히스테리시스가 거의 없어졌으며 fixed interface charge, interface trapped charge의 변화로 보이는 flatband shift가 나타났다. 그림 8에 H_2 plasma treatment 후의 leakage current를 나타내었다. 그림 5에서의 leakage current 그래프와 비교해 보면 전체적으

로 leakage current가 줄어들을 볼 수 있는데 식각 후 edge부분의 dangling bond들과의 H와의 결합으로 인한 damage를 제거해 줌으로서 leakage를 줄일 수 있었다.

V. 결론

$\text{CH}_4/(\text{Cl}_2+\text{CH}_4)=0.7$ 의 가스 혼합비, 1kW의 ICP source power, 250V의 dc-bias 전압, 20mTorr의 반응로 압력에서 식각률 70 nm/min이상 유지하면서 Zr-silicate와 Si의 선택비를 1.85이상 향상시킬 수 있었다. 또한 Pt/Zr-silicate/Si 적층구조의 MIS capacitor를 제작하여 건식식각 후의 여러 패턴에 따른 capacitance와 leakage current를 측정함으로써 plasma damage가 적은 공정을 확립할 수 있었으며 RIE power 200 W, $\text{Ar}/\text{Cl}_2/\text{CF}_4$ 플라즈마로 식각한 결과, 인가전압 -2 V에서의 leakage current 1.2×10^{-3} A/cm², 각 패턴별 capacitance 변화가 0.2 nF이하로 변화가 적은 공정조건을 확립할 수 있었으며, H_2 forming에 의해 leakage를 줄일 수 있음을 확인하였다.

VI. 감사의 글

본 연구는 한국과학재단 목적기초연구(2000-2-3010-003-3) 지원으로 수행되었음.

참고문헌(또는 References)

- [1] The 2001 ITRS is available at : <http://public.itrs.net>
- [2] G.D. Wilk, R.M. Wallace, and J.M. Anthony, J. Appl. phys. 87, 484(2000)
- [3] K. Pelhos, V.M. Donnelly, A. Kornblit, M.L. Green, R.B. Van Dover, L. Manchanda, Y. Hu, M. Morris, and E. Bower, J. Vac. Sci. Technol. A 19(4), Jul/Aug 2000
- [4] Michael A. Lieberman, Allen J. Lichtenberg, Principle of plasma discharges and materials processing, 1994(A Wiley-interscience publication), pp.501-503
- [5] D.R. Lide, Physical constants of Inorganic compounds, in CRC Handbook of Chemistry and Physics, 78th ed., edited by D.R. Lide, pp(4)118
- [6] D.R. Lide, Vapour pressure of inorganic compounds, in CRC Handbook of Chemistry and Physics, 71th ed., edited by D.R. Lide, pp(6)50