

OTA를 이용한 PWM(Pulse Width Modulation) 회로

송재훈, 김희준*, 정원섭**

한양대학교 전자전기제어계측 공학과, *한양대학교 전자·컴퓨터 공학부,

**청주대학교 전자·정보통신·반도체 공학부

전화 : 031-406-2325 / 핸드폰 : 017-620-8691

PWM(Pulse Width Modulation) Circuit Using OTA

Jae-Hun Song, Hee-Jun Kim, Won-Sup Chung*

School of Electrical Eng. and Computer Science, Hanyang University

*School of Electronic, Information & Communication, Semiconductor Eng.,

Chongju University

E-mail : guysong@hanmail.net

Abstract

This paper proposes a PWM circuit using CMOS OTAs. The features of the proposed PWM circuit are IC oriented circuits, simple configuration, and bias current controlled output.

In order to verify the validity of the proposed circuit, it is simulated by H-SPICE program. Furthermore, the proposed circuit is integrated on chip using $0.35 \mu\text{m}$ CMOS technology.

한 주파수 특성, 바이어스 전류에 의한 출력 제어 등
의 여러 가지 장점을 갖는 amplifier라고 할 수 있으며
이러한 장점으로 인하여 아날로그 및 디지털 회로 시
스템에 폭넓게 이용되고 있는 실정이다.

이러한 사항을 배경으로 하여 본 논문에서는 CMOS
로 구성된 OTA 회로를 이용하여 구현한 PWM 회로
를 제안하였다. 제안한 PWM 회로는 CMOS IC화를
위하여 H-SPICE에 의한 시뮬레이션을 수행하였으며
그 결과를 토대로 하여 $0.35 \mu\text{m}$ CMOS 공정에 의한
LAYOUT을 수행하여 얻어진 결과를 제시하였다.

I. 서론

펄스폭 변조(Pulse Width Modulation circuit : 이하 PWM) 회로는 디지털 오디오, 전력전자제어, 디지털 통신 시스템 등의 분야에서 폭넓게 이용되고 있는 핵심적인 회로라고 할 수 있다. PWM 회로는 여러 가지 회로를 이용하여 구성할 수 있으나 가장 주요한 구성 요소로서는 톱니파 발생기, 오차 증폭기, 비교기, 구동 회로 등을 들 수 있다.

한편 OTA(Operational Transconductance Amplifier)는 기존의 Op Amp.에 비해서 간단한 회로구조, 우수

II. 회로 구성 및 동작원리

2.1 회로 구성

그림 1은 본 논문에서 제안한 PWM 회로를 나타낸다. PWM 회로는 기본적으로 출력 전압의 오차를 검출하여 증폭하는 오차 증폭기(Error Amp.), 검출된 오차 전압과 톱니파(Saw-tooth wave)를 비교하여 펄스를 발생시키는 비교기(Comparator), DC-DC 컨버터의 스위치를 구동하는 구동회로(Drive circuit) 등으로 간단하게 구성되어 있다.

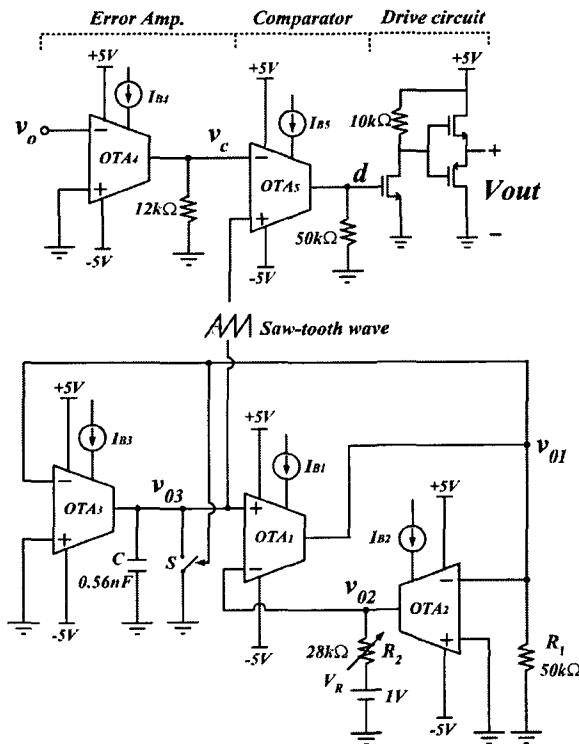


그림 1 제안한 PWM 회로도

2.2 동작 원리

일반적으로 오차 증폭기(Error Amp.)는 Op Amp.를 이용하여 구현하는데 회로 설계 시 전체 제어 시스템의 안정성 및 제어성능 향상에 대응하기 위하여 매우 복잡한 설계과정이 필요하고, 또한 궤환 요소가 발생하므로 다소의 설계오차가 전체 시스템의 불안정으로 연결되는 경우도 발생하게 된다[1].

따라서, Op Amp.를 이용한 오차증폭기의 단점을 개선하기 위하여 간단한 회로구조, 우수한 고주파 특성, 바이어스 전류에 의한 출력제어 등의 장점을 갖는 OTA를 이용한 오차 증폭기를 제안하고 이를 사용하였다[2].

그림 1은 오차 증폭기의 대표적인 예를 보여준다. 여기서 기준전압은 표시를 생략하였고, 보상을 하지 않고 P(proportional)-Gain 만을 사용하여 회로를 간단화하였다.

그림 1의 윗 부분 중앙에 위치한 비교기(Comparator)는 비반전 입력단자(+)에는 톱니파가, 반전 입력단자(-)에는 오차 증폭기의 출력 V_C 가 가해진다. 두 입력

이 비교되어 그림 2에서와 같이 스위치를 구동하기 위한 구형과 펄스를 출력한다. V_C 의 레벨이 상승하는 경우 펄스폭이 좁아지고 V_C 의 레벨이 감소하는 경우 펄스폭은 넓어진다[2].

일반적으로는 LM311과 같은 비교기용 Op Amp.를 사용하지만 본 논문에서는 톱니파 발생기나 오차 증폭기에서 사용한 소자와 동일한 소자인 OTA를 사용함으로서 그 비교기의 동작을 대체하였다. 단일 소자의 사용은 회로를 IC로 집적화 하는데 매우 간단하고 편리하게 작용된다.

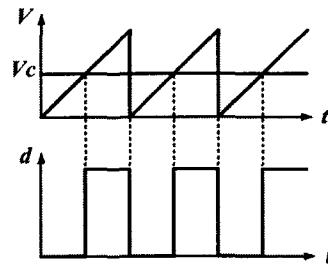


그림 2 비교기의 동작 파형

PWM 회로에 있어서 비교기의 출력에서 발생하는 구형과 펄스를 이용하여 PWM 회로가 적용되는 시스템 회로의 스위치를 직접 구동할 수도 있으나, 고속 스위칭인 경우 반도체 스위칭 소자들의 스위칭 시간, 축적 시간 및 등가 입력 용량 등에 의한 장애를 극복할 수 있는 구동회로(Drive Circuit)가 필요하다[1].

본 논문에서는 CMOS 기술을 사용하여 집적하기 쉬운 MOSFET를 사용하여 구동 회로를 구현하였다.

그림 1에서의 아래 부분의 회로는 톱니파 발생기(Saw-Tooth Wave Generator)이다. 이 회로는 OTA1과 R_1 , OTA2와 R_2 , 그리고 기준 전압 V_R 을 갖는 슈미트 트리거, 그리고 OTA3와 C로 이루어진 적분기로 구성되어 있다. 주기를 구하기 위한 식을 세우면, 그림 3으로부터 T_1 기간 동안

$$\frac{(R_2 I_{B2} + V_R) - (R_2 I_{B2} - V_R)}{T_1} = \frac{I_{B3}}{C} \quad (1)$$

을 얻고, 이 식을 정리하면 다음과 같은 주기 T 를 얻을 수 있고,

$$T = 2CR_2 \frac{I_{B2}}{I_{B3}} \quad (2)$$

위의 식으로부터 주파수 f 를 구하면 다음과 같다.

$$f = \frac{1}{2CR_2} \frac{I_{B3}}{I_{B2}} \quad (3)$$

위의 식으로부터 톱니파의 발진 주파수가 OTA₃의 바이어스 전류 I_{B3} 에 정확하게 비례하고 타이밍 커패시터 C 에 반비례함을 알 수 있다[3].

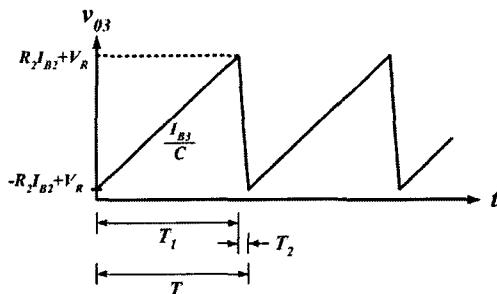
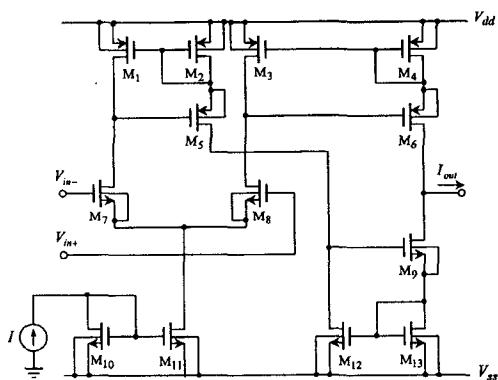


그림 3 톱니파 발생기 회로 및 출력 파형

2.3 H-SPICE 시뮬레이션

그림 4는 CMOS 기술을 사용하여 설계한 OTA 회로도이다. BJT 기술을 사용한 일반 CA3080이나 LM13600 같은 OTA와는 달리 CMOS로 설계한 OTA 회로는 일단 회로가 간단하며, 사이즈도 또한 작다.

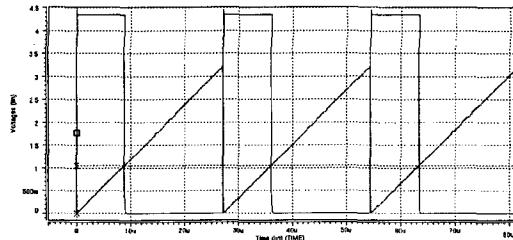


NMOS - L($1.2\mu m$), W($30\mu m$)

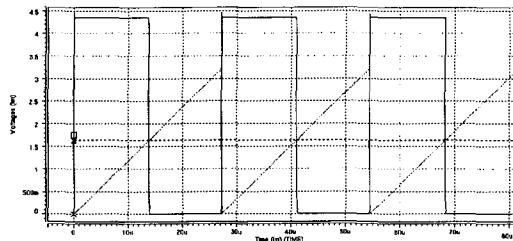
PMOS - L($1.2\mu m$), W($60\mu m$)

그림 4 CMOS OTA 회로도

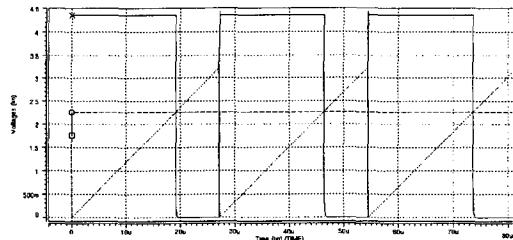
그림 5는 그림 4의 CMOS OTA 회로를 이용한 PWM 회로를 시뮬레이션한 결과를 나타낸다. 결과는 시비율(Duty Ratio)의 변화에 따른 최종 출력 전압의 변화를 보여주고 있다. 그림에서 톱니파는 오차 증폭



(a) Duty Ratio = 30 %



(b) Duty Ratio = 50 %



(c) Duty Ratio = 70 %

그림 5 H-SPICE를 이용한 시뮬레이션 결과
(시비율에 따른 비교파형과 출력파형)

기의 출력과 비교가 되어 구형과 형태의 필스를 출력한다. 이 결과로부터 제안된 OTA에 의한 PWM 회로가 정상적인 동작을 하고 있음을 알 수 있다.

III. CMOS OTA에 의한 회로 설계

앞서 수행한 H-SPICE 시뮬레이션 실험은 회로를 IC로 집적화하기 전에 회로가 원하는 동작을 수행하는지에 대해 알아보기 위한 필수 과정이다.

그림 6은 그림 5의 결과를 토대로 하여 집적화한 CMOS PWM 회로를 보여주고 있다.

또한 그림 7은 $0.35\mu m$ CMOS 공정에 의한 layout의 결과이고 반도체 칩 제작의 최종 단계인 layout 설계는 Mentor 내의 IC_Station 를 사용하여 수행하였다.

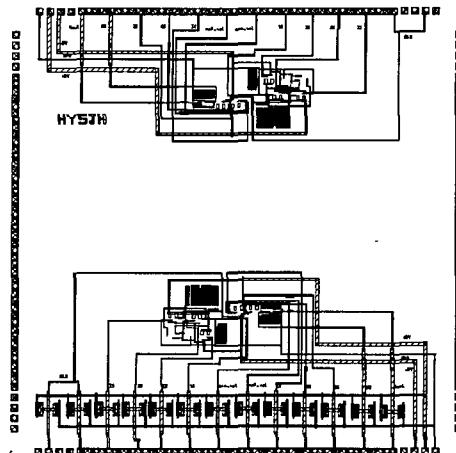


그림 7 PWM 회로의 Layout

IV. 결론

본 논문에서는 OTA를 이용한 PWM 회로를 제안하였고, 시뮬레이션과 실제 실험을 수행함으로써 이들의 동작을 확인하였다. 실현된 PWM 회로는 비교적 회로 구성이 간단하고, 톱니과 발생기 주파수는 OTA 바이

어스 전류에 의해 선형 제어가 가능하며 오차 증폭기의 보상이 비교적 간단하기 때문에, PWM 회로의 적용이 필요한 여러 가지 시스템 회로에 폭넓게 응용될 수 있을 것으로 기대된다. 향후 연구과제로서 OTA라는 단일 소자를 사용하여 구성된 이 PWM 회로를 CMOS technology를 이용해서 실제 IC로 집적화하여 그 특성을 알아보고, 장·단점을 파악한 후, 회로를 보완하면서 더욱 개발시켜야 할 것이다.

References

- [1] 김희준, “스위칭 전원의 기본 설계”, pp. 3~9, 성안당, 2002
- [2] 송재훈 외, “OTA를 이용한 오차 증폭기의 특성”, 대한전자공학회 학계학술대회, Vol V, pp. 185~188, 2001
- [3] 임동빈 외, “OTA를 이용한 전류-제어 톱니과 발생기”, 대한전자공학회 학계학술대회, Vol V, pp. 177~180, 2001

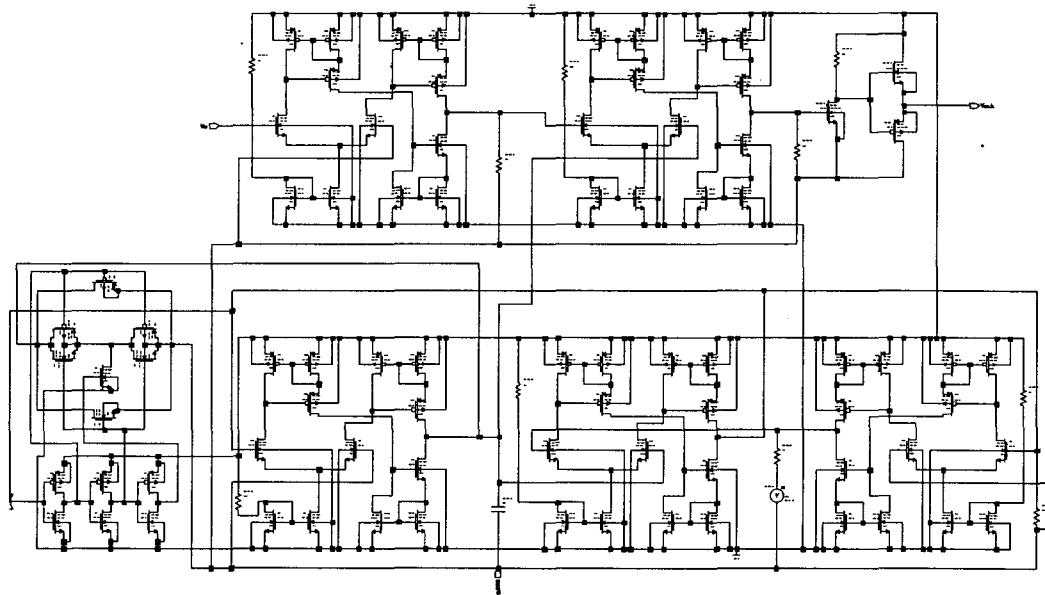


그림 6 집적화한 CMOS PWM 회로도