

WSix 증착에서 공정조건이 contact 저항에 미치는 영향

정양희* · 강성준** · 강희순***

*여수대학교 전기공학과

**여수대학교 반도체 · 응용물리학과

***하이닉스 반도체 공정기술팀

Influence of Process Condition on Contact Resistance in WSix Deposition

Yang-Hee Joung*, Seong-Jun Kang**, Hee-Soon Kang***

Nat'l Yosu University

E-mail : jyanghee@yosu.ac.kr

ABSTRACT

In this paper, we discuss influence of process condition on contact resistance in WSix deposition process. In the WSix deposition process, we confirmed that word line to bit line contact resistance(WBCR) due to temperature of word line WSix deposition among various process condition split experiment. RTP treatment, d-poly ion implantation dose and thickness was estimated a little bit influence on contact resistance. Also, life time of shower head in the process chamber for WSix deposition related to contact resistance. The results obtained in this study are applicable to process control and electrical characteristics for high reliability and high density DRAM's.

키워드

WSix, contact resistance, RTP

I. 서 론

최근 반도체소자의 집적도 향상과 더불어 speed개선, 저저항, 지연시간 감소등을 이유로 배선재료에 대한 새로운 material의 적용에 많은 관심이 집중되고 있다. 특히 word line이나 bit line은 폴리실리콘에서 폴리사이드로의 전환이 이루어지고 있으나 DCS base의 WSix형성시 WF₆ 가스의 유량이나 증착 온도와 같은 공정조건에 따라 Si와 W의 조성비가 달라지게되고 이는 폴리사이드 막질의 저항이나 스트레스 혹은 crack등과 같은 여러 가지의 문제를 유발하게 되어 소자의 전기적 특성 및 수율 저하등에 직접적으로 영향을 미칠 수 있다. 따라서 본 논문에서는 word line과 bit line에 폴리사이드를 적용한 64Mbit DRAM의 주변회로에서 word line과 bit line의 contact이 이루어지는 구성에서 이들 접촉저항(WBCR)[1-3] 불안정이 나타나고 있는바 이를 해결하기 위하여 word line의 형성에서부터 bit line까지의 진행 공정 조건을 분류하여 접촉저항에 가장 영향을 미치는 주요공정을 도출하고 그 결과에 대하여 논의 하고자 한다.

II. 실험방법

64Mbit DRAM 생산라인에서 WBCR이 관리치 이상으로(spec:10kΩ/ea이하) 나타나는 경우가 종종 발생하여 이에대한 원인을 밝히기 위하여 우선 접촉저항 불량웨이퍼에 대한 WSix 증착 chamber 이력을 조사하여 하드웨어적인 측면에서 chamber와의 상관성을 고찰하였다. 다음으로는 WBCR에 관계되는 word line과 bit line형성까지의 여러 공정중에서 WBCR에 영향을 주는 인자로 추정되는 단위공정들의 공정조건 윈도우 테스트를 실시하고 이들 시료에 대한 WBCR을 측정함으로써 접촉저항의 불안정성에 가장 영향을 미치는 공정을 도출할 수 있도록 하였다.

이에 대한 구체적인 실험방법으로는 WSix의 증착에 있어 W와 Si의 조성비 온도와 매우 밀접하게 관계되므로 word line과 bit line의 WSix 증착 온도를 기존의 575℃에서 545℃로 하향 조정하여 chamber내 shower head 노화에 따른 온도 불안정성에 대한 영향을 평가하였고, O₂ 플라즈마 처리시(에셔공정) WSix 막 표면에 생성되는 산화막 제어를 통한 WBCR 영향 평가를 고려하여 word line과 bit line의 doped polysilicon 접촉부의 contact 식각후 150Å의 sputter etch를 수행한 시료를 제작하였다.

표 1. WBCR에 영향을 미치는 공정도출을 위한 공정조건 분류 내용

Table. 1. Split items for influence of process condition on WBCR

W/F No.	word WSix 증착 온도	cont 식각후 sputter etch	bit line d-poly TKS (Å)	d-poly l/l dose량	bit line WSix 증착 온도	RTP 적용/ skip	비고
1	-	-	-	-	-	-	scrap
2	575	skip	400	skip	575	적용	STD-2
3	545	skip	400	skip	575	적용	
4	575	skip	400	skip	545	적용	
5	575	skip	500	skip	575	적용	
6	575	적용	400	skip	575	적용	
7	545	skip	400	5E15	575	skip	
8	575	skip	400	5E15	545	skip	
9	575	skip	500	5E15	575	skip	
10	575	적용	400	5E15	575	skip	
11	575	skip	400	5E15	545	적용	
12	575	skip	400	6E15	545	적용	
13	575	skip	400	5E15	545	skip	
14	575	skip	400	6E15	545	skip	
15	-	-	-	-	-	-	scrap
16	575	skip	400	5E15	575	skip	STD-1
17	575	skip	400	1E16	575	skip	
18	575	skip	400	1E16	575	적용	
19	575	skip	800	5E15	545	skip	
20	575	skip	800	5E15	545	적용	
21	575	skip	800	5E15	575	skip	
22	575	skip	800	5E15	575	적용	
23	575	skip	400	5E15	575	적용	
24	575	skip	400	5E15	575	적용	
25	575	skip	400	5E15	575	skip	열처리무

또한 bit line의 doped polysil-con의 두께를 기존의 400 Å에서 500, 800 Å으로 증대시킨 시료와 doped polysilicon의 이온주입 투여량을 변화시켜(현조건 : 5E15atoms/cm²) WBCR에 미치는 영향을 평가하였다[4-6]. 마지막으로 bit line 식각후 캐패시터 형성전 산화막 증착후에 열처리에 의한 저항 변화를 확인하기 위하여 열처리 공정을 추가한 시료에 대하여 WBCR의 변화를 측정하였다. 이와 같이 WBCR 고저항에 영향을 미치는 주요 공정을 도출하기 위한 연계공정에 대한 split내용을 표 1에 나타내었다.

III. 결과 및 고찰

64Mbit DRAM의 진행 웨이퍼들에 대한 WBCR 변화와 관련하여 word line WSix 증착 챔버의 shower head life time과 WBCR의 상관성을 고찰한 결과를 그림 1, 2에 나타내었는데 그림 1에서 보듯과 같이 shower head의 노화에 따라 WBCR이 증가하는 경향을 알 수 있다.

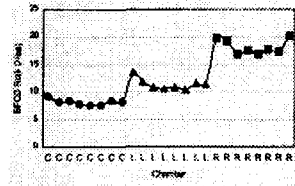


그림 1. WSix 진행 chamber별 WBCR 추이(C : 2개월, L : 12개월, R : 18개월)

Fig. 1. WBCR trend with contents of WSix process chamber

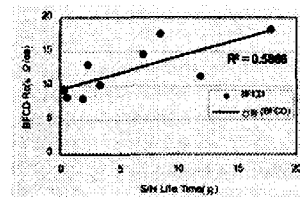


그림 2. shower head life time에 따른 WBCR 상관도

Fig. 2. WBCR with contents of shower head life time

또한 챔버의 shower head life time에 따른 WBCR 상관성을 확인해본 결과 그림2에서와 같이 상관계수가 약 0.765이상으로 매우 크게 나타났다. 이는 WSix의 증착 챔버내부 구조가 상부에 가스가 공급되는 shower head가 있으며 웨이퍼가 놓여지는 하부전극 하단에 고주파 가열램프가 히터로써 작용을 하는 구조로 되어 있는데 shower head의 노화나 혹은 여러 가지 이물질에 의하여 챔버 내부에서 열 복사가 제대로 이루어지지 않거나 열흡수로 인해 DCS가스의 열분해능이 감소함에 따라 WSix 증착막의 Si/W 조성비 감소로 불안정한 W과 WSix 막을 형성하게 되어 WBCR에 악영향을 미치는 것으로 추정된다. 따라서 온도의 불안정성이 저항을 증대시키는 주요 파라미터임이 확인되어 이를 검증하기 위한 실험으로 word/bit line WSix 증착 온도 변경(575℃→545℃) 및 주변 공정조건 변경이 WBCR에 미치는 영향을 평가한 결과를 표 2에 나타내었다.

표 2로부터 RTP와 bit line d-poly 이온주입의 적용 유무를 기준으로한 word/bit line의 WSix 온도변경, d-poly 두께 500 Å, sputter etch 150 Å의 공정조건 변경에 대한 WBCR의 측정 결과를 그림 3에 나타내었다.

표 2. 공정조건별 전기적 특성 결과
Table. 2. Result of electrical characteristics with contents of process condition

parameter	word line resist	WBCR
spec high	15	10
spec low	9	0
units	ohm/sq	kohm/ea
2	10.61	5.14
3	13.38	42.41
4	10.86	4.76
5	11.10	2.48
6	11.88	12.04
7	14.06	40.78
8	11.50	6.39
9	11.86	4.25
10	11.40	20.67
11	11.38	1.45
12	10.90	1.16
13	11.46	7.88
14	11.97	4.23
16	11.45	9.91
17	12.10	2.67
18	11.02	0.68
19	11.95	1.54
20	11.09	0.15
21	11.72	0.86
22	10.96	0.14
23	11.25	2.20
24	11.14	1.95
25	14.26	11.77

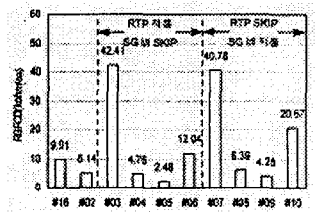


그림 3. 공정 조건별 WBCR
Fig. 3. WBCR with contents of process parameter

그림 3에서 보는바와 같이 동일 공정조건에서 RTP를 적용한 웨이퍼가 적용하지 않은 웨이퍼에 비해 d-poly 이온주입을 실시하지 않더라도 저항 측면에서 유리한 것으로 나타났으나 기본적으로 RTP 처리 유,무와 관계없이 word line WSix의 증착 온도 변화가 WBCR에 가장 중요한를 인자임을 확인 할 수 있었다. 즉 word line WSix 증착 온도가 낮아짐으로 DCS가스의 열분해능이 저하되어 조성비의 변화를 갖어오게 되고 이것이 접촉저항에 영향을 미친 것으로 판단된다. 또한

bit line의 WSix 증착온도 및 100A의 d-poly 두께변화는 거의 영향이 없는 것으로 확인되었다. 그러나 RTP, 이온주입과 관계없이 sputter etch는 WBCR에 유효하지 못하고 있음을 볼 수 있었다. 이상의 결과에서 RTP의 처리가 WBCR에 유효한 공정임이 확인되어 저항 개선 측면에서 bit line d-poly 이온 주입 투여량의 변화가 미치는 영향을 평가하기 위하여 RTP 처리 유,무만을 기준으로 다른 공정 파라미터를 고정하고 WBCR을 측정된 결과를 그림 4에 나타내었다.

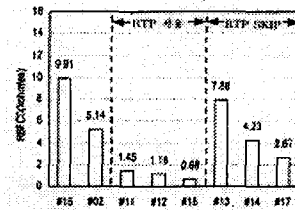


그림 4. 이온주입에 따른 WBCR 결과
Fig. 4. Results of process parameter with contents of ion implantation

그림 4에서 보는바와 같이 우선 이온주입 투여량의 변화와 관계없이 RTP를 적용한 시료가 적용하지 않은 시료보다 그림 3에서의 결과와 마찬가지로 WBCR에 유효한 것으로 나타났으며 RTP를 적용하면서 이온주입 투여량의 증가에 따라 저항측면에서 개선 효과가 있었음을 알 수 있다. 또한 RTP를 적용하지 않더라도 sputter etch를 진행하지 않으면 이온 주입 투여량의 증가에 따라 저항측면에서 유리한 것으로 나타났다.

따라서 WBCR에 가장 영향을 미치는 주요공정은 word line WSix 증착공정으로 확인되었으며, 특히 온도의 변화가 민감하게 작용하고 있음을 알 수 있고 이는 그림 1, 2의 결과와도 일치하는 것이다. 또한 그외에 WBCR에 영향을 미치는 공정으로 bit line d-poly silicon의 이온주입 투여량 증가 및 d-poly silicon의 두께 증가가 유효한 것으로 나타났다.

IV. 결론

이상의 결과로부터 WBCR은 WSix 증착시 chamber내 parts 손상(shower head, susceptor등) 등에 의한 온도 불안정으로 DSC가스 열 분해능이 감소됨에 따라 WSix 증착막의 Si/W 조성비의 변화로 W-rich WSix막이 형성되어 contact저항에 악영향을 미치는 것으로 판단되며 이는 WSix 증착온도를 낮추어 진행함으로 확인할 수 있었다. 결과적으로 WBCR을 개선하기 위해서는 WSix증착시 chamber 불안정에 의한 W-rich 막이 형성

되는 문제를 해결하기 위하여 WF6 유량 감소에 따른 Si-riched WSi₆ 막으로 공정조건 변경이 기본적으로 수행되어야 할 것으로 사료되며 더불어 생산라인에서의 chamber내 parts 관리가 반드시 필요한 부분임을 알 수 있다. 또한 WBCR의 하향에 영향을 주는 공정으로는 RTP처리 및 bit line d-poly dose량의 증가가 유효함을 확인하였으나 이는 생산라인에 적용시 probe 테스트에 따른 전기적 특성 검사가 필히 선행되어야 할 것이다.

감사의 글

본 연구는 과학기술부, 한국과학재단지정 여수대학교 설비자동화 및 정보시스템 연구개발 센터에 의해 지원되었으며 이에 감사드립니다.

참고문헌

- [1] ASTM standard F723, "Standard Practice for conversion between resistivity and dopant density for boron-doped and phosphorus-doped silicon," 1988 annual book of ASTM standard, Am. soc. test. mat., philadelphia, 1988
- [2] S. M. Sze, Physics of semiconductor device, 2d ed., wiley, new york, 1981
- [3] Dieter K. Schroder, Semiconductor material and device characterization, wiley, 1990.
- [4] A. Y. C. Yu, "Electron tunneling and contact Resistance of metal-silicon contact barriers," solid-state electron. 13, 239-247, feb. 1970
- [5] J. Bardeen, "Surface states and rectification at metal-semiconductor contact" phys. rev. 71, 717-727, may 1974
- [6] S. E. Swirhun and R. M. Swanson, "Temperature dependence of specific contact resistivity," IEEE Electron dev. lett. EDL-7, 155-157, march 1986