

하이브리드 Cascade 5-레벨 PWM 인버터를 이용한 정지형 무효전력 보상기의 동작특성

최남섭

여수대학교

Operating Characteristics of Static Var Compensator Using Hybrid Cascade 5-level PWM Inverter

Nam-Sup Choi

Yosu National University

E-mail : nschoi@yosu.ac.kr

요 약

본 논문에서는 고전압 대용량 응용에 적합한, 하이브리드 cascade 5-레벨 PWM 인버터를 이용한 정지형 무효전력보상기가 제안된다. 또한, 제안된 시스템을 회로 DQ 모델링하고 이로부터 시스템의 중요한 동작특성을 해석하고 각종 관련 식들을 유도한다. 제안된 무효전력보상기는 대용량으로 구성이 가능하고, 대용량-저주파 스위칭을 하는 GTO와 소용량-고주파 스위칭을 하는 IGBT등 서로 다른 종류의 스위치를 섞어 사용하는 하이브리드 구성의 장점을 가지므로 전력반도체 스위치의 활용도를 극대화 할 수 있다. 본 논문에서는 제안된 정지형 무효전력보상기의 회로구성과 특성이 설명 및 해석되고, 이를 PSIM 회로 시뮬레이션으로 그 동작특성 해석의 타당성을 입증한다.

ABSTRACT

A static var compensator using hybrid cascade 5-level PWM inverter is presented for high voltage/high power applications. The proposed system is modelled by circuit DQ transformation, and thus an equivalent circuit is obtained which reveals the important characteristics of the system and lead to the related equations. The proposed system has advantages of hybrid structure which enhances the better utilization of power semiconductor switches, that is, both high power-low frequency switch, GTO and low power-high frequency switch, IGBT can be used in the same circuit. In this paper, circuit structure and characteristics is presented and the validity of the characteristics analysis is shown through PSIM simulation.

키워드

정지형 무효전력 보상기, 하이브리드 인버터, Cascade 멀티레벨 인버터, 회로 DQ 변환.

1. 서 론

대부분의 산업용 설비가 유도성 부하를 사용하기 때문에 현 우리나라의 전력 시스템의 역률은 매우 낮은 실정이다. 이와 같은 낮은 역률에 의해 발전 및 송배전 설비의 용량이 증대되고 송배전 손실이 증가하는 문제점은 우리나라 전기 사업계가 해결해야 할 과제중의 하나이다. 그런데 이러한 문제점을 해결하기 위하여 발전소의 증설이나 부하조건의 규제보다 무효전력보상 시스템을 도입하는 것이 보다 현실적이고 경제적인 방안이라는 것이 일반적인 견해이다^[1].

본 연구는 추후 고전압 대용량에 적용할 수 있는 Cascade 5-레벨 PWM 인버터를 이용한 무효전력 보상기를 제안한다.

멀티레벨 PWM 인버터는 고전압 대전력 전력 변환 장치에서, 대용량을 구현하면서 멀티레벨 출력으로 인하여 고조파 저감효과를 높일 수 있는 효과적인 방안의 하나로 최근 폭넓게 연구되어 왔으며, 현재까지 크게 나누어 다이오드 클램프형, 커패시터 클램프형, Cascade 형의 3종류의 회로 구조가 제안되어 있다.^{[1]-[3]} 이 가운데 Cascade

형 멀티레벨 컨버터는 모듈구조의 단순한 구성과, 각 모듈별로는 검증된 기술이라는 장점으로 인하여 활발히 연구되고 있으며 그 응용분야 또한 확대되고 있다.^[2] 특히, Cascade형 멀티레벨 컨버터의 일종인 하이브리드 멀티레벨 컨버터는 GTO와 IGBT 같이 서로 다른 종류의 전력반도체 소자를 한 컨버터 내에서 복합적으로 사용하여 전력반도체 소자의 활용률 극대화라는 장점을 갖는다.^{[3],[4]}

특히, 본 논문에서는 5-레벨 PWM 인버터를 사용한 무효전력보상기의 제어변수와 공급되는 무효전력, 유효전력, DC 출력전압 사이의 관계식을 도출하여 설계의 지침을 마련하는데 도움을 이끌어내도록 한다. 이러한 동작특성의 해석은 PSIM을 통하여 시뮬레이션함으로써 그 타당성을 보일 것이다.

II. 전체 시스템 구성

제안된 무효전력 보상기의 전체 시스템의 블록도는 그림 1과 같다. 제안된 시스템에서 직류측에 별도의 직류전원을 필요로 하지 않는데 이는 인버터의 위상각을 제어하여 필요한 유효전력을 DC 커패시터에 충전할 수 있기 때문이다. 또한 그림 1에서 5-레벨 인버터의 위상각 α 를 조절하면 원하는 크기의 무효전력을 발생시킬 수 있는데, 이 때 변조지수 정해진 고정된 값을 사용한다. 즉, 그림 1에서 유일한 제어변수는 위상각 α 가 되며, 현재 검출된 전원측의 무효전력량 Q_s 가 0이 되도록 부하에서 요구하는 VAR와 반대되는 같은 크기의 VAR를 발생하도록 α 를 양 또는 음의 값이 되게 제어한다.

그림 2는 하이브리드 Cascade 5-레벨 PWM 인버터를 포함한 무효전력보상기의 회로구성을 나타낸다. 그림 2에서 제어변수는 단상 인버터 세트

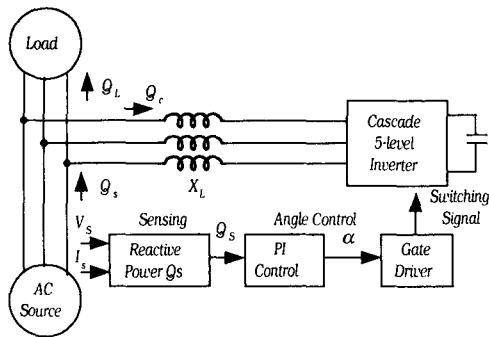


그림 1. 전체 시스템 구성도
Fig. 1 Overall system diagram

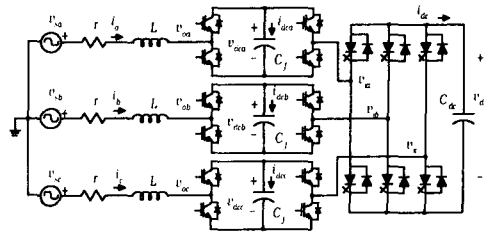
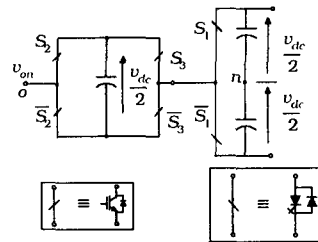


그림 2. 하이브리드 Cascade 5-레벨 인버터
Fig. 2 Hybrid cascade 5-level inverter



v_{α}	v_{dc}	$v_{dc}/2$	0	$-v_{dc}/2$	$-v_{dc}$
S_1	on	on	on	off	off
S_2	on	on	off	on	off
S_3	off	on	off	on	on

그림 3. 스위칭 표.
Fig. 3. Switching table.

의 출력전압의 진폭제어변수 d_1 및 위상제어변수 α_1 , 3상 인버터의 출력전압의 진폭제어변수 d_2 및 위상제어변수 α_2 가 되어 4개가 존재한다. 여기서는 5-레벨의 출력전압이 되도록, 3상 인버터의 DC 전압 v_{dc} 와 단상인버터의 DC 전압 v_{dcf} 를 다음과 같이 제어한다.

$$v_{dcf} = v_{dc} / 2 \quad (1)$$

그림 3은 5-레벨 출력전압을 얻기 위한 동작스위칭 표이다. 또, 그림 2에서 3상 입력전원은 다음과 같다.

$$v_{s,abc} = [v_{sa} \ v_{sb} \ v_{sc}]^T = \sqrt{\frac{2}{3}} \cdot V_s \text{SIN}(\omega t) \quad (2)$$

여기서, V_s 는 AC 전원측의 선간 rms 전압을 나타낸다.

$$\text{SIN}(\omega t) = \begin{bmatrix} \sin(\omega t) \\ \sin(\omega t - 2\pi/3) \\ \sin(\omega t + 2\pi/3) \end{bmatrix} \quad (3)$$

이다.

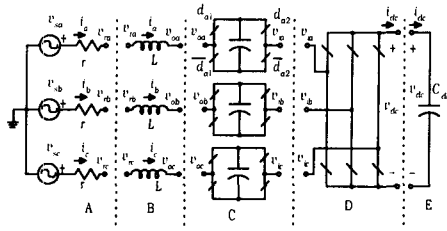


그림 4. 회로의 분할
Fig. 4 Circuit partitioning

III. 회로 DQ 변환 모델링

그림 2의 회로의 DQ 변환을 하기 위하여 그림 4와 같이 회로를 분할한다. 또, abc축상의 3상 변수 x_{abc} 를 dq0축상의 변수 x_{qdo} 로 변환하는 변환행렬 K 를 다음과 같이 정의한다.^[3]

$$K = \sqrt{\frac{2}{3}} \begin{bmatrix} \cos^T(\omega t + \alpha_1) \\ \sin^T(\omega t + \alpha_1) \\ 1/\sqrt{2} \mathbf{I}^T \end{bmatrix} \quad (4)$$

여기서, $\mathbf{I}^T = [1 \ 1 \ 1]$ 이고

$$K^{-1} = K^T \quad x_{qdo} = K x_{abc} \quad (5)$$

그림 4에서 저항-인덕터 세트의 전압전류 관계식은,

$$v_{s,abc} = r i_{abc} + v_{r,abc} \quad (\text{A 부분}) \quad (6)$$

$$L \frac{d}{dt} i_{abc} = v_{r,abc} - v_{o,abc} \quad (\text{B 부분}) \quad (7)$$

또, C 부분의 단상 인버터 세트는 서로 120° 위상차가 존재하도록 제어되고, 인버터 제어의 대칭성으로부터,

$$v_{dca} \approx v_{dcb} \approx v_{dcc} \equiv v_{dcf} \quad (8)$$

$$i_{dca} \approx i_{dcb} \approx i_{dcc} \equiv i_{dcf} \quad (9)$$

이므로, 기본파 영역의 동작만을 고려하면,

$$v_{o,abc} - v_{i,abc} = \sqrt{\frac{2}{3}} d_1 \sin(\omega t + \alpha_1) v_{dcf} \quad (10)$$

$$3i_{dcf} = \sqrt{\frac{2}{3}} d_1 \sin^T(\omega t + \alpha_1) i_{abc} \quad (11)$$

D 부분의 3상 인버터의 경우, 스위칭 함수의 기본파 성분만을 고려한 전압-전류 관계식은,

$$v_{i,abc} = \sqrt{\frac{2}{3}} \cdot d_2 \sin(\omega t + \alpha_2) v_{dc} \quad (12)$$

$$i_{dc} = \sqrt{\frac{2}{3}} \cdot d_2 \sin^T(\omega t + \alpha_2) i_{abc} \quad (13)$$

식 (2)~(13)의 관계식에 대하여 변환행렬 K 를 적용하여 DQ 변환을 하면, 다음 방정식 세트가 얻어진다.

$$v_{sd} = V_s \cos \alpha_1 = r i_d + v_{rd} \quad (14)$$

$$v_{sq} = -V_s \sin \alpha_1 = r i_q + v_{rq} \quad (15)$$

$$\omega L i_d + L \frac{d}{dt} i_q = v_{rq} - v_{oq} \quad (16)$$

$$-\omega L i_q + L \frac{d}{dt} i_d = v_{rd} - v_{od} \quad (17)$$

$$v_{oq} - v_{iq} = 0 \quad (18)$$

$$v_{od} - v_{id} = d_1 v_{dcf} \quad (19)$$

$$3 i_{dcf} = d_1 i_d \quad (20)$$

$$v_{iq} = d_2 \sin(\alpha_2 - \alpha_1) v_{dc} \quad (21)$$

$$v_{id} = d_2 \cos(\alpha_2 - \alpha_1) v_{dc} \quad (22)$$

$$i_{dc} = d_2 \sin(\alpha_2 - \alpha_1) i_q + d_2 \cos(\alpha_2 - \alpha_1) i_d \quad (23)$$

식 (14)~(23)로부터 그림 5와 같이 시스템의 모든 제어정보를 포함하는 등가회로를 얻을 수 있다.

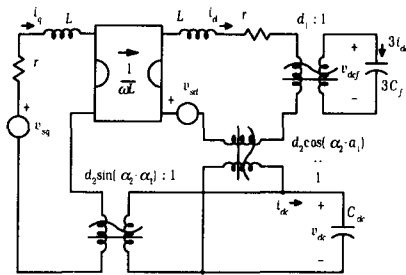


그림 5. 회로 DQ 변환
Fig. 5 Circuit DQ Transformation

IV. 제어 특성

본 논문에서는 특히 $\alpha_2 - \alpha_1 = 0^\circ$ 인, 즉 두 인버터가 동상인 제어방식을 도입하여, 그림 5의 등가 회로에서 변압기 한 개가 제거된 그림 6와 같은 등가회로를 얻는다.

그림 6에서 두 개의 커패시터가 서로 커플링되어 있으므로 시스템의 차수는 3차이다. 또, 정상상태에서 그림 6의 모든 변수는 직류값을 가지므로 대문자를 사용하여 표기하도록 한다.

그림 6에서 다음의 관계식이 성립함을 알 수 있다.

$$\frac{v_{dcf}'}{v_{dc}'} = \frac{d_1}{d_2} \cdot \frac{C_{dc}}{3C_f} \quad (24)$$

따라서 C_{dc} 와 C_f 의 초기전압이 동일하다면, 5-레벨 출력을 얻기위한 식 (1)의 조건을 만족하기 위하여, 다음의 관계식이 만족되도록 제어변수 d_1 과 d_2 를 설정하여야 한다. 즉,

$$\frac{d_1 C_{dc}}{3d_2 C_f} = \frac{1}{2} \quad (25)$$

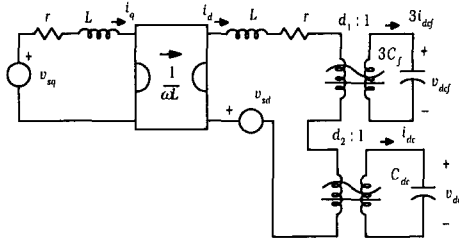


그림 6. 동상 제어시의 등가회로
Fig. 6 Equivalent circuit for in-phase control

식 (25)에서 보듯이, 커패시턴스 비가 변조지수 비를 결정한다. 또한, 어떠한 이유로 만일 v_{dcf} 와 v_{dc} 의 비가 다르게 된 경우, 정해진 커패시턴스 비에 대하여 d_1 과 d_2 를 조절하여 원하는 v_{dcf} 와 v_{dc} 의 비를 맞출 수 있다.

한편, 그림 6으로부터 직류상태에 대하여 다음의 특성식을 얻는다. DC 링크 전압은,

$$V_{dc} = \frac{V_s}{D_1 + 2D_2} \left\{ \cos \alpha_2 - \frac{\omega L}{r} \sin \alpha_2 \right\} \quad (26)$$

이고, 인버터가 공급하는 유효전력 P_c 와 무효전력 Q_c 는 다음과 같다.

$$P_c = V_{sd1} + V_{sd} I_d = \frac{V_s^2}{2r} \{1 - \cos(2\alpha_2)\} \quad (27)$$

$$Q_c = V_{sd1} - V_{sd} I_q = \frac{V_s^2}{2r} \sin(2\alpha_2) \quad (28)$$

V. 시뮬레이션 및 검토

회로 DQ 변환 등가 모델링과 특성 해석의 타당성을 검증하기 위하여 PSIM으로 시뮬레이션을 실시하였는데, 사용된 회로 정수와 제어변수의 값은 다음과 같다.

표 1. 시뮬레이션 조건

의미	기호	값	단위
입력전원주파수	f	60	Hz
AC전원선간전압실효치 V_s		220	V
인버터 손실저항	r	0.7	Ω
연계 리액터	L	5	mH
단상 DC축 커패시터	C_f	500	μF
3상 DC축 커패시터	C_{dc}	1000	μF
3상 인버터 제어각	α_2	5	Deg
3상 인버터 변조지수	D_2	0.6124	-

그림 7은 시간영역의 시뮬레이션에 의하여 각 DC 커패시터 전압이 build-up되는 과정을 보여준다. 이 경우, 단상 및 3상 인버터는 동상으로 제어하고 있고 전원전압을 기준으로 할 때 $\alpha_2=5^\circ$ 이다. 그림 7에서 정상상태에서 전원전압 v_{sq} 에 대하여 지상전류 i_q 가 흐름을 확인 할 수 있고, 아울러

리 3상 인버터의 직류전압 v_{dc} 가 단상 인버터의 직류전압 v_{d1} 의 두배가 되어 5-레벨 출력전압이 얻어짐을 확인 할 수 있다.

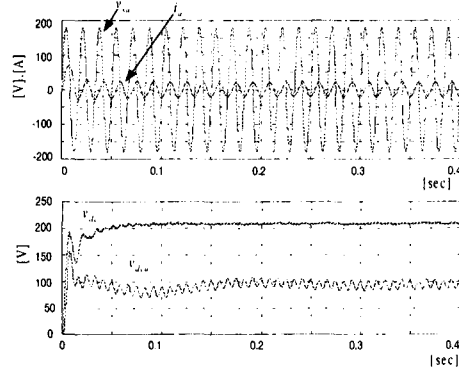


그림 7. 시뮬레이션 파형
Fig. 7 Simulation Waveforms

VI. 결론

본 논문에서는 하이브리드 5-레벨 컨버터를 사용한 무효전력 보상시스템을 회로 DQ 모델링하고, 해석하여 동작 특성을 나타내는 식을 유도하며, 각 제어변수와 DC 출력전압, 공급되는 무효전력, 유효전력, 사이의 관계식을 도출해 내었다. 또한, 이러한 동작특성의 해석을 PSIM을 통하여 시뮬레이션함으로써 그 타당성을 확인하였다.

참고문헌

- [1] Nam S. Choi, Guk C. Cho and Gyu H. Cho, "Modeling and Analysis of Multilevel Voltage Source Inverter Applied as a Static Var Compensator", International Journal of Electronics, Vol. 75, No. 5, pp. 1015-1034, 1993.
- [2] Bum-Seok Suh, Yo-Han Lee and Dong-Seok Hyun, "A New Multilevel Inverter Topology with a Hybrid Approach", EPE Conference Record, 1999.
- [3] C. T. Rim, N. S. Choi, G. C. Cho and G. H. Cho, "A Complete DC and AC Analysis of Three-Phase Controlled-Current PWM Rectifier Using Circuit D-Q Transformation", IEEE trans. on Power Electronics, Vol. 9, No. 4, 1994