

그래프 감소기법을 이용한 Shape Based 방식에 의한 PCB 자동배치 시스템 설계

○ 김 현기* · 우경환** · 이 용환** · 이 천희***
극동정보대학* · 우송공업대학** · 청주대학교***

The Design PCB automatic Placement System by shape based method using the graph reduction method

Kim Hyun-Ki · Woo Kyong-Hwan** · Lee Yong-Hwan** · Yi Cheon-Hee***
Keukdong College*, Woosong Technical College** · Cheong Ju University***

요 약

자동배치 시스템의 논 그리드 방식인 Shape based 방식은 영역처리 방식을 사용하므로 shape들을 메모리에 각각의 객체로서 존재시키며, 이들 객체는 고유의 데이터 크기를 갖기 때문에 메모리가 상당히 적게 소요된다. 그러므로 본 논문에서는 최단경로를 이용하여 여러 목적지에 가장 빠르게 도달 할 수 있는 auction 알고리즘인 그래프감소 기법을 적용하여 Shape based 방식에 의하여 메모리 낭비 없이 빠른 속도로 자동 배치할 수 있는 PCB 자동 배치 시스템을 개발하였다. 또한 본 시스템은 이와 같은 방식을 이용하여 PC에서 사용할 수 있도록 IBM Pentium 컴퓨터의 Windows 환경에서 Visual C++언어로 개발하였다.

1. 서 론

VLSI 기술의 급속한 발전으로 집적회로 설계 기술은 더욱더 복잡해지고 빠르게 되었고, 소형화, 다기능화가 이루어짐에 따라 PCB 설계의 복잡도가 증가하므로 설계 시간의 단축이 상당한 요인으로 등장하게 되었다.

PCB 설계 과정의 가장 중요한 자동 배치, 배선 알고리즘은 원시적인 방법에서부터 최신 CAD (Computer Aided Design)설계 기술을 활용하는 방법에 이르기까지 고속화되어 가는 추세이므로 현존하는 대부분의 배선 시스템은 한가지 방법에 대한 결점을 보완하기 위해 혼합-교환 그래프 알고리즘[1], Building Block 알고리즘[2], 유전자 알고리즘[3], Auction 알고리즘[4]등과 같이 몇 가지 알고리즘에 의해 배치 시스템은 구성된다.

PCB 설계에 있어서 가장 핵심적인 필요조건은, 부품 배치후 신호의 상호 전달 매체로서 부품 핀간의 배선규칙인 PPD(Pad Pad Distance)와 PT(D(Pad paTern Distance), TTD(paTern paTern Distance)의 3가지 기본적인 파라미터 값에 의해 보드상에 제시되는 네트들을 전기적 오류 없이 물리적으로 각 요소들 사이에 최소 인접거리를 유지하도록 동박으로 연결시키는 자동 배선으로 PCB 배선의 문제는 크게 배선영역(Routing Region), 금지영역(Forbidden Region),

배선요구(Routing Request) 3가지로 볼 수 있다.

배치영역은 실제로 볼 수 있는 가시적인 파라미터로 가시적인 객체(object)들을 프로그램화하여 얻을 수 있는 정보형태들로 프로그램 되어있는 데이터로부터 즉시 획득할 수 있어야 한다. 배선영역을 모델링하는 방식으로는 그리드(grid) 방식과 shape based 방식을 사용하고 있다. 그리드 방식은 특정 영역에 대한 2차원적인 메모리 맵을 할당하여 배치에 필요한 경로를 탐색하는 방식으로 배치영역을 바둑판 모양으로 $m \times n$ 배열로 분리하여 배열 변수에 사각형 영역의 정보를 저장하기 때문에 m 과 n 을 크게 할수록 더욱 정밀한 정보를 저장할 수 있다.

Shape based 배치 방식은 위에서 설명한 그리드 배선 방식의 여러 가지 문제점을 해결하기 위해 최근에 많이 사용되는 방식이다. 이 배치 방식은 그리드를 발생시키지 않기 때문에 단위 셀을 생성하지 않아 단위 셀에 의한 영역 처리를 수행하지 않고 object based 영역처리 방식을 적용한 패턴 배치기를 적용하여 그리드 방식과 같은 메모리 증가 문제를 해결할 수 있다. 따라서 본 논문에서는 위와 같은 설계규칙을 단간으로 하여 단일 원점에서 여러 목적지에 도달할 때 최단경로를 산출하는 그래프감소 기법의 auction 알고리즘을 네트들의 배치요구를 받아들여 자동으로 그 경로를 찾아 자동 배치하는 shape based 방식에 적용하여 PCB 자동 배치 시스템을 개발하였다.

2. 그래프 감소를 가진 auction 알고리즘

그래프 감소를 가진 auction 알고리즘은 축소와 확장 단계가 그래프 감소 단계에서 진행되는 것을 제외하고 auction 알고리즘과 본질적으로 같다. 그래프 감소단계는 호 또는 노드를 지울 수 있는 두 가지 방법이 있다.

(a) 현재 터미널 노드가 밖으로 나가는 호를 가지고 있지 않을 때 노드는 지워지고 반복은 끝나게 된다.

(b) 현재 종단 노드 i 가 약간 밖으로 나가는 호를 가지고 있을 때 i 가 트리 노드일 때 첫 번째 반복이 된다. 이 경우에 모두 i 의 안으로 들어오는 호는 P 에 속한 트리 호를 제외하고 삭제한다.

알고리즘의 작용은 다음과 같다. i 를 P 의 종단 노드가 되게 하기 위해 i 가 밖으로 나가는 호가 없고 $i=1$ 이라면 멈추고 그렇지 않으면 스텝 1로 가라.

스텝 1 : (그래프 감소) i 밖으로 나가는 호가 없다면 스텝 1(a)로 가고 그렇지 않으면 스텝 2나 i 가 초기 반복에서 P 의 종단 노드가 되거나 아닌 경우에 스텝 1(b)로 가라.

스텝 1(a) : (종단 노드의 삭제) 축소 P , i 에서 i 에 들어오는 P 의 호를 삭제하고 다음 반복으로 가라.

스텝 1(b) : (터미널 노드의 첫 번째 스캔) i 에 들어오는 P 의 호를(만약 $i \neq 1$ 이라면) 제외한 i 의 모든 들어오는 호를 삭제한다. 나가는 호 $(i, j) \in A_r$ 에 대해서 식1이면 (i, j) 를 삭제하고 그렇지 않으면 k 는 i 와 달리 트리 노드가 되는 호 $(k, j) \in A_r$ 를 삭제한다. 그리고 식2와 같이 세트한다.

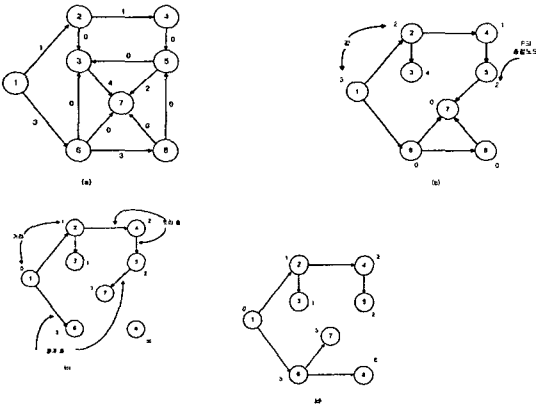


그림 1. 최단 경로 트리와 확장 트리

$$u_i + a_{ij} \geq u_j \quad (1)$$

$$u_j := u_i + a_{ij} \quad (2)$$

i 가 좌측의 나가는 호가 없다면 축소 P 는 i 와 그것의 들어오는 호를 삭제하고 다음 반복으로 가라. 그렇지 않으면 스텝 2로 가라.

스텝 2 : (축소 또는 확장의 결정) 만약 식3이면 스텝 3으로 가라. 그렇지 않으면 스텝 4로 가라.

$$p_i < \min_{(i,j) \in A_r} \{a_{ij} + p_j\} \quad (3)$$

스텝 3 : (축소)

$$p_i := \min_{(i,j) \in A_r} \{a_{ij} + p_j\}$$

그리고 $i \neq 1$ 이라면 P 를 축소하고, 다음 반복으로 가라.

스텝 4 : (확장) j_i 노드에 의해 P 를 확장

$$j_i := \arg \min_{(i,j) \in A_r} \{a_{ij} + p_j\}$$

트리 노드의 수가 n 과 같다면 멈춰라: 트리 호의 세트는 최단 경로 트리로 정의한다. 그렇지 않으면 다음 반복으로 가라.

그림 1은 트리 T 의 최단 경로와 트리 E 가 확장된 알고리즘의 설명이다. 원점 그래프는 그림 1(a)에서 보여준다. 노드 1은 트리 노드가 되고 노드 2와 6은 경계 노드가 된다. 노드 2가 확장되어 노드 3과 4은 경계 노드가 된다. 노드 3에서 확장되어 호(5,3)과 (6,3)은 삭제된다. 노드 7은 경계 노드가 된다. 원점의 범위 내에 있는 P 의 계속적인 감축과 노드 5의 범위 내에 계속적인 확장은 호(8,5)와 (3,7)은 그림 1(b)에서와 같이 삭제된다. 트리 E 의 확장은 그림 1(c)에서 보여준다. 더 나아가 원점으로부터 계속되는 P 의 축소에서 다음의 확장은 노드 6과 노드 7에서 이루어진다. 노드 8은 호 경로 트리가 되는 동안 경계 노드일지라도 경계 노드와 같이 확장되어 트리 E 에 들어간다. 반복은 원점에서 모든 방법으로 P 의 계속적인 축소가 수행된다. 노드 5의 계속적인 확장과 노드 1의 축소는 다른 순서에 의해 수행된다. 이러한 동작 동안에 호(2,4)와 (4,5)를 가진 노드 4와 5는 삭제된다. 노드 3에서 확장의 순서는 원점에서 감축의 순서에 의해 수행되고 노드 2, 3 그리고 호(1,2)와 (2,3)은 삭제 원인이 된다. 결국 P 는 마지막 노드 8에서 확장되고 알고리즘의 끝은 최단 경로 트리 T 에 들어간다.

3. 자동 배치 알고리즘 및 구현

기본적인 설계 규칙을 근간으로 PCB 자동 배치 시스템을 구축하기 위해 단일 원점에서 다중 목적지의 최단경로를 산출하는 그래프 감소기법을 이용한 Auction 알고리즘 및 Shape based line search routing 알고리즘과 Shape based re-routing 기법을 적용하여 자동 배치 시스템을 개발하였다.

3-1. Shape Based 배치 알고리즘

PCB 배치 방법은 그리드 방식과 논-그리드 방식인 shape based 배선 방식이 있다. 본 논문에서는 Shape based Placement 방식을 적용하였다.

그리드 방식은 특정한 객체(PAD, Copper, Via 등)들이 2차원적인 평면 또는 레이어가 다른 3차원적인 공간에 놓이게 되는데 이를 그리드라는 평면 위에 올려놓아 거리를 계산하는 방식으로, 입사화 되어있는 그리드안에 객체를 올

려놓다 보면 해당 객체의 실제 크기보다 그리드의 셀 단위의 계산이 이루어지기 때문에 거리 계산의 오차가 발생할 수 있다. 그러므로 배선에 필요한 영역을 낭비하는 결과가 발생된다.

그리드 방식의 계산 오차 및 메모리 낭비를 줄이기 위해 Shape based 방식은 객체를 그 형태 자체로 인식하여 계산하는 방식으로 PCB에서는 다음과 같은 shape들이 놓이게된다. Round, Rectangle, Line, Polyline, Board Outline Shape 객체들로 구성된다. 이러한 객체들은 각각의 위치정보, 두께 및 전기적인 특성 정보, 레이어 정보를 포함한다. 또한 이러한 shape들은 메모리에 각각의 객체로서 존재하며 이들 객체는 고유의 데이터 크기를 갖는다. Shape based 방식에 의한 PCB 자동 배치 과정은 그림 2와 같다.

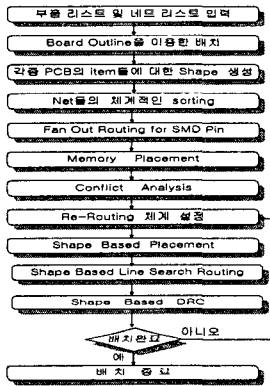


그림 2 자동 배치 과정

Shape based 자동 배치과정은 여러 단계를 거쳐서 배치가 완료되는데 본 논문에서 적용한 각 과정에서의 실행 방법은 다음과 같다.

- 1) 부품 및 배선(netlist)의 입력 : 이 부분에서는 PCB에 적용할 부품들과 배선의 요구 사항인 네트들을 입력하는 단계이다.
- 2) 각종 item들의 shape 생성 : shape based의 알고리즘을 적용할 수 있도록 각 PCB요소에 대하여 shape (Line, Circle, Arc, Polygon등) 들의 데이터베이스를 작성하여 추출 생성 해 주며 또한 보다 빠른 검색을 위하여 sorting 을 한다.
- 3) 네트들의 체계적인 sorting : 네트들을 배선하는데 있어서는 배선 순서, 네트들을 위에서 아래 순서로 또는 좌에서 우의 순서로 sorting하거나, 네트의 길이가 짧은 쪽에서 긴 쪽으로 또는 그 반대 방향으로 sorting을 한다. 이중 가장 효율적인 방법은 짧은 쪽에서 긴 쪽으로 sorting하는 방법이다.
- 4) Fan Out Routing : 작은 피치 안에서 via같은 것을 뚫을 수 없다. 이러한 이유로 배선의 시작 단계에서 fan out 을 수행하면, SMD부품은 더 이상 SMD 가 아니고 PTH pin이 된다.
- 5) Memory Placement : 메모리와 같은 소자는 matrix 구조를 갖고 또한 Data, Address Bus와 같은 병렬의 네트

들이 많이 존재한다. 이러한 네트들을 via없이 횡 또는 종으로 빠르게 배치를 수행한다.

- 6) Shape Based Line Search : autoplacement의 주요 부분으로 Line Search를 이용한 배선을 수행한다.
- 7) Shape Based DRC : routing한 네트들에 대하여 Design Rule Check을 수행하여 배선의 conflict를 찾아 data base화하는 부분이다.
- 8) Placement 체계 설정 : 어떠한 배치를 수행하지 못하는 경우 가장 큰 요인은 해당 목적지까지 도달할 길 즉, 공간이 없다는 것이다. 이 경우 공간을 마련하여 특정한 배선을 조금 밀고 또는 특정 배선을 풀어 영역을 만든 후, 배치되지 않은 배선을 수행한다[8].

Shape based는 어떤 모델링된 객체들을 shape라는 구조로 처리하기 위해 배치에 필요한 shape를 장애물 shape와 Placement shape 2가지로 크게 나누어 실행하며, 그림 3과 같이 S1과 S2의 장애물 shape와 R의 routing shape로 나타낼 수 있다.

L1이 S1과 R간의 최단거리, L2는 S2와 R간의 최단거리라 할 경우 R shape가 배선에 수용될 수 있는지는 L1과 L2의 거리가 배선 규칙에 맞는지를 검사하면 된다. 두 shape간의 배선 규칙을 Dr이라 할 때 배선을 수용하기 위해서는 다음 조건을 만족해야한다. $L1 \geq Dr$ AND $L2 \geq Dr$

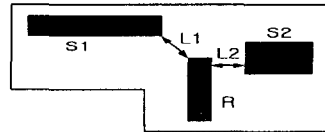


그림 3 Shape based 모델링 방법

사각형 shape에 대한 효율적인 배선 규칙은 두 개의 shape가 배선 규칙에 위반되는지를 검사하기 위해 두 사각형의 최단거리를 구하지 않고 그림 3에서와 같이 R영역을 Dr만큼 확장하여 Sr 영역을 생성함으로써 이 영역이 S영역과 겹침이 되지 않으면 S와 R 영역간의 최단거리가 Dr보다 큰 값을 갖는다.

패턴 생성은 가장 기본적인 패턴인 I, L, U 패턴 이외에 이들을 조합하여 I+L+L+I+I, I+L+L+U+L+I등 극히 제한적인 조합 및 높은 배선율을 얻을 수 있기에 배선의 앞부분에서 빠르게 배선을 수행하는 기능으로 사용하기 위해 응용 shape들을 생성하도록 구현하였다. 이와 같은 shape based 배선기의 전체적인 처리과정은 그림 4와 같다.

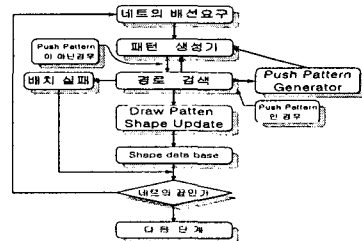


그림 4 Shape based 패턴 흐름도

3-2. Shape Based 배치 구현

Shape based 배치란 거의 모든 부품은 그 형태가 정형화되어 있으나 실제로는 각각 다른 모습을 갖고 있다. 즉 배치에 사용되는 방법은 부품의 모양과는 상관없이 직/정 사각형의 모양이라 생각하여 배치를 수행한다. 이러한 이형의 부품을 배치하기 위해서는 부품들을 위치가 낮은 에너지 쪽으로 이동시키는 과정을 반복하여 부품들이 판에 효율적으로 배치시키는 simulated annealing 기법과 각 부품들의 위치 계산은 shape based 기법을 적용하여 배치과정을 수행한다. 그림 5은 이와 같은 기법을 적용한 shape based 배치과정을 보여준다.

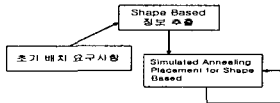


그림 5 Shape based 배치과정

본 논문에서 구현한 PCB 자동 배치 시스템은 IBM-PC pentium 컴퓨터에서 Windows 환경하의 Visual C++언어를 이용하여 개발하였다. 본 배치 시스템은 6과 같으며, 시스템은 수동과 자동 배치를 혼용하여 수행하도록 구현하였다.

개발된 시스템 상에서 그림 7에서 보여준 메모리 보드 배치의 실행된 결과에 대한 비교 분석은 표 1에 나타내었다.

4. 결 론

본 논문에서는 PCB 설계시 종전 알고리즘을 적용하여 구현한 방법들에서 제기되는 문제점인 배선 영역에서 많은 메모리 사용으로 인한 메모리 낭비와 배선 속도를 개선하기 위하여 단일 원점에서 여러 목적지에 도달할 때 최단경로를 산출방법을 그래프 감소 기법을 이용한 Auction 알고리즘을 네트들의 배선요구를 받아들여 자동으로 그 경로를 찾아 자동 배치하는 shape based 방식에 적용하여 PCB 자동 배치 시스템을 개발하여 PCB성능을 향상시켰다.

배치시 문제는 보드의 배선 영역을 그리드 방식만을 적용할 경우 M×N 배열의 형태로 메모리 증가로 인해 탐색 시간이 증가하는 문제점을 갖고 있어 본 논문에서 제기한 알고리즘을 그림 6에 있는 Function 칼럼에 있는 자동 배치 순서와, 초기 배치시 패드당 하나의 shape로 간주하기 때문에 2byte 메모리 영역을 소모하지 않으므로 배선 속도를 향상 시킬 수 있었다.

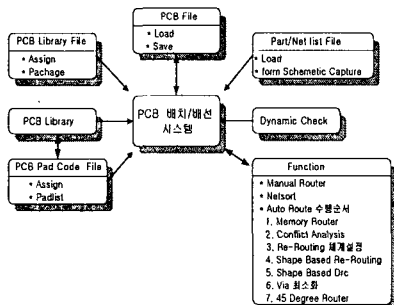


그림 6 PCB 배치기 시스템 구성도

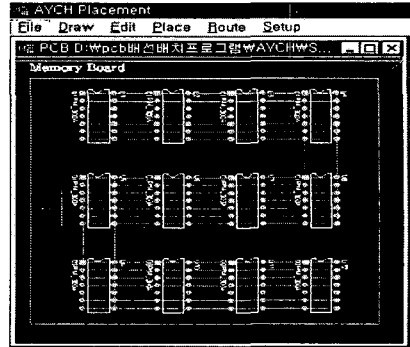


그림 7 메모리 보드 배치 결과

표 1 자동 배선/배치 시스템의 실행결과

PCB 종류	Aych	PCB1	PCB2	PCB3
측정형태				
그리드 배치	5.7 K/b	8.2 K/b	8.4 K/b	8.7 K/b
메모리 영역				
Shape based				
메모리 영역	30 byte	40 byte	36 byte	96 byte
배선층	4	4	4	4
그리드배선(%)	0	30	38.4	36.2
Shape based				
배치 (%)	100	70	61.6	63.8
총 계 (%)	100	100	100	100
총 배치시간(초)	11	12	20	36

앞으로의 연구과제는 Shape 검색 속도를 빠르게 할 수 있는 알고리즘 개발과 긴 배선에 대처할 수 있는 DB를 구축하여 PC 상에서도 강력하게 사용할 수 있는 super 자동 배선/배치기 시스템을 구현하는데 있다.

참 고 문 헌

- [1] D. Hoey, C. E. Leiserson, "A layout for the shuffle-exchange network," Proc. of the 13th Annual ACM Sym. on the Theory of Computing, 1981, pp. 334-341.
- [2] E. Berkean and E. Kinnen, "IC layout planning and placement by dimensional relaxation" IEEE Int Conference on Computer Design, 1985, pp. 449-451.
- [3] John H. Holland, Adaptation in Natural and Artificial Systems, The University of Michigan, 1992.
- [4] Bertsekas, D. P., "A The Auction Algorithm for Shortest Paths," SIAM H. on Optimization, Vol. 1, 1991, pp. 425-447
- [5] Watanabe, Hiroyuki, "IC Layout Generation and Compaction using Mathematical Optimization", The University of Rochester, Ph. D. 1984.