

푸시 풀 포워드 컨버터의 주파수 변화, 변압기의 권선비와 1차측 권선 변화에 대한 효율 특성

전준석*, 김창선*, 김태식⁺, 임범선⁺, 우승훈⁺

*목포대학교 전기공학과, ⁺(주)동아일렉콤

Push Pull Forward Converter Efficiency Quality

J.S. Jeon*, C.S. Kim*, T.S. Kim⁺, B.S. Im⁺, S.H. Woo⁺

*Mokpo Nat'l Univ., ⁺Dongah elecomm Co.

ABSTRACT

The push pull forward converter is a very suitable circuit for low output voltage, high output current applications with a wide input voltage range. All the magnetic components (output inductor, transformer, input filter) can be integrated into a single core. The integrated magnetics can reduce the number of the magnetic components. Developed the push pull forward converter rating are of 36~72V input and 3.3V/30A output. In this converter, the efficiency was measured by 76.4% at full load and 82.95% at half load. The maximum efficiency is up to 83.% at 200kHz switching frequency, 11A output.

1. 서 론

최근 전원 공급 장치는 고효율, 고전력 밀도화 되어가고 있지만 전력용 반도체 소자와 자성 소자로 인한 발열 문제와 크기 때문에 소형화로 설계하는 것이 한계가 있다. 따라서 전력용 반도체 소자와 자성 소자의 크기를 줄이는 것은 전원 공급 장치의 소형화를 이룩하는데 큰 비중을 차지한다. 현재 반도체 소자들은 눈부시게 빠른 속도로 개발되어지고 있지만 자성소자들은 기대만큼 개발되지 못하는 실정이다. 이러한 문제점을 보완한 컨버터 가운데 하나인 푸시 풀 포워드 컨버터(Single Magnetic Integrated built-in Filter Push-Pull Forward Converter)가 존재한다. 이 컨버터는 넓은 입력범위를 가지며 저 전압·대 전류 출력 특성이 좋고 싱글코어에 입력필터와 출력 필터 인덕터를 통합시킴으로써 소형화 설계를 할 수 있다. 개선된 푸시 풀 포워드 컨버터는 자성 소자인 입력 필터와 출력 필터 그리고 변압기 등을 하나의 EI 혹은 EE 코어에 통합하여 컨버터의 크기를 줄인다^[1, 3].

2. 싱글 코어에 필터를 통합시킨 푸시 풀 포워드 컨버터 (Single magnetic integrated filter push-pull forward converter)

2.1 푸시 풀 포워드 컨버터의 특성

푸시 풀 포워드 컨버터는 그림 1과 같이 기존의 푸시 풀 컨버터에 클램프 커패시터를 추가했으며 하나의 EI 혹은 EE 코어에 입력 필터 인덕터와 변압기 그리고 출력 필터 인덕터 등 모든 자성 소자를 포함한다. 통합된 코어 구조는 두 개의 out leg에 에어 갭이 존재하고 center leg에 권선을 감아 사용한다. 이와 같이 컨버터의 모든 자성 소자를 하나의 코어에 통합시킨 코어 구조는 컨버터의 크기를 줄일 수 있는 장점이 있는 반면 단점도 존재한다. 먼저 이러한 코어 구조는 두 개의 out leg에 에어 갭이 존재하기 때문에 기계적으로 불안정하여 정밀함이 요구돼 코어 가격이 비싸지고 큰 누설 인덕턴스가 발생하여 심한 기생 링킹과 효율 감소의 원인, EMI 발생의 원인이 된다는 단점이 있다.

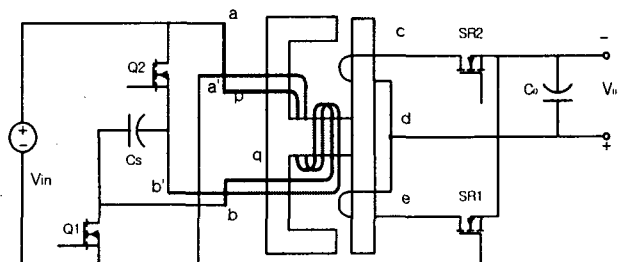


그림 1 푸시 풀 포워드 컨버터
Fig. 1 Push pull forward converter

2.2 싱글 코어에 필터를 통합한 푸시 풀 포워드 컨버터

위 문제점을 개선하기 위한 방법으로 입력 필터

를 통합한 푸시 풀 포워드 컨버터가 제안되었다^[1-3]. 이 구조는 그림 2와 같이 두 개의 out leg에 권선이 감겨 있으며 center leg에 에어 갭이 존재한다. 이 코어 구조의 형태는 기계적으로 안정성이 높아서 제조가 쉬울 뿐만 아니라 코어 가격 또한 낮출 수 있다. 에어 갭이 center leg에 존재하기 때문에 out leg(변압기의 2차측)의 권선의 누설 인덕턴스를 최소화시킬 수 있으며 코어 손실과 권선 손실은 Center leg의 리플 자속을 소거함으로써 감소시킬 수 있다. 그리고 개선된 푸시 풀 포워드 컨버터의 입력 필터는 변압기의 1차측 권선의 누설 인덕턴스로 형성한다.

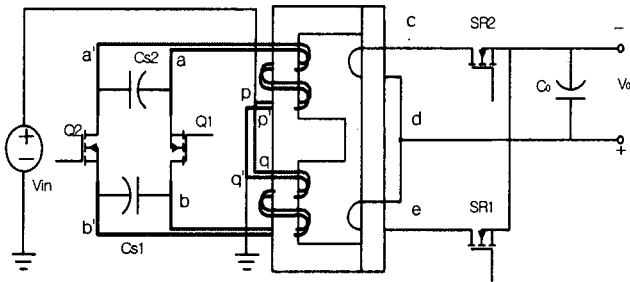


그림 2 필터를 통합한 푸시 풀 포워드 컨버터
Fig. 2 Push pull forward converter with the input filter

2.2.1 입력 필터의 구축

그림 3은 통합된 입력 필터를 가진 푸시 풀 포워드 컨버터 회로도를 나타낸다. 변압기 2차측의 L_1 , L_2 는 출력 필터 인덕터의 역할을 하게 되고 변압기 1차측의 누설 인덕턴스와 클램프 커패시터(C_{s1} , C_{s2})는 입력 필터 역할을 하게 된다. Q_1 은 도통 상태로 입력 전류는 변압기 전단 N_1' 의 누설 인덕턴스와 클램프 커패시터 C_{s1} 가 형성한 필터를 통과하고 변압기 후단 N_1 의 누설 인덕턴스와 클램프 커패시터 C_{s2} 가 형성한 필터를 통과함으로써 입력 전류를 평활화 시켜 부드럽게 해줌으로써 입력 필터의 역할을 하게 된다.

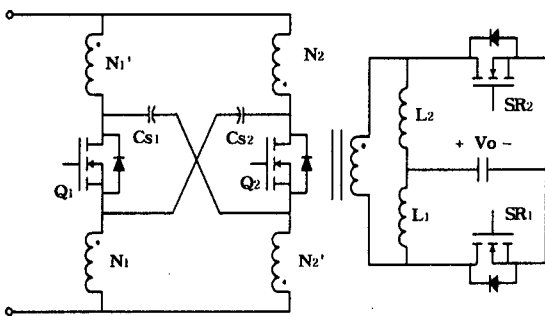


그림 3 푸시 풀 포워드 컨버터의 회로도
Fig. 3 Circuit of the push pull forward converter

2.3 동기 정류 방식 (synchronous rectification)

푸시 풀 포워드 컨버터의 2차측 정류 방식은 다이오드 대신에 전력용 MOSFET를 사용하는 동기 정류 방식을 적용하였다. 그림 4와 같이 구동회로를 따로 설계할 필요가 없는 자가 운전 동기 정류 방식(Self-driven synchronous rectification)을 적용하였다. 동기 정류기의 구동 방식으로 데드타임 동안에 출력 전류가 동기 정류기의 기생 다이오드를 통하여 출력 인덕터 L로 흐르는 방법을 선택하였다. 2차측 동기 정류 방식은 다이오드의 전압강하로 인한 손실을 다이오드 대신 사용하는 전력용 MOSFET의 온저항($R_{DS(on)}$) 손실로 대처하기 위해 사용하며 전력용 MOSFET를 병렬로 연결하여 온저항($R_{DS(on)}$) 손실을 크게 낮출 수 있다^[4]. 통합된 자성요소에서 배 전류 정류 방식(Current doubler rectification)은 출력 인덕터 전류와 변압기 2차측 전류의 실효값을 줄임으로써 전체의 전도 손실을 줄일 수 있다. 그리고 두 개의 출력 인덕터 ac전류 성분이 상쇄됨으로써 출력 전압 리플이 감소해 출력 필터 크기를 줄일 수 있다.

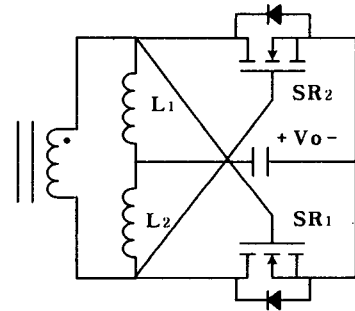


그림 4 자가 운전 동기 정류 방식
Fig. 4 Self driven synchronous rectification

3. 푸시 풀 포워드 컨버터의 실험 파형

3.1 최고 효율 83.5%가 측정된 컨버터의 전압, 전류 파형

그림 5와 6은 주파수 200kHz, 권선비 4:1, 에어 갭의 크기 0.14~0.18mm의 사양으로 제작한 컨버터의 전압 전류 파형이다. 코어에 권선을 직접 감아서 변압기를 제작하여 노이즈 성분이 많이 첨가되었다. 컨버터의 효율은 부하 전류가 11A이고 주파수가 200KHz일 때 83.5%의 가장 좋은 효율이 측정되었으며 풀 부하(full load)시 76.4%, 하프 부하(half load)시 82.95%가 측정되어 실험한 컨버터 중에서 가장 좋은 특성을 나타낸다.

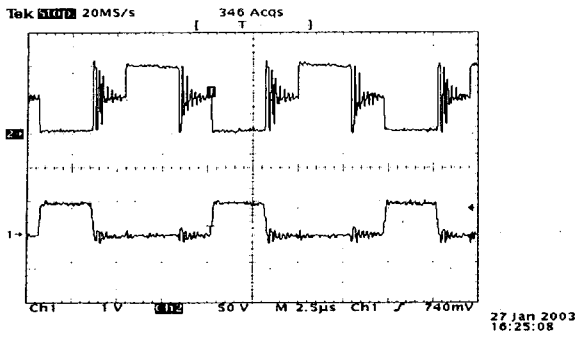


그림 5 스위칭 양단 전압(50V/div)(Vin=48V)
스위칭 구동 전압(10V/div)(Io=10A)
Fig. 5 Switch voltage waveform and
switching gate voltage waveform

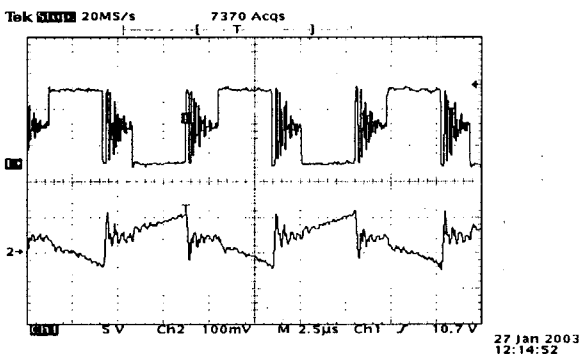


그림 6 스위칭 양단 전압(50V/div)(Vin=48V)
변압기 1차측 누설 전류(3A/div)(Io=25A)
Fig. 6 Switch voltage waveform and transformer
leakage inductance current waveform

4. 푸시 풀 파워드 컨버터 효율 특성

4.1 권수비 변화에 대한 효율 변화

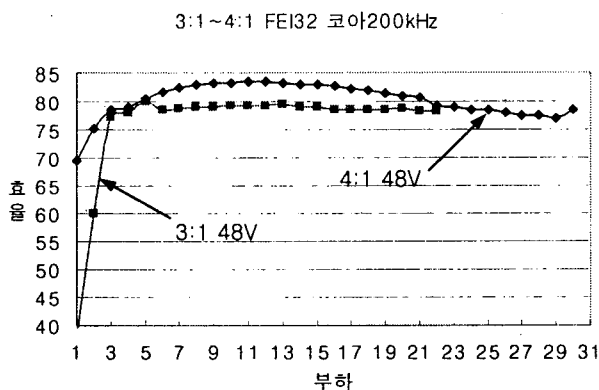


그림 7 권수비 변화에 따른 효율 특성
Fig. 7 Efficiency according to turn ratio

그림 7은 변압기의 권수비 변화에 따른 효율 곡선을 나타낸다. Nicera사 NC-2H FEI32/9/20의 동일한 코어를 사용하였다. 실험 세트의 조건은 동일하게 하였다. 권선비가 3:1인 경우 부하 전류가 5A 일 때 효율은 80.1%가 측정되었고 권수비가 4:1인 경우 부하전류가 11A 일 때 효율은 83.5%로 효율이 더 높게 측정되었다.

4.2 주파수 변화에 대한 효율 변화

그림 8은 주파수 변화에 따른 효율 곡선을 나타낸다. 형태와 크기, 재질이 동일한 코어를 사용하고 스위칭 주파수를 100kHz와 200kHz로 구분하여 측정된 효율 곡선이다. 스위칭 주파수가 100kHz인 경우보다 스위칭 주파수가 200kHz인 경우에 효율이 높게 측정되었다. 일반적으로 스위칭 주파수를 낮추면 코어 손실이 줄어들어 효율이 증가한다고 알고 있지만 그림 5에 나타난 것과 같이 스위칭 주파수를 감소시킨다고 해서 효율이 좋아지는 것이 아님을 알 수 있다. 스위칭 주파수가 증가하면 코어 손실은 증가하지만 코어의 최대 자속 밀도인 B_{max} 값은 낮아지게 되어 코어 손실은 감소한다. 따라서 총 코어 손실은 위 두 가지의 경우가 고려되어 나타나게 된다. 그림 8은 스위칭 주파수가 100kHz이고 부하전류가 16A일 때 최고 효율이 82%로 측정되었으며 스위칭 주파수가 200kHz인 경우 부하전류가 11A일 때 83.5%의 최고 효율이 측정되었다.

4:1 FEI32 코아 100kHz, 200kHz

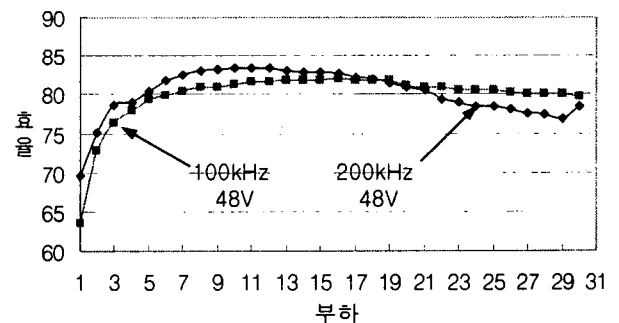


그림 8 주파수 변화에 따른 효율 특성
Fig. 8 Efficiency according to frequency

4.3 변압기 2차측 권선 가닥수 변화에 대한 효율 특성

그림 9는 변압기 1차측 PCB권선을 병렬 6턴으로 감고 다른 컨버터 세트는 1차측 PCB권선을 6턴만 감았을 때 효율 곡선을 보여주고 있다. 실험 조건은 권선비 3:1, 주파수 200kHz이며 코어는 Nicera

사의 5M FEE18/8/10C를 사용하여 실험 조건을 동일하게 하였다. 1차측 허용전류에 적합한 권선 두께를 사용하였다. 변압기의 1차측 PCB권선을 6턴만 감은 컨버터 세트는 부하전류가 5A 일 때 78.72%가 측정되었고 1차측 PCB권선을 병렬 6턴으로 감아서 사용한 컨버터는 부하전류가 5A 일 때 80.03%의 효율로 더 높게 측정되었다. 이것은 변압기 1차측의 누설 인덕턴스 값이 병렬6턴으로 사용했을 때 작아져 손실이 줄어들기 때문이다. 다층 평면 변압기로 제작을 한다면 누설 인덕턴스 값을 많이 줄일 수 있다는 것을 알 수 있다.

변압기 1차권선 가닥수 변화

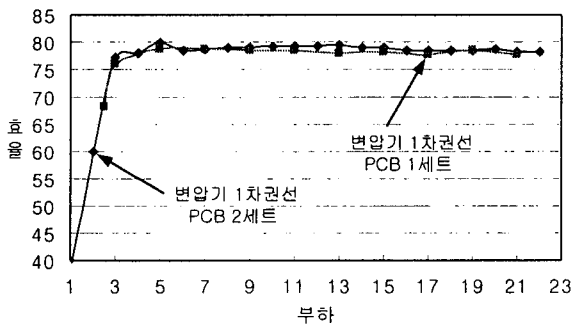


그림 9 변압기 1차권선 가닥수 변화에 따른 효율 특성
Fig. 9 Efficiency according to transformer primary winding

표 1 컨버터의 사양
Table 1 Converter specifications

구 분	내 용
정격 입력 전압	36~72[V _{DC}]
정격 출력 전압	3.3 [V _{DC}]
정격 출력 전류	30 [A]
정격 출력 전력	100 [W]

5. 결 론

최근의 집적회로(IC)는 저 전압 대 전류를 요구하는데 전원 전압이 0.8V까지 낮아지고 있다. 그러나 전원 공급 장치는 고전력 고밀도화 되어가고 있지만 전력용 반도체 소자와 자성 소자로 인한 발열 문제와 크기 때문에 소형화로 설계하는데 한계가 있다. 따라서 전력용 반도체 소자와 자성 소자의 크기를 줄이는 것은 전원 공급 장치의 소형화를 이룩하는데 큰 비중을 차지한다. 특히 전원 공급 장치의 자성 소자들은 그 크기를 줄이는데 한계가 있기 때문에 자성 소자를 하나의 EE 혹은 EI 코어에 통합함으로써 컨버터의 크기를 줄일 수 있는 푸시

풀 포워드 컨버터의 효율 특성을 실험을 통해서 고찰하였다. 하지만 변압기의 제작이 쉽지 않고 입력측의 누설 인덕턴스와 출력 필터 인덕터의 값을 최적화 설계하는데 문제점이 있었다. 본 논문에서는 EI 코어에 직접 권선을 감아서 변압기를 제작하여 실험을 하였다. 그러나 노이즈 성분이 증가하고 PCB 실장에 어려움이 있었고 에어갭의 조절이 용이하지 않다. 입력 전압 36~72 [V_{DC}], 출력 전압 3.3[V_{DC}], 출력 전류 30[A] 스위칭 주파수 200kHz에서 개선된 푸시 풀 포워드 컨버터는 부하 전류가 11A일 때 83.5%의 가장 좋은 효율이 측정되었으며 풀 부하(full load)시 76.4%, 하프 부하(half load)시 82.95%가 측정되었다.

이 논문은 (주) 동아일렉콤의 연구비 지원에 의하여 연구되었음.

참 고 문 헌

- [1] Peng Xu, Fred C. Lee, "Design of High-Input Voltage Regulator Modules With A Novel Integrated Magnetics", IEEE Applied Power Electronics Conference (APEC'01), 2001.
- [2] Mao Ye, Peng Xu, Bo Yang, Fred C. Lee, "Investigation of Topology Candidates for 48V VRM", IEEE Applied Power Electronics Conference (APEC'02), 2002.
- [3] Peng Xu, Mao Ye, Pit-Leong Wong, Fred C. Lee, "Design of 48V Voltage Regulator Modules With a Novel Integrated Magnetics", IEEE Applied Power Electronics Conference (APEC'02), 2002.
- [4] P. Alou, J.A. Cobos, O. Garcia, J. Uceda and M. Rascón "A New Driving Scheme for Synchronous Rectifiers: Single Winding Self-Driven Synchronous Rectification" ,IEEE Applied Power Electronics Conference (APEC'99), 1999.