

# 대용량 모터드라이브 적용을 위한 새로운 이중접속방식의 멀티스텝 인버터

양승욱\*, 목형수\*, 최규하\*, 최세완\*\*  
 건국대학교\*, 서울산업대학교\*\*

## New Double-Connected Multi-Step Inverter for High Power Motor Drive Applications

S.U. Yang\*, H.S. Mok\*, G.H. Choe\*, and S.W. Choi\*\*  
 Konkuk University.\* , Seoul National Univ. of Tech.\*\*

### ABSTRACT

본 논문에서는 전압원 인버터의 출력전압 파형을 개선하여 중·대용량급 모터드라이버 및 UPS, STATCOM, SVC등에 적용하기 위한 새로운 3상 전압원 인버터를 제안한다. 보조회로로서 사용한 컨버터로 리플전압을 발생시키고 이를 기존의 12-스텝 인버터에 주입하는데 한대의 링크를 사용하면 12-스텝 동작이 24-스텝으로 전환되며 보조 변압기의 1차 권선을 2N(N=1,2,3...)으로 늘리면 24N-스텝으로 전환된다. 본 방식의 타당성을 실험 및 시뮬레이션을 통하여 입증하였다.

### 1. 서 론

전압원 인버터는 교류전동기의 가변속 구동장치, 무정전 전원장치(UPS) 및 무효전력 보상장치(SVC)등에 폭넓게 사용되고 있다. 인버터 출력전압의 고조파를 제거하여 파형을 개선하기 위한 여러 방식이 제안되었는데 이들은 크게 PWM방식과 다중화 방식으로 구분할 수 있다. PWM방식은 주로 고주파 동작이 가능한 IGBT등의 전력용 반도체 소자를 사용하여 교류전동기의 구동이나 UPS등에 사용되고 있다<sup>[1-5]</sup>. 그러나 이 방식은 출력측 필터의 용적이 커지며 높은 스위칭 주파수로 인한 발열 문제가 발생한다. 반면 다중화방식은 복수대의 인버터를 병렬 또는 직렬 접속하여 대용량화 및 멀티스텝화하여 고조파를 제거하는 방식으로 PWM방식에 비해 저차고조파를 제거하여도 고차고조파가 증대되지 않고, 복수대의 인버터를 사용하기 때문에 이중 일부가 고장시에도 분리시켜 계속 운전이 가능하며 다펄스화를 구현시 출력측 필터가 필요 없고 낮은 스위칭 주파수로 인하여 열적인 문제도 향상되나 출력전압의 가변이 용이하지 못하며 멀티-스텝을 구현하기 위해선 많은 스위칭 소자를 필요로하는 단점이 있다<sup>[3]</sup>. 이런 다중화 방식의 단점을 개선하기 위하여 하이브리드 인버터와 이중접속 인버터 등의 방식이 제안되고있다. 본 논문에서는 이중 접속형 12-스텝 인버터에 간단한 보조회로를 추가하여 기존의 24-스텝 인버터와 동등한 출력 및 입력파형을 얻는 방식

을 제안하고자 한다. 제안하는 방식은 24-스텝으로 설계되었으나 보조 변압기의 권선과 보조 스위칭 소자를 추가하면 다펄스화를 구현할 수 있는 장점이 있다. 본 방식의 특징은 다음과 같다.

- 커패시터에 의한 전원분할방식이 아닌 직류 단전원을 사용하기 때문에 전원측 커패시터의 전압 불평형을 해소하기 위한 별도의 제어가 필요없다.
- 2대의 6-스텝 인버터의 스위칭 주파수는 60Hz이며, 보조 스위치는 360Hz로 스위칭 주파수가 매우 낮다.
- 보조 변압기의 1차측권선 또는 2차측권선을 2N차수(N=1,2,3...)로, 보조 스위치를 2N(N=1,2,3...)개로 증가시키면 24N-스텝(N=1,2,3...)으로 전환된다.
- 보조권선측의 회로를 변환하여 72-스텝 이상을 구현할시 IEEE 519-1922의 고조파 규제를 만족하여 출력측의 필터가 필요없다.

### 2. 제안하는 방식의 동작원리

그림 1은 제안하는 24-스텝 인버터를 나타낸다. 두 대의 6-펄스 인버터는 두 대의 위상변압기에 의해 결합되고, 보조회로는 턴오프 디바이스인  $S_a$ 와  $S_a'$ , 그리고 단권변압기로 구성된다. 각 인버터는 180° 도통방식으로

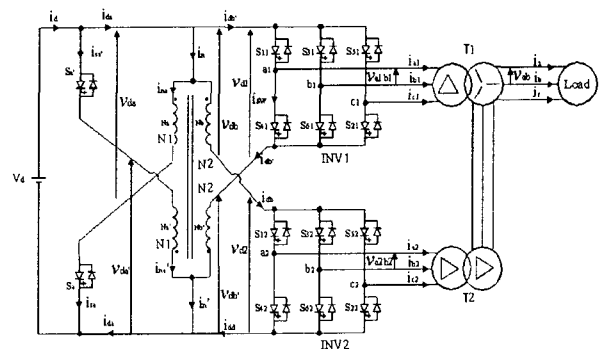


그림 1 제안하는 24-스텝 인버터  
 Fig. 1 Proposed 24-step Inverter

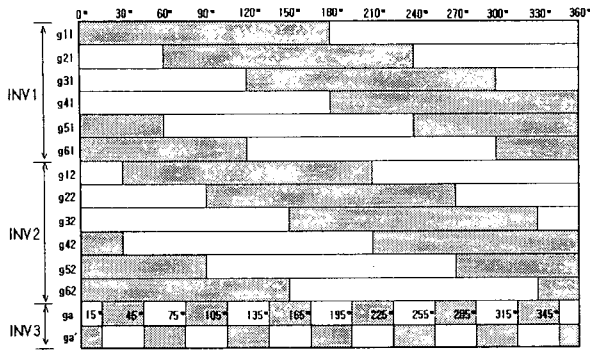


그림 2 제안한 인버터의 게이트 신호

Fig. 2 Switching patterns of the inverter gate

구동되며 인버터1과 인버터2는 30°의 위상차를 갖도록 한다. 또한  $S_a$ 와  $S_a'$ 는 인버터의 6배 주파수로 동작하여 각 스위치에 대한 구동 신호는 그림 2와 같다.

### 2.1 전압해석

그림 1에서 입력전압은  $V_d$ 이고, 사용한 스위칭 디바이스와 변압기는 이상적이라 가정한다. 단권변압기의 1차측 전압은 스위치  $S_a$ 와  $S_a'$ 의 게이트 신호  $g_a$ 와  $g_a'$ 에 의해 다음과 같이 나타낼 수 있다.

$$\begin{aligned} v_{da} &= g_a \cdot V_d - g_a' \cdot V_d \\ v_{da}' &= g_a' \cdot V_d - g_a \cdot V_d \end{aligned} \quad (1)$$

2차측 전압  $v_{db}$ ,  $v_{db}'$ 는

$$\begin{aligned} v_{db} &= a_m \cdot v_{da} \\ v_{db}' &= a_m \cdot v_{da}' \end{aligned} \quad (2)$$

이고, 여기서  $a_m = \frac{N_2}{M}$ 임.

따라서 각 인버터의 입력전압은

$$\begin{aligned} v_{d1} &= V_d - v_{db}' \\ v_{d2} &= V_d - v_{db} \end{aligned} \quad (3)$$

이 되고, 각 인버터의 선간 출력전압은 다음과 같이 각 인버터의 입력전압과 게이트 신호로 나타낼 수 있다.

$$\begin{aligned} v_{a1b1} &= (g_{1i} - g_{3i}) \cdot v_{di} \\ v_{b1c1} &= (g_{3i} - g_{5i}) \cdot v_{di} \\ v_{c1a1} &= (g_{5i} - g_{1i}) \cdot v_{di} \end{aligned} \quad (4)$$

여기서  $i(i=1,2)$ 는 인버터 번호임. 한편 변압기의 결선에 의하여 출력전압  $v_{ab}$ 는 인버터의 출력전압으로 다음과 같이 표현할 수 있다.

$$v_{ab} = v_{a2b2} + \frac{1}{\sqrt{3}}(v_{a1b1} - v_{b1c1}) \quad (5)$$

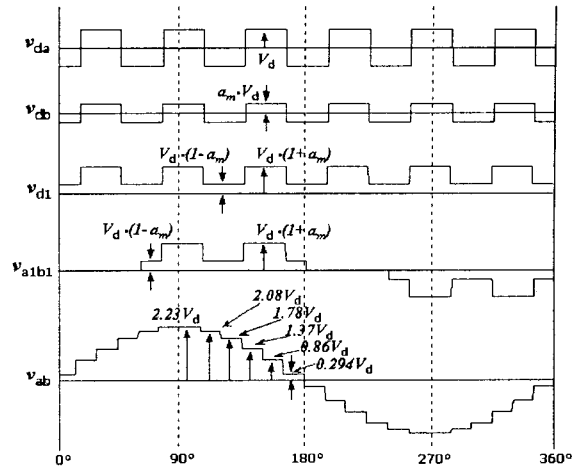


그림 3 제안한 24-스텝 인버터의 전압파형

( $v_d=1$ ,  $a_m=0.491$ 일때)

Fig. 3 Voltage waveforms of the proposed 24-step inverter

(when  $v_d=1$ ,  $a_m=0.491$ )

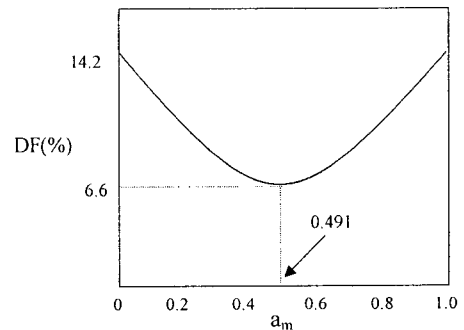


그림 4 전압비  $a_m$ 에 따른 출력전압의 왜곡률

Fig. 4 Distortion Factor of Output Voltage with respect to Voltage Ratio  $a_m$

따라서 식 (1)에서 (5)로부터, 출력전압  $v_{ab}$ 는 다음과 같이 된다.

$$\begin{aligned} v_{ab} &= V_d \left[ a_m \left\{ g_a \left( (g_{32} - g_{12}) + \frac{1}{\sqrt{3}}(g_{11} + g_{31}) \right) \right. \right. \\ &\quad + g_a' \left( g_{12} - g_{32} + \frac{1}{\sqrt{3}}(g_{31} - g_{11}) \right) \\ &\quad \left. \left. + \frac{1}{\sqrt{3}}(g_{11} - g_{31}) \right\} + g_{12} - g_{32} \right] \end{aligned} \quad (6)$$

식 (6)에서 보듯이 출력전압은 게이트신호와 단권변압기의 권수비  $a_m$ 에 의해서 결정된다. 또한 출력전압의 왜곡률(Distortion factor)은

$$DF = \frac{\sqrt{\sum_{n=2}^{\infty} V_{ab,n}^2}}{V_{ab,1}} \quad (7)$$

로 정의되며, 전압비  $a_m$ 에 따른 출력전압의 왜곡률을 그림 4에 나타낸다. 그림 4로부터  $a_m=0.491$ 일 때  $DF=6.6\%$

로 최소로 나타나며, 이때 출력전압의 파형은 그림3과같이 기존의 24-스텝과 동일하다.

## 2.2 전류해석

출력측 위상변압기로부터 각 인버터의 출력전류는 부하전류로 다음과 같이 나타낼 수 있다.

$$\begin{aligned} i_{a1} &= \frac{1}{\sqrt{3}}(i_a - i_c) \\ i_{b1} &= \frac{1}{\sqrt{3}}(i_b - i_a) \\ i_{c1} &= \frac{1}{\sqrt{3}}(i_c - i_b) \end{aligned} \quad (8)$$

$$\begin{aligned} i_{a2} &= i_a \\ i_{b2} &= i_b \\ i_{c2} &= i_c \end{aligned} \quad (9)$$

그리고, 인버터의 입력전류는 게이트신호에 의해 인버터의 출력전류로 다음과 같이 표현할 수 있다.

$$i_{dj} = g_{1i}i_{ai} + g_{3i}i_{bi} + g_{5i}i_{ci} \quad (10)$$

여기서  $i(i=1,2)$ 는 인버터 번호이며,  $j(j=d,d')$ 는 인버터출력 임. 또한 변압기에 흐르는 전류는

$$\begin{aligned} i_{na} &= (a_m i_{db}' - a_m i_{db})g_a \\ i_{na}' &= (a_m i_{db} - a_m i_{db}')g_a' \end{aligned} \quad (11)$$

$$\begin{aligned} i_n &= i_{na} + i_{db} \\ i_n' &= i_{na}' + i_{db}' \end{aligned} \quad (12)$$

$$i_{da} = i_n + i_{db}' \quad (13)$$

이고, 스위치  $s_a$ 와  $s_b$ 의 전류는 다음과 같다.

$$\begin{aligned} i_{sa}' &= i_{na}' \\ i_{sa} &= i_{na} \end{aligned} \quad (14)$$

식 (8)에서 (14)에 의해 입력전류  $i_d$ 는 다음과 같다.

$$\begin{aligned} i_d &= i_{sa}' + i_{da} \\ &= i_a \left[ a_m \left\{ g_a' \left( g_{12} + \frac{1}{\sqrt{3}}(g_{31} - g_{11}) \right) \right\} + g_{12} \right] \\ &\quad + i_b \left[ a_m \left\{ g_a' \left( g_{32} + \frac{1}{\sqrt{3}}(g_{51} - g_{31}) \right) \right\} + g_{32} \right] \\ &\quad + i_c \left[ a_m \left\{ g_a' \left( g_{52} + \frac{1}{\sqrt{3}}(g_{11} - g_{51}) \right) \right\} + g_{52} \right] \end{aligned} \quad (15)$$

식 (15)와 같이 입력전류도 게이트 신호와 전압비  $a_m$ 에 의해 결정된다.

## 2.3 소자의 정격

전압정격을 계산할 때 정현파의 경우는 실효값(Effective or RMS voltage)을 사용하나, 비정현파인 경우는 인가전압에 의해 유겨된 최대자속값을 고려하여 다음과 같이 정의된 등가실효전압(Equivalent effective voltage)을 사용한다.

$$V_{er} = \frac{1}{2\sqrt{2}} \int_0^\pi v_w d\theta \quad (16)$$

여기서  $v_w$ 는 권선에 인가된 비정현파형의 전압임. 또한 부하전류를 정현파로 가정하면 출력 전력  $P_o$ 는

$$P_o = \sqrt{3} V_{ab} I_a = 1.368 V_d I_a \quad (17)$$

여기서  $V_{ab}$ 와  $I_a$ 는 각각 선간 출력전압과 출력전류의 실효값임.

식 (16)과 (17)을 이용하여 제안한 시스템의 등가용량 및 소자정격을 구하여 표 1에 나타내었다. 표 1에서 보듯이 보조회로 변압기의 등가용량 및 보조회로의 스위칭 소자의 전류정격은 매우작다.

표 1. 등가용량 및 소자정격

		기존 12-스텝	제안하는 24-스텝	계산식
등가 용량 VA(pu)	T1	0.468	0.468	$\frac{\sum 0.5 V_{eq} I_{ms}}{P_o}$
	T2	0.468	0.468	
	보조 변압기	.	0.126	$\frac{\sum V_{eq} I_{ms}}{P_o}$
인버터 브리지 스위치	전압 정격	1.607	0.668	$V_{peak} / V_o$
	전류 정격	0.707	0.707	$I_{rms} / I_a$
		1.414	1.414	$I_{peak} / I_a$
보조회 로 스위치	전압 정격	.	0.448	$V_{peak} / V_o$
	전류 정격	.	0.038	$I_{rms} / I_a$
		.	0.092	$I_{peak} / I_a$

## 3. 실험결과

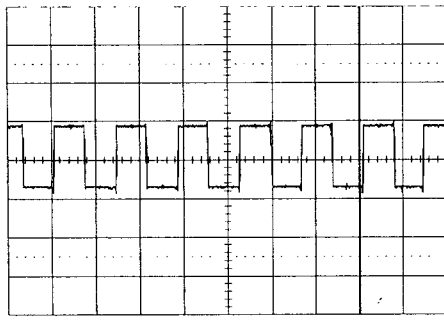
제안한 24-스텝 인버터는 용량 3KVA의 인버터 시스템을 구현하여 실험하였으며 그 결과를 그림 5에 나타내었다. 그림 5 (a)는 보조스위치  $S_a$ 와  $S_a'$ 의 스위칭 작용에 의한 보조 변압기의 전압을 나타내었고, 이 전압에 의해 변화된 인버터의 입력전압  $V_{a1}$ 을 (b)에 나타내었다. 그림 6 (c)는 인버터 1의 출력전압  $V_{a1b1}$ 이며 인버터 출력전압이 위상변압기에 의해 합성된 출력전압은 그림 6 (d)이다. 그림 6 (d)의 실험결과는 2절의 계산 결과와 일치한다.

#### 4. 결 론

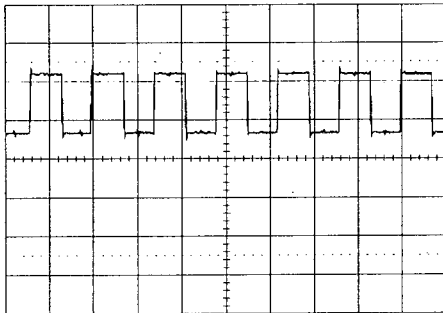
본 논문에서는 전압형 인버터의 출력전압 파형을 개선하기 위한 새로운 멀티스텝 인버터를 제안하였다. 제안한 방식으로 14개의 스위칭 소자를 사용하여 24-스텝을 구현하였고, 보조 변압기의 1차측권선 또는 2차측권선을  $2N$ 차수 ( $N=1,2,3,\dots$ )로, 보조 스위치를  $2N$  ( $N=1,2,3,\dots$ )개로 증가시키면  $24N$ -스텝 ( $N=1,2,3,\dots$ )으로 구현할 수 있다. 제안하는 인버터는 PWM방식을 사용할 수 없는 중용량의 SCV나 필터의 용적을 줄여 고조파를 저감하고자 하는 대용량의 모터드라이브에 적용이 가능하다.

#### 참 고 문 헌

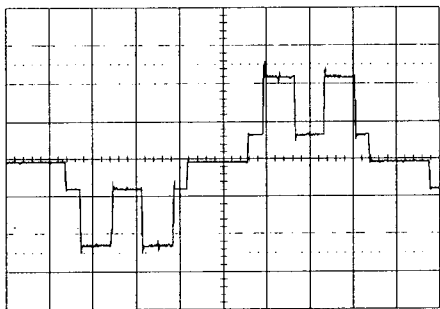
- [1] A. Nabae, I. takahashi, and H. Akagi, "A new Neutral-Point-Clamped PWM Inverters," IEEE Trans. Ind. Appl, Vol. IA-17, pp. 518-523, 1981.
- [2] Masukawa, S. Iida, "A Method for Reducing Harmonics in Output Voltages of a Double-Connected Inverter," IEEE Trans. on power electronics, vol. 9. no. 5, pp. 543-550, sep. 1994.
- [3] K. Oguchi, H. Hama, T. Kubota, "Multilevel Current - Source and Voltage-Source Converter Systems Coupled with Harmonic Canceling Reactors," IEEE IAS Conf. Rec. pp. 1300-1308, 1997.
- [4] J.B Casteel and R. G. Hoft, "Optimum PWM waveforms of a microprocessor controlled inverter," IEEE Power Electron. Specialists Conf. Record, 1978, pp. 243-250.
- [5] K. Oguchi, A. Kawaguchi, and T. Kubota, "A Novel Six-Phase Inverter System with 60-Step Output Voltages for High-Power Motor Drives," IEEE Trans. Ind. Appl, Vol. 35, No. 5, pp. 1141-1149. sep. 1999.



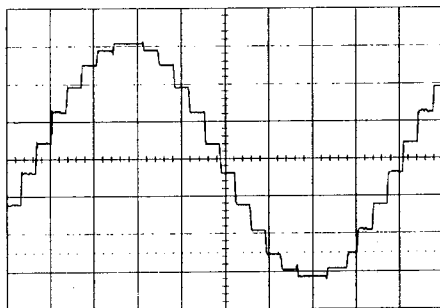
(a)  $V_{ab}$



(b)  $V_{a1}$



(c)  $V_{a1b1}$



(d)  $V_{ab}$

그림 5 제안하는 24-스텝 인버터의 실험결과  
(종축:50V/Div., 횡축:2ms/Div)

Fig. 5 Experimental results of the proposed 24-step inverter (Vertical:50V/Div., Horizontal:2ms/Div)