

플라잉 커패시터 멀티-레벨 인버터의 플라잉 커패시터 전압 균형을 위한 캐리어 로테이션 기법

이원교, 강대욱, 김태진, 현동석
한양대학교 전기공학과

A Carrier-Rotation Strategy for Voltage Balancing of Flying Capacitors in Flying Capacitor Multi-level Inverter

W.K. Lee, D.W. Kang, T.J. Kim, and D.S. Hyun
Dept. of Electrical, Hanyang University

ABSTRACT

This paper proposes a Carrier-Rotation PWM technique that is new solution for the voltage unbalancing problem of flying capacitors in the Flying Capacitor Multi-level Inverter (FCMI). The proposed PWM technique equalizes the utilization of phase leg voltage redundancies corresponding to the charging and the discharging state of flying capacitors during one switching period of all the switches. it also has the same switch utilization and the reduced harmonics of output voltage. Hence, it is more suitable for the FCMI compared with the conventional solutions. Experimental results on the laboratory prototype flying capacitor 3-level inverter confirm the validity of the proposed PWM technique.

1. 서 론

플라잉 커패시터 멀티-레벨 인버터는 절연된 독립 전압원을 위한 변압기와 스위치 소자의 전압을 클램핑하기 위한 부가적인 다이오드를 필요로 하지 않고, 컨버터-인버터 연동 제어가 가능하며, 전압 리던던시 이용과 멀티-레벨로 확장이 용이한 장점을 가지고 있다. 그러나 내부에 플라잉 커패시터를 갖는 구조로 인해 플라잉 커패시터 전압 불균형 문제가 발생하며, 인버터 동작의 신뢰성을 위해서는 플라잉 커패시터 전압 균형 제어가 요구되는 단점이 있다. 하지만 플라잉 커패시터 인버터는 한 레그에 커패시터를 충·방전시키는 전압 리던던시를 같은 비율로 사용하면, 플라잉 커패시터 전압 균형 제어가 가능하다^[1~2]. 지금까지, 멀티 캐리어 PWM 기법을 이용한 플라잉 커패시터 전압 불균형 문제의 해결 방법으로 Phase-Shift(PS) PWM 기법^{[3],[4]}과 Hybrid PWM 기법

^{[5],[6]}이 제안되었다. 하지만, 이 두 가지 기법은 각 기법의 구현 특성상 결점을 갖고 있다. PS PWM 기법은 인접한 세 개의 전압 벡터와 인접하지 않은 하나의 전압 벡터를 합성하여 지령 전압 벡터를 출력한다. 그러므로 출력 전압에 고조파 성분을 많이 포함한다^[6]. Hybrid PWM 기법은, 지령전압의 위치에 따른 출력전압 레벨전환 발생시 스위칭 상태가 변화하면서 리던던시 전압 사용에 불균형이 발생하기 때문에 플라잉 커패시터 전압의 변동폭이 커지게 된다^[7]. 그러므로 직렬로 연결된 스위치 소자에 서로 다른 전압이 분배가 되어 각 스위치에 걸리는 전압이 달라지는 문제가 발생한다. 본 논문은 기존 방법에서 나타난 결점 없이 플라잉 커패시터 멀티-레벨 인버터 제어 문제를 해결하기 위해 캐리어 로테이션 알고리즘을 사용한 PWM 기법을 제안한다.

2. 플라잉 커패시터 3-레벨 인버터

2.1 플라잉 커패시터 3-레벨 인버터의 기본구조

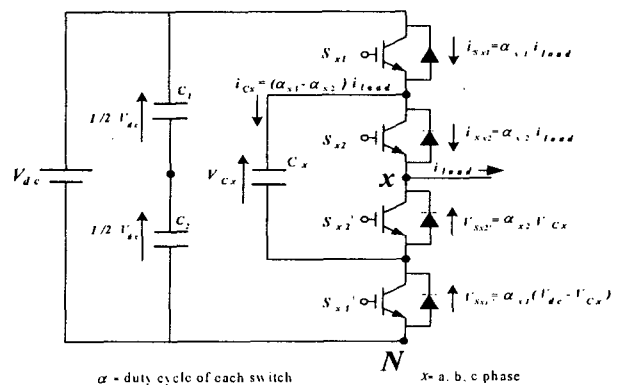


그림 1. 플라잉 커패시터 3-레벨 인버터의 한 레그의 일반적인 구조

Fig. 1. General structure of a leg of flying-capacitor 3-level inverter

그림 1 은 3-상 플라잉 커패시터 3-레벨 인버터의 한 레그의 일반적인 구조를 보여준다. 여기서 한 레그는 두개의 스위칭 셀(Switching Cell)로 구성되어 있다. 첫 번째 스위칭 셀은 DC-link 와 플라잉 커패시터 (C_x)로 클램핑 된 스위치 S_{x1} 와 S_{x1}' 로 구성되어 있고, 두 번째 스위칭 셀은 플라잉 커패시터로 클램핑 된 스위치 S_{x2} 와 S_{x2}' 로 구성되어 있다. 플라잉 커패시터는 $V_{dc}/2$ 로 충전되어 있고, 각 스위칭 셀을 이루고 있는 두 개의 스위치는 항상 상보적으로 on/off 스위칭 동작을 한다. 이 인버터의 한 레그에서 가능한 스위치 상태와 출력 레그 전압에 관계된 스위칭 시퀀스는 표 1. 에서 보여주며, 출력 레그전압은 플라잉 커패시터 전압이 $V_{dc}/2$ 값을 일정하게 유지하고 있어야 정확하게 3-레벨 출력이 가능하다. 여기에서 x 는 각 상을 나타낸다 ($x = a, b, c$).

표 1. 플라잉 커패시터 3-레벨 인버터의 레그 전압과 스위칭 상태와 스위칭 시퀀스

Table 1 Leg voltages, switch states and switch sequences in flying-capacitor 3-level inverter

출력 레그 전압 (V_{xN})	Switch State	Switch Sequence	
		S_{x1}	S_{x2}
V_{dc}	P	on	on
$V_{dc}/2$	O_1	on	off
	O_2	off	on
0	N	off	off

2.2 플라잉 커패시터 전압 균형 조건

표 1. 에 나타난 4가지 스위치 상태 중, P 와 N 은 부하가 DC-link 와 직접 연결되는 상태이고, O_1 과 O_2 는 부하가 플라잉 커패시터와 DC-link 혹은 플라잉 커패시터와 연결되는 상태이다. 그러므로 O_1 과 O_2 상태가 플라잉 커패시터 전압 변동에 영향을 준다. 만약 인버터의 부하가 유도성이며 전류가 연속적으로 부하 측으로 흘러나간다고 가정을 한다면, O_1 과 O_2 는 각각 플라잉 커패시터가 충전과 방전하는 상태를 나타내지만 같은 레그 전압 $V_{dc}/2$ 를 출력한다. 이 두 가지 상태가 전압 리턴턴시이며, 최소의 주기 동안 같은 비율로 사용하면, 플라잉 커패시터 전압의 충·방전 량이 같아지며 그 양이 최소화되므로 전압이 일정한 값을 유지한다. 해석을 간단하게 하기 위해, 출력 전압 주파수(f_o)에 비해 스위칭 주파수(f_s)가 충분히 크다고 가정을 하면 스위칭 주기 동안 출력 전류(I_{load})가 일정한 값을 가진다고 볼 수 있으므로, 각 스위치의 듀티비(α_{xm} ; m 은 스위치 번호)에 따라 N 점을 기준으로 한 출력 레그 전압 (V_{xN}) 은 식 (1) 로 표현된다.

$$V_{xN} = \alpha_{x2} \cdot V_{C_r} + \alpha_{x1} \cdot (V_{dc} - V_{C_r}) \quad (1)$$

이때, 플라잉 커패시터로 흐르는 전류(I_{C_r})는 식 (2) 와 같이 나타낼 수 있다.

$$I_{C_r} = (\alpha_{x1} - \alpha_{x2}) \cdot I_{load} \quad (2)$$

그러므로, 플라잉 커패시터에 걸려 있는 전압 (V_C) 은 식 (3) 으로 표현된다.

$$\frac{d}{dt} V_{C_r} = \frac{I_{load}}{C_x} \cdot (\alpha_{x1} - \alpha_{x2}) \quad (3)$$

그러므로 두 개의 스위칭 셀을 구성하는 스위치의 듀티비가 서로 같으면 ($\alpha_{x1} = \alpha_{x2}$) 플라잉 커패시터의 전압은 변화량이 영(zero)이 되고, 플라잉 커패시터 전압 균형을 위해 스위치의 듀티비가 서로 같아지려면, 두 가지 스위치 상태 O_1 과 O_2 를 같은 비율로 사용하도록 제어해야 한다.

3. 제안된 PWM 기법

3.1 기본 알고리즘

표 1. 에 따르면, 플라잉 커패시터 3-레벨 인버터는 하나의 스위치 동작으로 출력 전압 레벨이 한 레벨 변화 할 때, 두개의 스위치를 통한 변화가 가능하다. 이 두 가지 경우가 플라잉 커패시터의 충전과 방전에 관계된 두개의 전압 리턴턴시이므로, 최소의 제어주기 동안 같은 비율로 사용하면, 플라잉 커패시터의 충·방전 량이 같아지므로 플라잉 커패시터 전압이 일정한 값을 유지한다. 이러한 조건을 만족하기 위한 캐리어 배치는 그림 2에서 보여주며, 다음과 같은 과정을 거친다. 1) 첫 번째 T_s (T_s : 캐리어 한 주기) 동안 각 캐리어는 각 밴드를 만들고, 각 캐리어가 만든 밴드를 $+V_{dc}/2$ 와 $-V_{dc}/2$ 사이에 인접하게 배치한다. 2) 다음 T_s 동안 상위 밴드 ($V_x^* \geq 0$)의 Carrier1 은 하위 밴드로 이동하고 하위 밴드 ($V_x^* \leq 0$)의 Carrier2 는 상위 밴드로 이동한 후 배치하여 밴드를 구성한다. 여기에서 Carrier1 과 Carrier2 는 각각 스위치 S_{x1} 과 S_{x2} 에 대한 캐리어를 나타내며, V_{H^*} 와 V_{L^*} 는 각각 지령전압 (V_x^*)이 상위와 하위 밴드에 위치한 상태를 나타낸다. 이와 같은 캐리어 밴드 구성 조건은 캐리어를 캐리어 한 주기 (T_s) 마다 회전한 후 배치하여 각 캐리어 밴드를 구성함으로써 쉽게 일반화가 가능하다. 본 논문은 이러한 캐리어

로테이션 과정을 플라잉 커패시터 전압 균형 제어의 기본 알고리즘으로 제안한다.

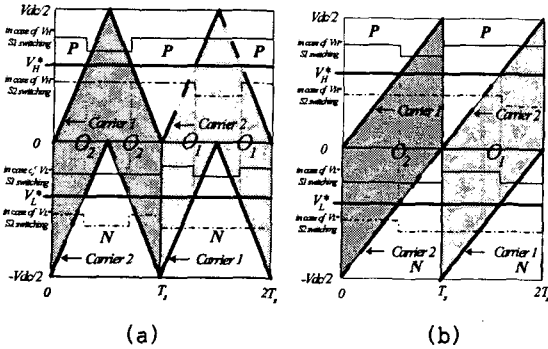
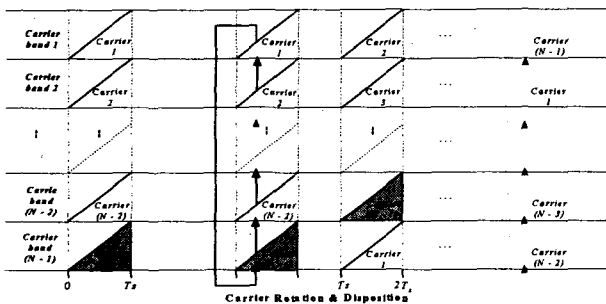


그림 2. 제안된 캐리어 배치에 따른 스위치 상태 영역
Fig. 2. Regions of switch states corresponding to carrier-band set made by basic algorithm.

그림 2는 제안된 기본 알고리즘을 삼각파 캐리어(a)와 톱니파 캐리어(b)를 사용하여 구현할 때, 캐리어 배치에 따른 스위치 상태의 영역을 나타낸다. 그림 3(a)에서 지령 전압의 캐리어 밴드 위치에 따라 스위칭 횟수가 달라지는 것을 알 수 있으며, 그림 3(b)는 지령 전압의 캐리어 밴드 위치와 상관없이 항상 $2T_s$ 동안 스위칭이 한번씩 되는 것을 알 수 있다. 각 스위치마다 스위칭 횟수가 달라지면 스위칭 스트레스나 발열이 스위칭 횟수가 많은 스위치에 편중되므로, 스위치 이용률 개선을 위해서 본 논문은 톱니파 캐리어를 사용한 기본 알고리즘 구현에 관해서만 다룬다.

3.2 N-레벨로의 일반화

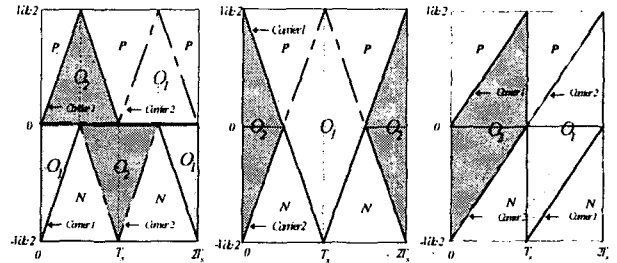
3-레벨에서 제안한 플라잉 커패시터 전압 균형 제어의 기본 알고리즘인 캐리어 로테이션을 N-레벨에서 역시 확장하여 기본 알고리즘으로 사용 가능하다. 따라서 $(N-1)$ 개의 톱니파 캐리어를 $(N-1)$ 번 회전한 후 재배치하는 방법으로 간단하게 N-레벨 일반화가 가능하며, 그림 3은 기본 알고리즘의 구현 과정을 보여준다.



(a) During the first T_s (b) During the next T_s (c) repeat
그림 3. 기본 알고리즘의 구현
Fig. 3. Operation of basic algorithm.

4. 기존 해결 기법과의 비교

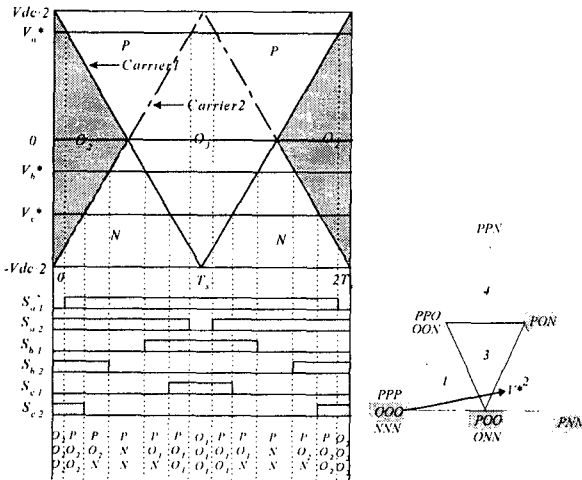
그림 4는 3레벨 인버터 시스템에서 톱니파를 사용한 제안된 기법과 기존 해결 기법에서의 스위치 상태의 영역을 보여 준다. 여기에 나타난 기법은 모두 O_1 과 O_2 영역이 번갈아 배치되어 있어 플라잉 커패시터 전압 균형을 위한 리턴던시를 같은 비율로 사용하고 있는 것을 알 수 있지만, 그림 4(a)에 나타난 Hybrid PWM 기법은, 상위 캐리어 밴드와 하위 캐리어 밴드 간에 O_1 과 O_2 영역이 포개어져 있어 지령전압의 위치에 따라 전압 레벨이 변하면서 전압 리턴던시 사용에 변동이 발생하여 플라잉 커패시터 전압에 불균형이 발생함을 알 수 있고, 그림 4(b)은 PS PWM 기법의 스위치 상태의 영역이 멀티캐리어 PWM 방법 중 APOD PWM 기법과 같은 캐리어 배치를 보여 준다. 이와 같은 배치는 캐리어가 동상을 이루는 PD PWM 기법의 비해 선간 출력 전압에 고조파 성분을 많이 포함하는 단점을 갖는다^[7,8]. 그림 4(c)는 제안된 기법의 모든 캐리어 배치가 동상임을 나타낸다.



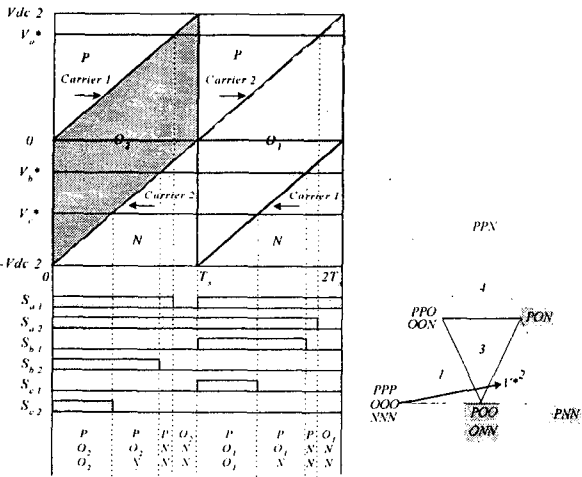
(a) Hybrid PWM (b) PS PWM (c) Proposed PWM
그림 4. 캐리어 배치에 따른 스위치 상태 영역
Fig. 4. Regions of switching states corresponding to arrangement of carrier signal.

그림 5는 3레벨 인버터 시스템에 적용된 제안된 PWM 기법과 PS PWM 기법의 지령 전압, 캐리어, 게이트 신호 및 스위치 상태를 나타내며, 지령 전압과 이를 구성하는 전압벡터를 공간 벡터 다이어그램 상에 도시한 것이다. 그림 5에 따르면, 두 가지 기법 모두 지령 전압 벡터가 두 번째 영역에 위치한 같은 상태임에도 불구하고, 그 지령 전압 벡터를 출력하기 위해 선택되는 인버터 출력 전압 벡터가 다르다. PS PWM 기법은 3개의 인접 벡터와 1개의 인접하지 않은 벡터로 출력이 되는 반면에, 제안된 PWM 기법은 지령 전압 벡터에 인접한 4개의 벡터로 출력이 된다. (인접 벡터란 하나의 전압 벡터 상태에서 다른 전압 벡터 상태로 이동할 때 하나의 스위치 변화로 옮겨 갈 수 있는 범위의 벡터를 말한다.) 지령 전압 벡터는 평균적인 개념에서 인버터 출력 전압 벡터로 구성이 되고, 고조

파 전압벡터는 인버터 출력 전압 벡터와 지령 전압 벡터의 차이로 정의된다. 그러므로 제안된 기법이 PS PWM 기법에 비해서 더 적은 고조파 성분들을 갖는다.



(a) PS 기법
(a) The phase-shift technique



(b) 제안된 기법
(b) The proposed technique

그림 5. PWM 기법의 비교

Fig. 5. Comparison of proposed PWM technique and PS PWM technique.

5. 실험 결과

제안된 기법과 기존 기법의 이론적인 타당성 검증을 위해 축소모델 시작품 (laboratory prototype) 을 제작한 후에 TMS320C31 DSP 컨트롤러 보드를 이용하여 제안된 PWM 을 구현하였고 유도전동기를 부하로 일정 V/F 제어 기법에 적용하였다. 실험 조건은 표 2과 같다.

표 2. 실험 조건

Table 2 Experiment conditions

V_{dc}	스위칭 주파수 (f_s)	출력 주파수 (f_o)	변조 지수 (m_a)	커패시터 (C)	유도전동기 부하
200[V]	2[kHz]	30[Hz]	0.75	2200[μ F]	2[Hp],6[Pole] 220/380[V],60[Hz]

그림 6은 3-레벨에서 각상의 플라잉 커패시터 전압을 나타낸다. 그림 6은 제안된 PWM 기법과 PS PWM 기법 모두 각상의 플라잉 커패시터 전압의 변동폭이 최소가 되며 100 [V] 전압을 일정하게 유지하는 것을 보여 주며, Hybrid PWM 기법이 리던던시 사용의 불균형 문제로 플라잉 커패시터 전압이 약 80~110 [V] 의 큰 변동폭을 갖고 변하는 점과 PD 기법이 전압 리던던시를 하나만 사용하기 때문에, 플라잉 커패시터 전압이 약 50~125 [V] 의 매우 큰 변동폭을 갖고 변하는 것을 나타낸다. 여기에서 (a), (b), (c) 의 스케일은 10V/div 이며 PD 기법의 큰 변동폭을 고려하여 (d)는 25V/div 이고 전부 오프셋전압(offset voltage)을 100 [V] 인가하여 0 점이 100 [V]를 의미한다.

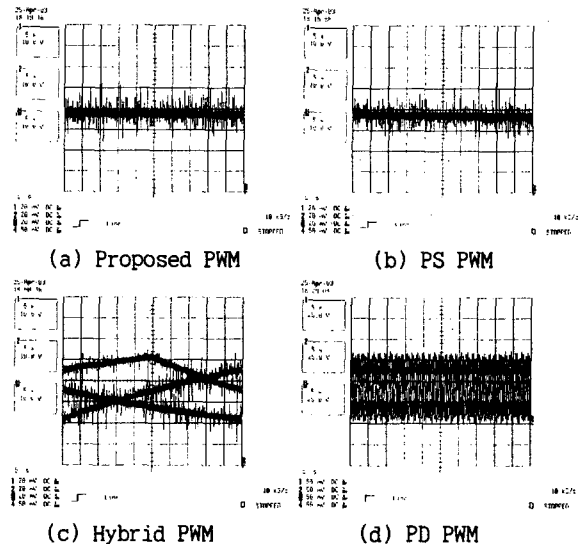


그림 6. 3-레벨 인버터 각상의 플라잉 커패시터 전압에 대한 실험 결과.

Fig. 6. Experimental result of flying-capacitor voltage at each phase in 3-level inverter.

그림 7(a), (b), (c)는 각각 제안된 PWM 기법, PS PWM 기법, Hybrid PWM 기법에 대한 실험 결과를 나타내고, 이때 채널.1) 플라잉 커패시터 전압 (10V/div, 오프셋전압: 100V), 채널.2) 레그 전압 (100V/div), 채널.3) 선간 전압 (100V/div), 채널.4) 부하 전류 (2A/div)를 나타낸다. 그림 7(d)는 PD PWM 기법에 대한 실험 결과를 나타낸다. 이때

PD 기법의 큰 변동폭을 고려 안전한 실험을 위해 DC-link 전압(V_{dc})을 100 [V]로 인가하였고, 채널.1) 플라잉 커패시터 전압 (25V/div, 오프셋전압: 100V), 채널.2) 레그 전압 (50V/div), 채널.3) 선간 전압 (50V/div), 채널.4) 부하 전류 (5A/div)를 나타낸다. 그림 7은 제안된 PWM 기법이 다른 PWM 기법에 비해서 좀 더 정현적인 선간 전압을 출력하는 것을 보여 주고, 리플이 적은 부하 전류를 출력하는 것을 보여준다. 이러한 실험결과는 시뮬레이션 결과와 매우 일치함을 알 수 있다.

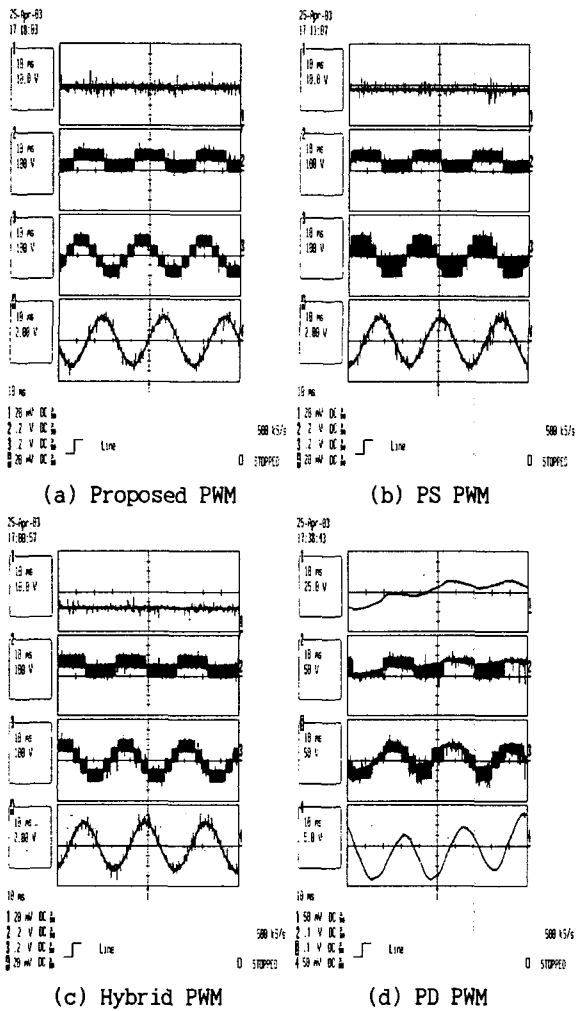


그림 7. 3-레벨 인버터에서 각 PWM 기법의 구현에 대한 실험 결과.

Fig. 7. Experimental result of each PWM technique is implemented in 3-level inverter.

6. 결론

본 논문은 플라잉 커패시터 전압 균형제어의 해결 방법으로 캐리어 로테이션 PWM 기법을 제안한다. 제안된 PWM 기법은 매우 간단한 알고리즘을 사용하여, 최소의 시간 $(N-1)T_s$ 동안 플라잉 커

패시터 충전과 방전에 관계된 서로 다른 스위칭 조합을 같은 비율로 사용한다. 이로 인해서 제어하는 스위치의 듀티비가 같아지고, 플라잉 커패시터 전압은 변화량이 평균 영(zero)의 값을 갖게 되어 일정한 값으로 균형제어가 된다. 또한, 캐리어 비교 방식을 취하고, 각 캐리어 배치를 동상이 되도록 유지하면서 모든 스위치의 스위칭 횟수가 같아지도록 하므로 스위치 이용률 개선 및 출력 선간 고조파 전압 저감과 멀티-레벨로의 확장이 용이하다는 장점을 갖는다. 실험 결과는 제안된 기법이 기존의 두 가지 기법에 비해 우수하다는 이론적 타당성을 입증한다. 그러므로 제안된 PWM 기법이 플라잉 커패시터 멀티-레벨 인버터에 더 적합한 제어 기법이 증명된다.

참고 문헌

- [1] J. Rodriguez, Jih-Sheng Lai, Fang Zheng Peng, "Multilevel inverters: a survey of topologies, controls, and applications", *IEEE Trans. on Industrial Electronics*, Vol. 49, pp. 724-738, 2002.
- [2] T.A. Meynard, H. Foch, "Multi-level conversion: high voltage choppers and voltage-source inverters", *IEEE-PESC Conf. Rec.*, pp. 397-403, 1992.
- [3] B.P. McGrath, D.G. Holmes, "Multicarrier PWM strategies for multilevel inverters", *IEEE Trans. on Industrial Electronics*, Vol. 49, pp. 858-867, 2002.
- [4] Liang, Y., Nwankpa, C.O, "A power-line conditioner based on flying-capacitor multilevel voltage-source converter with phase-shift SPWM", *IEEE Trans. on Industry Applications*, Vol. 36, pp. 965-971, 2000.
- [5] S.G. Lee, D.W. Kang, Y.H. Lee, D.S. Hyun, "The carrier-based pwm method for voltage balance of flying capacitor multilevel inverter", *IEEE-PESC Conf. Rec.*, pp 126-131, 2001.
- [6] D.W. Kang, Y.H. Lee, B.S. Suh, C.H. Choi and D.S. Hyun, "An Improved Carrier-based SVPWM Method Using Leg Voltage Redundancies for Generalized Cascaded Multilevel Inverter Topology", *IEEE Trans. on Power Electronics*, vol. 18, no. 1, pp. 180-187, Jan. 2003.
- [7] M. Calais, L.J. Borle, V.G. Agelidis, "Analysis of multicarrier PWM methods for a single-phase five level inverter", *IEEE-PESC Conf. Rec.*, pp. 1351-1356, 2001.
- [8] Carrara, G., Gardella, S., Marchesoni, M., Salutari, R., Sciotto, G., "A new multilevel PWM method: a theoretical analysis", *IEEE Trans. on Power Electronics*, Vol. 7, pp. 497-505, 1992.