

블루투스 홉 선택기 모듈의 설계 및 구현

조 성, 황 선 원, 안 진 우, 이 상 훈, 주 창 복
경남대학교 전기전자공학부

Design and Implementation of a Bluetooth Hop Selector

Sun-Won Hwang, Sung Cho, Jin-Woo Ahn, Sang-Hoon Lee, Chang-Bok Joo
Div. of Electrical & Electronic Engineering, Kyungnam University
E-Mail: sanghoon@kyungnam.ac.kr

요 약

블루투스 전송 기술은 2.4GHz 의 ISM(Industrial Scientific Medicine)밴드에서 주파수 호핑 방식을 사용한다. 주파수 호핑은 연결 상태에서 초당 1600회, 조회 또는 호출 상태에서 초당 3200회의 호핑을 한다. Hop 채널 선택은 블루투스 표준안에서 제시한 5개의 호핑 시퀀스 중 하나를 선택하고 호핑 주파수에 따라 이를 매핑함으로써 이루어진다. 본 논문에서는 6개의 상태에 따라 다르게 실행되는 채널 계산을 효율적으로 제어하고 필요한 연산모듈의 수를 줄이기 위해 9비트 프로세서를 이용해 Hop 선택 모듈을 설계하고 구현한다. 설계된 모듈은 레지스터 파일, 마이크로프로그램 제어장치, 가산, 치환(permutation), Modulo 계산을 위한 3개의 연산장치로 구성된다. Hop 채널 계산 중 가장 클럭 소요가 큰 Modulo 연산은 SRT나눗셈 알고리즘을 사용하여 음수 값 계산 및 연산 속도 향상을 꾀하였다. 제시된 Hop 선택 모듈은 하드웨어 묘사언어인 VHDL로 설계하고 시뮬레이션 및 테스트는 Xilinx FPGA를 이용해 검증하였다.

I. 서 론

블루투스는 1998년 에릭슨, IBM, 인텔, 노키아, 도시바가 주축이 되어 형성한 Bluetooth SIG(Special Interest Group)를 통해 제안된 근거리 무선 통신 프로토콜이다. 블루투스 프로토콜의 주안점은 저 전력, 소형화, 저 가격을 만족하면서 기존의 유선 망 대체와 멀티 미디어 정보 교환이 가능한 무선 인터페이스를 제공하고 이를 통해 이동전화, PDA, 노트북, 프린터, 무선 헤드셋과 같은 개인정보기기간의 PAN(Personal Area Network)를 구성하여 정보의 상호 전송이 가능하도록 하는데 있다[1-3].

블루투스 운영 대역은 무면허 대역인 2.4GHz ISM밴드를 사용하며 장비간 점대점, 점대다를 지원한다. 물리적으로 가까운 임의의 블루투스 기능장치의 집합을 피코넷(Piconet)이라 하며 여기에는 네트워크 망을 관리하고 감독하는 하나의 마스터와 이에 응답하는 여러 개(최대 7개)의 슬레이브가 있다. 마스터와 슬레이브는 TDD(Time Division Duplex)방식을 이용하여 전이중 전송을 수행한다. 블루투스 변조 방식은 전송 대역을 1MHz 간격으로 나누는 79개의 각 채널에 대해 1Mb/s 전송 속도를 갖는 GFSK(Gaussian Frequency Shift Keying)를 사용한다. 데이터는 패킷 단위로 전송되며 625 μ s 슬롯 1~3개를 점유할 수 있다. 패킷은 의사 랜덤 호핑 시퀀스(Pseudo Random Hopping Sequence)에 따라 79개의 채널 중 매번 임의의 채널을 통해 전송된다. 이는 신호의 상호 간섭과 페이딩의 영향을 감소시킨다. 블루투스 장치간 신호 전송은 매 패킷 마다 Hop 채널이 변경되므로 주파수 호핑 동기가 이루어져야 한다. 호핑 채널 동기는 연결 설정 시 상호 교환되는 어드레스와 클럭정보에 의해 이루어진다.

본 논문에서는 각 상태에 따라 다르게 이루어지는 채널 제어 방법에 대해 간략히 기술하고 9비트 프로세서를 이용한 블루투스 Hop 선택모듈의 설계 및 구현에 관한 내용을 상세히 기술한다.

II. 본 론

1. 채널 제어(Channel Control)

블루투스 채널제어는 LC(Link Controller)의 연결 상태에 따라 이루어진다. 블루투스 상태는 그림 1과 같이 STANBY, CONNECTION의 2가지 주요상태와 7개의 서브 상태로 이루어져 있다. 각 상태로의 천이는 LM(Link Manager), 또는 LC의 내부 신호에 의해 일어난다.

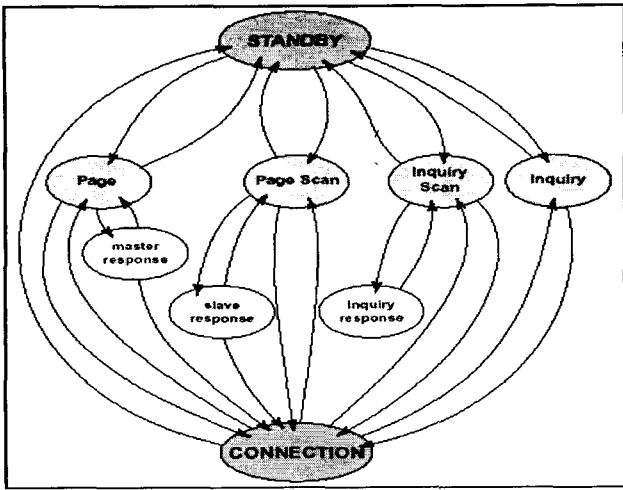


그림 1. 블루투스 기저대역 연결 상태도

그림 1에서 Page와 Page Scan, Inquiry와 Inquiry Scan 상태는 마스터와 슬레이브 장치간 대응되는 상태이다. 즉 마스터가 Page 상태이면 슬레이브는 Page Scan 상태에 있게 된다. STANDBY는 블루투스 디바이스의 디폴트 상태이며 저 전력 모드로 아무런 기능을 수행하지 않고 단지 블루투스 Native Clock만 동작한다.

호출(Page)는 마스터와 슬레이브간 연결을 활성화 하기 위한 마스터의 상태이며 슬레이브는 이에 대응하는 호출 스캔(Page Scan) 상태에 있게 된다. 연결 설정을 위해서는 마스터의 어드레스와 클럭 정보가 상호 교환이 이루어져야 한다. 우선 마스터는 추정된 슬레이브의 클럭 CLKE(Estimated Clock)와 어드레스 정보로부터 79의 채널 중 32채널 블록 단위로 호핑을 하여 접속을 꾀한다. 클럭 드리프트 또는 잘못된 슬레이브 클럭 정보로 인한 채널 매칭 실패를 보상하기 위해 마스터 유닛은 하나의 슬롯에 대해 두개의 채널 호핑을 실행한다. 따라서 호핑율은 초당 3200회로 된다. 32개의 호핑 채널 블록은 16채널 단위로 A-train, B-train으로 구분된다. A-train은 마스터와 슬레이브간 클럭 정보 오차가 $-8 \times 1.28s \sim 7 \times 1.28s$ 이내인 호핑 채널로 구성되며 B-train은 이보다 큰 오차에 대한 호핑 채널로 구성된다. 호출 과정은 슬레이브의 응답이 있을 때까지 A-train, B-train을 반복하여 호출하며 슬레이브의 응답이 있을 경우 마스터는 마스터 응답 상태(Master Response)로 천이한다. 마스터 응답 상태로 천이한 마스터 유닛은 슬레이브에게 마스터의 클럭과 어드레스 정보를 FHS(Frequency Hop Synchronization)패킷을 통해 전송한다.

호출 스캔(Page Scan)은 마스터의 호출에 대한 슬레이브의 대응 상태이다. 슬레이브는 마스터와의 접속을 꾀하기 위해 자신의 어드레스와 시스템 클럭 $CLKN_{16-12}$ (고유 클럭 28bit 클럭 신호 중 16에서 12bit 신호)값으로부터

호핑 채널을 선택한다. 호핑 주기는 $CLKN_{16-12}$ 값에 의해 결정되며 1.28s가 된다. 이 시간은 마스터의 빠른 호출 호핑을 포함할 수 있는 시간이 된다. 호출 스캔 과정은 마스터의 호출 패킷을 수신했을 경우 호출 슬레이브 응답 (Slave Response) 상태로 천이 하며 응답으로 수신된 패킷과 동일한 패킷을 전송 한다.

조회(Inquiry)는 특정 범위내의 블루투스 디바이스를 찾기 위한 마스터의 상태이다. 조회 과정에서는 슬레이브에 대한 클럭과 어드레스 정보가 없으므로 모든 유닛이 인식할 수 있는 특정 어드레스 값을 이용한다. 블루투스 표준안 에는 General Inquiry LAP(Lower Address Part) $0x9E8B33$, Dedicated Inquiry LAP $0x9E8B00 \sim 0x9E8B3F$ 이 정의 되어 있다. General Inquiry LAP는 모든 유닛이 인식할 수 있는 어드레스 이며 Dedicated Inquiry LAP는 특정 범주의 유닛이 공유하는 어드레스이다. 조회 호핑 채널은 이 어드레스와 마스터의 시스템 클럭 $CLKN$ 값을 가지고 계산하며 호출과 동일하게 32채널 블록 단위의 호핑 채널 시퀀스와 초당 3200회의 고속 호핑을 행한다. 조회 과정은 슬레이브 응답에 따른 응답 패킷을 전송하지 않으며 수신된 슬레이브 클럭과 어드레스 정보를 저장한 후 호출 과정에 쓰게 된다.

조회 스캔(Inquiry Scan)은 마스터의 조회에 대한 슬레이브 대응 상태이다. 조회 스캔 채널은 슬레이브의 $CLKN_{16-12}$ 와 범용 어드레스 값을 가지고 계산하며 호핑 주기는 1.28s가 된다. 조회 스캔 과정에서 만약 슬레이브가 마스터의 조회 패킷을 수신 한 경우 바로 응답 하지 않고 랜덤 슬롯($0 \sim 1023 \times 625\mu s$) 시간 동안 지연을 한다. 이는 동일 시간 응답에 따른 패킷 충돌을 피하기 위함이다. 랜덤 슬롯 시간 뒤 슬레이브가 동일한 조회 패킷을 수신하면 슬레이브는 조회 응답 상태로 천이한다.

그림 1의 3개 응답 상태(마스터 응답, 슬레이브 응답, 조회 응답)에서는 한번 채널 일치가 일어나면 이를 유지하기 위한 특별한 연산을 행한다. 호출 마스터 응답 과정에서의 연산은 슬레이브의 호출 응답 패킷이 수신된 시점의 CLKE를 동결(Freeze)하고 여기에 카운터 N값을 추가하여 호핑 채널을 계산한다. 슬레이브 호출 응답 상태에서는 호출 신호가 수신된 시점에서 CLKN를 동결하고 카운터 N 값을 추가하여 채널을 계산한다. 카운터 값 N은 각각 클럭의 하위 2번째 비트 값이 0으로 되는 순간 1씩 증가한다. 조회 응답 상태에서는 클럭 값을 동결하지 않으며 카운터 N 값은 응답 패킷을 송신하고 난 다음에 1씩 증가한다. 연결 상태(Connexion)에서는 모든 유닛이 마스터의 클럭(CLKE)과 어드레스에 동기되어 있으며 이 값으로부터 호핑 채널을 계산한다. 호핑 주기는 $625\mu s$ 이며 초당 1600회의 주파수 호핑을 한다[1-3].

2. 호핑 선택

블루투스 홉 채널 선택은 LM의 연결 상태와 블루투스 어드레스와 클럭 정보로부터 구해진다. 그림 2는 일반적인 홉 선택 블록을 나타내고 있다. 입력 어드레스 28비트는 블루투스 어드레스 LAP(Lower Address Part) 24비트와 UAP(Upper Address Part) 8비트 중 하위 4비트로 구성된다. 조회와 조회 스캔 상태에서는 범용 어드레스 24비트와 DCI(Default Check Initialization) 0x00값중 하위 4비트로 구성된다. 클럭은 연결 상태에 따라 CLKE, CLKN, CLK중 하나가 된다.

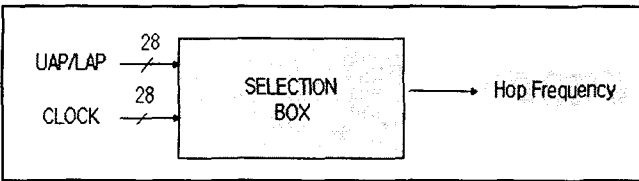


그림 2. 일반적인 홉 선택 블록 다이어그램

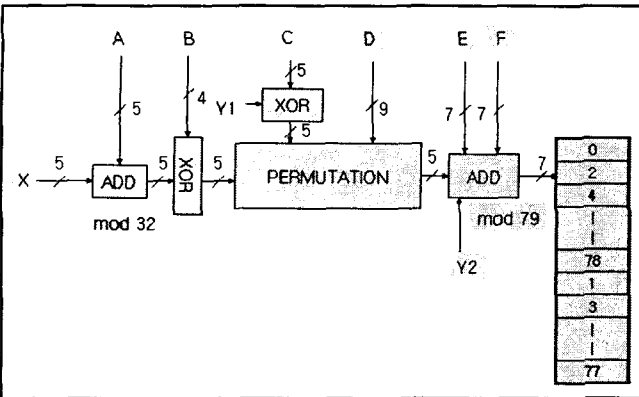


그림 3. 홉 채널 선택 커널의 블록 다이어그램

표 1. 상태에 따른 커널 입력

	Page scan/ Inquiry scan	Page/Inquiry	Page response (master/slave) and Inquiry response	Connection state
X	$CLKN_{16-12}/$ X_{16-9}	X_{16-9}/X_{4-1}	$X_{prms}/X_{prms-1}/$ X_{16-9}	CLK_{6-2}
Y1	0	$CLKE_1, CLKN_1$	$CLKE_1, CLKN_1, /1$	CLK_1
Y2	0	$32 \times CLKE_1,$ $32 \times CLKN_1$	$32 \times CLKE_1,$ $32 \times CLKN_1,$ 32×1	$32 \times CLK_1$
A	A_{27-23}	A_{27-23}	A_{27-23}	$A_{27-23} \oplus CLK_{25-21}$
B	A_{22-19}	A_{22-19}	A_{22-19}	A_{22-19}
C	$A_{8,5,4,2,0}$	$A_{8,5,4,2,0}$	$A_{8,5,4,2,0}$	$A_{8,5,4,2,0} \oplus CLK_{29-15}$
D	A_{18-14}	A_{18-14}	A_{18-14}	$A_{18-14} \oplus CLK_{15-7}$
E	$A_{13,11,9,7,5,3,1}$	$A_{13,11,9,7,5,3,1}$	$A_{13,11,9,7,5,3,1}$	$A_{13,11,9,7,5,3,1}$
F	0	0	0	$16 \times CLK_{27-7} \text{ mod } 79$

그림 3은 Hop 선택 커널을 나타내고 있다.

그림 3은 블루투스 표준안에서 제시하는 실질적인 홉 채널 계산방법을 나타내고 있다. 홉 채널 선택 제어 입력 신호는 블루투스 연결 상태와 어드레스 그리고 클럭 값으로부터 유도되며 표 1은 각 상태에 따른 커널 입력 제어신호 유도를 나타내고 있다. X 입력 제어 신호는 상

태에 따라 5가지로 나눌 수 있다. Xp, Xi는 호출과 조회 과정에서 사용되며 그 수식은 식(1)과 같다. 여기서 Xi는 CLKE 대신 CLKN을 삽입하면 된다.

$$X_p = [CLKE_{16-12} + k_{offset} + (CLKE_{4-2,0} - CLKE_{16-12})MOD16] MOD32 \quad (1)$$

$$k_{offset} = \begin{cases} 24 & A\text{-train} \\ 8 & B\text{-train} \end{cases}$$

수식(2)의 Xprs는 호출 슬레이브 응답 상태에서 사용되며 동결된 클럭 값과 카운터 N으로부터 구해진다.

$$X_{prs} = [CLKN_{16-12} * N] MOD32 \quad (2)$$

Xprm은 호출 마스터 응답 상태에서 수식(3)과 같이 구해지며 역시 동결된 클럭 값과 카운터 N 값을 사용한다.

$$X_{prm} = [CLKE_{16-12} * k_{offset} + (CLKE_{4-2,0} * CLKE_{16-12})] MOD6 + N MOD32 \quad (3)$$

호출 마스터 응답과 호출 슬레이브 응답의 카운터 N은 클럭의 하위 두번째 비트 값이 0으로 되는 순간 1씩 증가한다. 식 (4)의 Xirs은 조회 슬레이브 응답에서 사용되며 클럭의 동결없이 카운터 N값만을 포함한다. 카운터 N값은 응답 패킷을 전송한 후 1씩 증가 한다.

$$X_{irs} = [CLKN_{16-12} + N] MOD32 \quad (4)$$

3. Hop 선택 모듈 설계

본 논문에서는 연산에 필요한 모듈의 수를 줄이고 6개의 상태에 따른 다양한 연산을 제어하기 위해 9비트 프로세서로 Hop 선택 모듈을 설계한다[4]. 우선 커널 연산 부분에서 반복적으로 사용되는 ADD, XOR연산을 하나의 모듈 Function Unit에 설계하고 입력 클럭 당 하나의 연산을 실행되도록 한다. 순차적인 연산에 따른 9개의 입력 변수는 모든 상태에서 동일하게 사용되는 B, E를 제외한 7개의 변수를 레지스터에 저장한다. 레지스터 파일은 7개의 입력 변수 뿐만 아니라 중간 연산 결과 값을 저장하기 위해 2개의 레지스터를 더 추가하여 9개의 레지스터로 구성한다. 5비트 치환 모듈 PERM5는 내부 데이터 경로의 비트 수 증가를 억제하기 위해 13비트 제어 입력을 레지스터 파일로부터 독립적으로 받도록 설계한다. 홉 채널 계산 중 가장 오랜 시간이 걸리는 Modulo 연산은 SRT(Sweeny, Robertson, and Tocher) 나눗셈 알고리즘을 이용한다. SRT 나눗셈 알고리즘은 부분 나눗셈 과정 중 몫 선택이 매우 간단하고 2의 보수 체계에서 음수 값 연산도 가능하다. 홉 채널 계산에는 Mod 16, 32, 79가 있다. Mod 16, 32 입력은 내부 데이터 경로 버스로부터 받고 Mod 79 입력은 외부 독립 버스로부터 받는다.

STANBY를 제외한 6개 상태에 대한 Hop채널 계산은 각각의 상태에 따라 다르게 연산이 이루어지므로 이를 제어하는 제어 명령어도 상태에 따라 다르다. 이러한 복잡한 제어 명령어를 하드와이어드(Hard Wired)방식으로 구현 하면 하드웨어의 복잡도와 또 다른 서브 모듈들이 다수 필요하게 된다. 따라서 본 논문에서는 필요한 제어 명령어를 상태 별로 묶고 이를 ROM(Read Only Memory)에 저장하는 마이크로프로그램 제어 장치를 사용한다[4]. 상태에 따른 적절한 제어 신호의 선택은 Micro Sequence 모듈이 담당하며 내부는 상태 값에 따라 제어 명령어군의 시작 주소를 매핑하는 Mapping ROM과 순차 제어 명령어를 나타내는 CAR(Control Address Register)로 구성된다. 그림 4는 본 논문에서 제시한 Hop 선택 모듈의 블록 다이어그램이다.

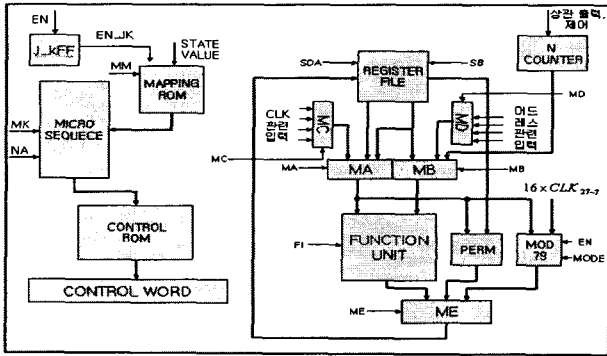


그림 4. Hop 선택 모듈의 블록 다이어그램

4. 시뮬레이션 및 검증

본 논문에서 제시한 블루투스 Hop 선택 모듈은 하드웨어 묘사언어인 VHDL로 구현 하였으며 시뮬레이션은 Xilinx FPGA를 이용하여 검증하였다. Target Device는 20만 게이트 Virtex XCV200PQ240이며 내부 동작 클럭은 13MHz이다. 입력 어드레스는 0xA96EF25이며 클럭은 0x0000000에서 7.5μs마다 증가 하도록 하였다. 이는 시뮬레이션 결과를 빨리 확인 하기 위함이다. 연산의 시작에서 출력까지 최대 42 클럭 3.2μs가 소요된다.

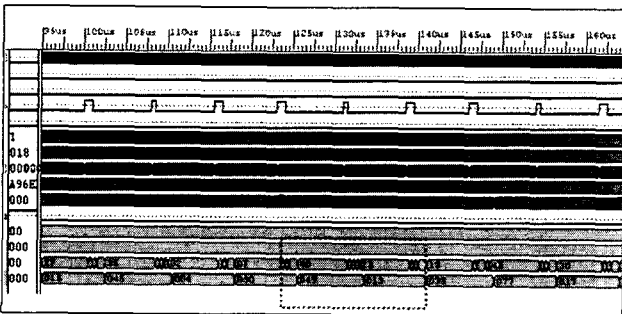


그림 5. Page 상태에서의 Hop Channel 출력

그림5는 슬레이브의 추정 클럭 CLKE 가0x0000000인 Page hopping sequence를 보인다. 슬레이브와의 클럭 오차를 고려하여 호출 호핑 시퀀스는 추정클럭보다 -8 x 1.28s 빠른 Hop 채널부터 시작하며 표시된 부분은 마스터가 추정한 클럭 시간에서의 Hop채널을 나타낸다. 그림 6은 호출 슬레이브 상태에서의 홉 채널 선택이 마스터의 응답 수신 채널과 동일한지 검증하기 위한 시뮬레이션이다. 마스터의 응답 채널은 38이다. 그림 6의 표시된 부분은 슬레이브 응답 채널을 나타내고 있으며 정확히 매칭됨을 볼수 있다.

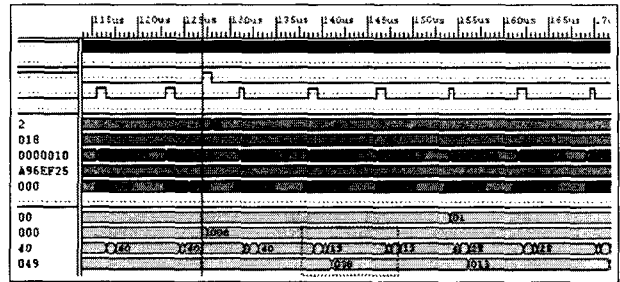


그림 6. page 슬레이브 응답 상태의 시뮬레이션

IV. 결 론

본 논문에서는 블루투스 표준안에서 제시한 홉 채널 선택 방식을 구현하기 위해 레지스터 파일, 마이크로 프로그램 제어장치와 연산장치로 구성된 9비트 프로세서틀 이용하여 홉 선택 모듈을 설계 하였다. 설계된 모듈은 입력 클럭당 하나의 연산을 수행하여 중복되는 연산 모듈의 수를 줄이고 각 상태별 제어 신호를 ROM으로부터 얻도록 하여 하드웨어 복잡도를 감소시키는 장점이 있다. 제시한 모듈은 하드웨어 묘사언어인 VHDL로 구현하였으며 테스트와 시뮬레이션은 Xilinx FPGA를 이용하여 검증하였다.

참 고 문 헌

[1] BLUETOOTH SPECIFICATION Version 1.1,Core,Specification of the Bluetooth System volume 1, February 22 2001
 [2] Robert Morrow, Bluetooth Operation and Use,McGraw-Hill, 2002
 [3] B.A. Miller and C. Bisdikian, Bluetooth Revealed: the Insider's Guide to an Open Specification for Global Wireless Communications, Prentice Hall, 2001
 [4] M. Morris Mano, Computer System Architecture, Prentice Hall, Third Edition 1992