

P-01

나노-레벨 실리콘 공정에서 새로운 금속전극의 Etch 손상을 감소시킬 수 있는 습식세정에 관한 연구 (*A study of wet cleaning to reduce etching damage on new metal electrode for nano-level Si semiconductor processing*)

변재호, 송용화, 천희곤

(울산대학교 청정기술(박막공정 연구실))

1. 서론

최근 Giga scale integration DRAM 제조공정에서 디바이스의 높은 실행속도와 cell capacitance을 증대하기 위하여 나노-레벨의 새로운 금속전극이 요구된다. gate 전극 세정 공정시 파티클 제거를 위하여 기존의 SC-1 습식세정법을 이들에 적용할 경우에는 Etching Rate (E/R)가 높아서 전극의 손상과 pattern lift-off 등 많은 문제점들이 나타난다. 따라서, 이러한 손상을 최소화 하고, process window의 허용치를 보증할 수 있는 새로운 세정액이 요구된다. 본 실험은 새로운 전극 재료로 연구되고 있는 W와 Ti 금속박막을 RCA SC-1 ($\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}=1:4:20$) 세정법을 기본으로 하여 이들의 E/R를 조사하고, 미세패턴에서 가장 낮은 E/R를 가지기 위한 세정방법에 관하여 조사 연구하였다.

2. 실험

200 (, p-type (100) 실리콘 웨이퍼를 사용하였다. 먼저, SPM ($\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2=4:1$)으로 세정하고 SPM 세정동안 성장된 산화막은 DHF(0.5%)에 30초 동안 dipping하여 제거한 후 초순수에 린스 하였다. 스퍼터링에 의해 증착된 W과 Ti 금속박막 표면에 파티클을 제거하기 위하여 SC-1 으로 세정한 후, 4-point probe를 이용하여 세정액 온도에 따른 E/R를 조사하였다. 또, 1) 기존의 SC-1 세정액에서 H_2O_2 을 제거한 경우와, 2) H_2O_2 를 제외한 SC-1 세정액에서 NH_4OH 용액을 희석시킨 후, 각각 E/R를 조사하였다.

3. 결과요약

기존의 SC-1 ($\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}=1:4:20$) 세정액을 새로운 금속전극(W, Ti) 박막에 적용한 경우 E/R가 온도가 증가함에 따라 높게 나타났다. 그러나, 본 연구에서 제안한 세정액에서는 E/R가 매우 낮아 Etching현상이 거의 나타나지 않았다. 또한, H_2O_2 를 제외한 SC-1 세정액에서 NH_4OH 용액의 희석에 따른 E/R는 큰 변화가 없었다. 새로운 금속전극에서의 새로운 세정액(SC-1 에서 H_2O_2 를 제거한 용액)은 나노-레벨의 전극 세정시 낮은 E/R에 의한 전극의 손상 없이 세정이 이루어 지는 것으로 조사 연구 되었다.