

반도체용 주석-납 합금도금 개발 Development of Tin-Lead Alloy Plating for Lead-Flame

박상언* · 김만 · 장도연 (한국기계연구원 표면연구부)

1. 서론

Sn-Pb합금은 뛰어난 접합성으로 인해 대부분의 전자부품인 반도체, 커넥터, 인쇄회로기판, 플립칩의 솔더범프 등으로 그 응용범위가 확대되었다. 근래에는 저온에서의 작업, 두께 정밀도, 미세피치의 구현, 그리고 경제적 측면에서 큰 장점을 지니고 있는 전기도금법이 주로 사용되고 있다. 솔더용 합금도금의 경우 피막 중 유기물이 공석되면 접합성이 상당히 떨어지기 때문에 고 순도의 피막을 얻어야 하며, 솔더링의 온도, 휘스커의 발생, 접합성등과 밀접한 관련이 있는 합금조성비 또한, 전해조건 및 첨가제제어를 통하여 정확한 조성의 합금피막을 얻어야 한다. 그리고 도금입자의 크기는 1.5~3 μm 가 최적인데 통상 솔더에서 이보다 입자가 작아지면 크랙발생의 가능성이 높아지고 입자가 커지면 도금상태가 조밀하지 못하고 경도가 떨어져 리드프레임 형성공정에서 도금부스러기가 발생하는 문제를 초래한다.

본 연구에서는 입자의 크기에 가장 큰 영향을 미치는 첨가제인 입자조절제(grain-refiner)의 적절한 시약과 양을 선정하고, 같은 입자조절제일 경우 전해조건을 조절함으로써 합금피막의 입자를 제어하는 것을 목표로 한다.

2. 실험방법

본 실험에서는 세 가지의 Sn-Pb합금도금 장치를 사용하였으며, 먼저 회전전극장치를 이용하여 기본욕 조성, 첨가제의 임계량 및 전해조건을 확립하였다. 두 번째로 기계적 교반효과를 정형화하기 위해 유속변화장치를 이용해 유체의 속도 변화가 피막의 표면형상, 피막 중 탄소함량, 전류효율에 미치는 영향을 정형화 하였다. 세 번째로 실제 생산 시설의 설비와 비슷한 조건을 설정하기 위하여 음극이 좌우로 움직이며 고속도금의 작업에 적합한 High Speed Simulation 장치를 이용하여 실제 공정적용 실험을 하였다.

3. 결과요약

피막의 표면형상은 전류밀도가 증가할수록 조대한 결정립에서 미세한 결정으로 변화하였고, 입자조절제로 사용한 비이온계면활성제인 PEG를 첨가함에 따라서는 임계량 이상 첨가시 결정이 급격하게 조대해 졌다. 유속변화장치를 이용해서 전해도금욕내 유체의 레이놀즈수변화에 따른 표면형상변화는 층류영역에서는 핵의 성장속도가 상당히 빨랐고, 반면에 난류영역에서는 핵의 생성과 성장 속도가 일정하게 유지되어 미세한 결정으로 일정하게 유지되었다. grain-refiner의 종류 및 첨가량 변화에 따른 탄소함량의 변화는 PEG의 지방족 사슬의 길이가 길수록 즉 분자량이 많아질수록 증가하였고, 동종의 입자조절제일 경우 임계량이상 첨가시 피막 중 탄소함량은 증가하는 경향이였다. 이는 피막 중 주석함량의 변화에 기인한 것이라 판단된다. 그리고 온도변화에 따른 탄소함량은 온도가 증가할수록 감소하였다.