

고온에서 PD-SOI PMOSFET의 소자열화

박원섭, 박장우, 윤 세레나, 김정규*, 박종태

인천대학교 전자공학과

인천대학교 컴퓨터공학과*

Tel: 032-770-8445, Fax: 032-764-2371

Hot carrier induced device degradation for PD-SOI PMOSFET at elevated temperature

W. S. Park, J. W. Park, S. R. N. Yoon, C. K. Kim*, J. T. Park

Department of Electronics Engineering, University of Incheon

Department of Computer Science, University of Incheon*

E-mail : winsilver@naver.com

Abstract

This work investigates the device degradation p-channel PD SOI devices at various applied voltages as well as stress temperatures with respect to Body-Contact SOI (BC-SOI) and Floating-Body SOI (FB-SOI) MOSFETs. It is observed that the drain current degradation at the gate voltage of the maximum gate current is more significant in FB-SOI devices than in BC-SOI devices. For a stress at the gate voltage of the maximum gate current and elevated temperature, it is worth noting that the V_{PT} will be decreased by the amount of the HEIP plus the temperature effects. For a stress at $V_{GS}=V_{DS}$, the drain current decreases moderately with stress time at room temperature but it decreases significantly at the elevated temperature due to the negative bias temperature instability.

I. 서론

CMOS의 소자크기가 나노 스케일로 축소되면 단채널 현상이 심하므로 나노 스케일 전자 소자로는 SOI MOSFET가 될 것으로 예견되고 있다. SOI MOSFET는 FD(Fully Depleted)-SOI MOSFET와 PD(Partial Depleted)-SOI MOSFET로 나눌 수 있는데 PD-SOI 소자는 kink 현상이 FD-SOI 소자는 안전성이 문제로 남아 있다[1]. PD-SOI 소자의 기판을 콘택한 BC(Body Contact)-SOI 소자는 kink현상이 일어나지 않으나 Bulk CMOS와 특성이 유사하다.

지난 10여년간 열전자에 의한 SOI MOSFET의 소자 열화 메커니즘, 열화정도 및 소자 수명 시간에 관한 연

구가 많이 되었으나 [2-4] 고온에서 소자열화에 관한 연구는 미진하며 특히 PMOSFET인 경우 소자열화에 의한 punchthrough 전압 저하가 큰 문제인데 고온에서 이 현상을 측정 분석한 연구가 없다[5-6]. 일반적으로 PMOSFET에서는 인가 게이트 전압에 따라 소자 열화가 2 가지로 나눌 수 있다. 스트레스 게이트 전압이 최대 게이트 전류 조건 일 때는 hot electron이 게이트로 주입되어 트랩핑되므로 스트레스 후에는 문턱전압의 절대 값이 감소하게 되고 유효 게이트 길이가 감소하게 되어 punchthrough 전압이 크게 감소하게 된다. 또 스트레스 게이트 전압이 드레인 전압과 거의 비슷한 경우에는 channel hot hole이 게이트로 주입되고 트랩핑이 되어 문턱전압은 절대 값이 증가하게 되고 드레인 전류는 감소하게 된다 [7]. 그리고 이때는 punch-through 전압도 증가하게 된다.

본 연구에서는 hot carrier에 의한 상온과 고온에서 PD-SOI MOSFET의 소자 열화를 측정 분석하였다. BC-SOI소자와 FB(Floating Body)-SOI소자를 측정에 사용하였으며 스트레스 조건은 열전자 주입 조건인 최대 게이트 전류 조건과 홀 주입조건으로 하였으며 드레인 전류 변화, 문턱전압 변화 및 HEIP(Hot Electron Induced Punchthrough) 전압 등을 측정 분석하였다.

II. 소자 및 측정

본 연구에 사용된 소자는 PD-SOI PMOSFET로써 SIMOX 기판에 표준 SOI 공정을 이용하여 제작 되었다. 그림 1은 연구에 사용된 PD-SOI MOSFET의 단면도를 나타낸 것이다. 매몰 산화층 두께는 400nm, 게이트 산화층 두께는 8nm이고 실리콘 박막의 두께는

200nm이다. 소자의 게이트 길이는 0.25 μm , 채널폭은 10 μm 이다. 스트레스 온도는 150 $^{\circ}\text{C}$ 이며 스트레스 드레인 전압은 -3.2V이며 게이트 전압은 -1.59V 및 -3.2V 이다. Punchthrough 전압(V_{PT})는 $V_{GS}=0\text{V}$ 일 때 $I_{DS}=1\text{ nA}/\mu\text{m}$ 되는 드레인 전압으로 정의하였다. BC-SOI 소자와 FB-SOI 소자의 열화를 비교하기 위하여 측정 시 well contact를 접지하거나 floating 하였다. 그리고 측정 시 기판은 포텐셜의 변화를 없애기 위하여 접지를 하였다.

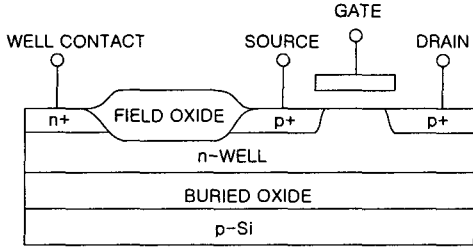


그림1 PD-SOI PMOSFET의 단면도

III. 결과 및 고찰

1. 상온에서 FB-SOI 소자와 BC-SOI 소자의 열화 비교

그림 2는 상온에서 스트레스 시간에 따른 FB-SOI 소자와 BC-SOI 소자의 드레인 전류 변화와 HEIP에 의한 punchthrough 전압 변화 (ΔV_{PT})를 나타낸 것이다.

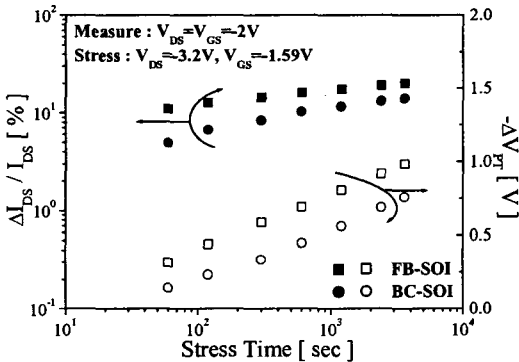


그림 2 Hot electron 주입 조건에서 스트레스 시간에 따른 드레인 전류 및 punchthrough 전압변화

스트레스 조건은 게이트 전류가 최대가 되는 게이트 전압 $V_{GS}=-1.59\text{V}$ 로 하였다. 측정조건은 $V_{DS}=V_{GS}=-2.0\text{V}$ 이다. FB-SOI 소자의 열화가 BC-SOI 소자보다 심함을 알 수 있다. 이것은 FB-SOI 소자는 $V_{DS}=-3.2\text{V}$ 에서 kink현상이 일어나지만 BC-SOI 소자에서는 kink현상이 일어나지 않기 때문이다.

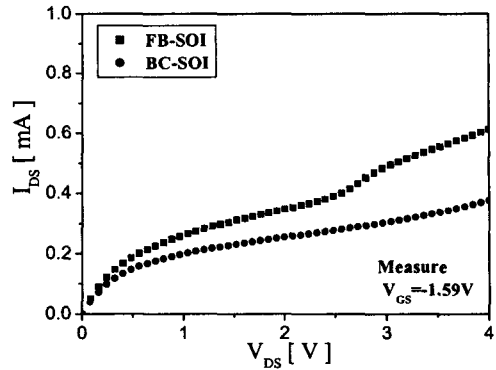


그림 3 FB-SOI 소자와 BC-SOI 소자의 드레인 전류 전압 특성 곡선

그림 3은 스트레스 조건인 $V_{GS}=-1.59\text{V}$ 에서 드레인 전압에 따른 드레인 전류를 측정된 것이다. 그림으로부터 $V_{DS}=-3.2\text{V}$ 에서 FB-SOI 소자는 kink 현상이 발생하지만 BC-SOI 소자는 kink 현상이 일어나지 않음을 알 수 있다. 일반적으로 열전자에 의한 소자 열화의 정도는 드레인 전류와 채널의 최대 수평전계의 곱에 의해 결정되는데 FB-SOI 소자의 드레인 전류가 BC-SOI 소자보다 크므로 소자열화가 FB-SOI 소자에서 더 크게 된다.

일반적으로 소자열화 정도는 스트레스 시간과 백급수 함수 관계가 있다. 즉 $\Delta I_{DS}/I_{DS} \propto T_s^n$ 로 나타낼 수 있다. 여기서 n은 소자의 degradation rate 이다. 일반적으로 PMOSFET에서 최대 게이트 전류 조건에서 스트레스에서는 Drain Avalanche Hot Carrier 현상에서 생성된 hot electron이 게이트로 주입되면서 실리콘과 산화층 경계면에 계면상태를 생성하고 전자가 트랩핑 될 때 $n=0.2-0.3$ 정도의 값을 갖게 된다 [7]. 그림 2로부터 BC-SOI 소자의 $n=0.3$ 정도 이고 FB-SOI 소자는 $n=0.2$ 로써 hot electron에 의한 계면상태 생성이 소자 열화의 주된 원인임을 알 수 있다.

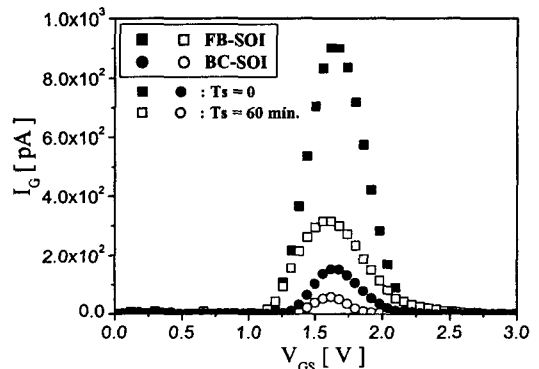


그림 4 스트레스 전·후의 게이트 전류 특성

FB-SOI 소자와 BC-SOI 소자의 열화 크기 및 열화 매커니즘을 그림 4의 스트레스 전·후의 게이트 전류 특

성으로부터 확인할 수 있다. 스트레스 후에 FB-SOI 소자의 게이트 전류 변화가 BC-SOI 소자보다 큰 것을 알 수 있다. 그리고 그림 2로부터 $\Delta I_{DS}/I_{DS}$ 보다 HEIP에 의한 ΔV_{PT} 가 더 큰 것을 알 수 있다.

즉 PMOSFET에서는 드레인 전류나 문턱전압 변화보다 HEIP 현상이 더 심각한 문제임을 알 수 있다. 더군다나 V_{PT} 를 열화변수로 할 경우에는 degradation rate가 약 0.6 정도로 크게 되어 소자의 수명시간이 HEIP 현상에 의해 결정될 것으로 사료된다.

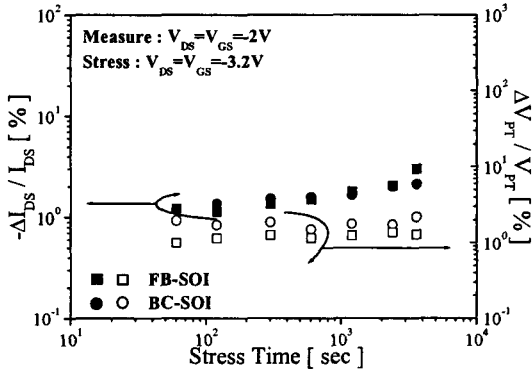


그림 5 Hot hole 주입 조건에서 스트레스 시간에 따른 드레인 전류 및 punchthrough 전압 변화

그림 5는 스트레스 게이트 전압이 드레인 전압과 같은 $V_{DS}=V_{GS}=-3.2V$ 에서의 $\Delta I_{DS}/I_{DS}$ 와 ΔV_{PT} 를 나타낸 것이다. 측정조건은 $V_{DS}=V_{GS}=-2.0V$ 이다. $V_{GS}=-1.59V$ 조건인 결과와는 정 반대로 스트레스 후에 문턱전압의 절대 값은 증가 하였고 드레인 전류는 감소하였다. HEIP에 의한 V_{PT} 는 스트레스 후에 오히려 증가하였다. 이런 결과는 스트레스 동안에 channel hot hole이 게이트 산화층으로 주입되고 트랩핑되어 계면상태가 positive charge로 되었기 때문이다.

2. 고온에서의 소자열화

그림 6은 27°C와 150°C에서 스트레스 시간에 따른 BC-SOI 소자의 ΔI_{DS} 와 ΔV_{PT} 를 나타낸 것으로 27°C보다 150°C에서 소자열화가 적게 되는 것을 알 수 있다.

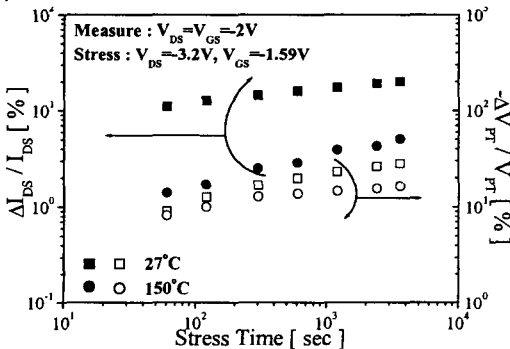


그림 6 고온 및 hot hole 주입 조건에서 스트레스 시간에 따른 드레인 전류 및 punchthrough 전압 변화

스트레스 조건은 게이트 전류가 최대가 되는 게이트 전압 $V_{GS}=-1.59V$ 로 하였다. 그리고 측정조건은 $V_{DS}=V_{GS}=-2.0V$ 이다. 고온에서 hot carrier생성이 적게 되는 고온에서 충격 이온화율이 감소된다는 기존의 연구결과와 일치하는 것이다 [8]. 고온에서 스트레스로 인한 드레인 전류변화는 크지않아 큰 문제가 될 수 없지만 고온에서 HEIP에 의한 ΔV_{PT} 는 심각한 문제가 될 수 있다.

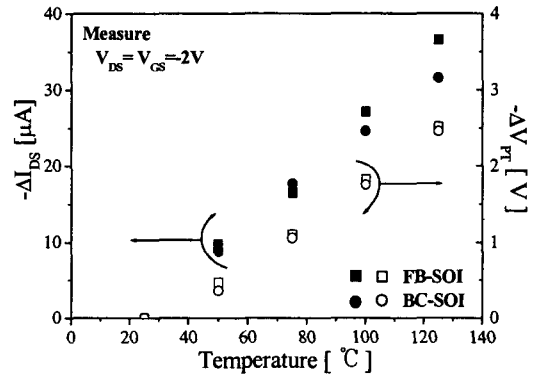


그림 7 온도에 따른 드레인 전류 및 punchthrough 전압 변화

그림 7은 온도에 따른 ΔV_{PT} 를 나타낸 것이다. 고온에서는 punchthrough 전압 자체가 상온보다 훨씬 작아 지게 되므로 HEIP에 의한 ΔV_{PT} 가 조금만 되어도 고온에서는 punchthrough가 빨리 일어나게 된다. 즉 고온에서 HEIP 현상으로 인한 총 ΔV_{PT} 는 온도에 의한 ΔV_{PT} 와 HEIP에 의한 ΔV_{PT} 의 합으로 된다.

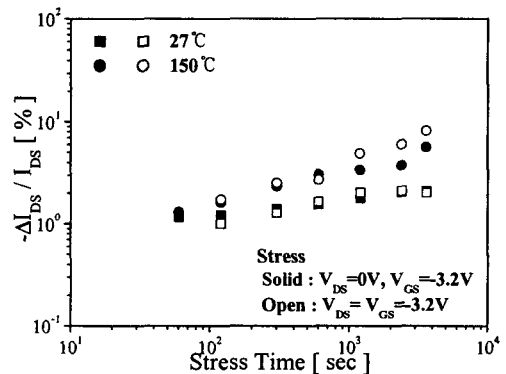


그림 8 고온 및 hot hole 주입 조건에서 스트레스 시간에 따른 드레인 전류 변화

그림 8은 27°C와 150°C에서 스트레스 시간에 따른 드레인 전류변화를 나타낸 것이다. 스트레스 조건은 $V_{DS}=V_{GS}=-3.2V$ 이고 측정조건은 $V_{DS}=V_{GS}=-2.0V$ 이다. $V_{GS}=-1.59V$ 조건인 결과와는 정 반대로 고온 스트레스 후에 ΔI_{DS} 가 증가하였다. 즉 스트레스 후에 드

레인 전류의 감소가 고온에서 더 큰 것을 알 수 있었다. 이것은 고온 스트레스에서 충격이온화율이 감소된다는 결과와는 다른 것이다. 이런 결과를 설명하기 위해 NBTI(Negative Bias Temperature Instability) 현상이 제안되었다 [9-10]. NBTI 현상은 Bulk PMOSFET가 고온에서 동작될 때 게이트 전압에 의해 산화층에 양전하가 트랩핑되어 문턱전압의 절대 값이 크게 증가하여 소자가 불안정해 진다는 이론이다. 본 연구에서도 고온 스트레스 후에 드레인 전류가 상온에서보다 크게 감소하는 것을 설명하기 위하여 NBTI 스트레스를 인가하여 그 결과를 그림 8에 나타내었다. 그림으로부터 고온 스트레스에서 큰 드레인 전류 감소는 NBTI와 hot carrier의 상호작용에 의한 것으로 사료할 수 있다.

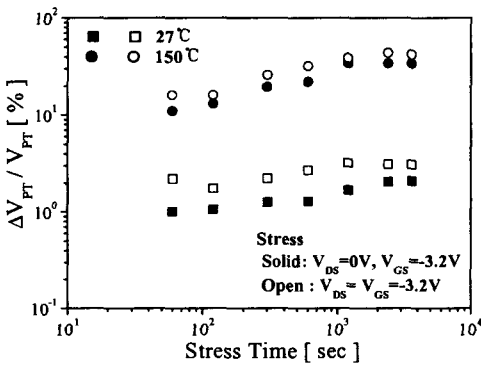


그림 9 고온 및 hot hole 주입 조건에서 스트레스 시간에 따른 punchthrough 전압 변화

그림 9는 27°C와 150°C에서 스트레스 시간에 따른 ΔV_{PT} 를 나타낸 것이다. 고온 스트레스 후에 V_{PT} 는 증가 하였으며 증가 폭은 상온에서 보다 큰 것을 알 수 있었다. 이런 결과는 NBTI와 hot carrier의 상호작용에 의한 것으로 사료할 수 있을 것이다.

IV. 결론

P채널 FB-SOI 소자와 BC-SOI 소자의 소자열화를 상온과 고온에서 비교 분석하였다. Hot electron 주입 조건에서는 kink 현상으로 FB-SOI 소자의 열화가 BC-SOI 소자보다 많이 되었다. 특히 HEIP 현상에 의한 punchthrough 전압 변화가 큰 것을 알 수 있었다. 상온에서 hot hole 주입 조건에서는 FB-SOI 소자와 BC-SOI 소자의 열화가 비슷하며 크지도 않는 것을 알 수 있었다. 고온 hot electron 스트레스에서는 punch-through 전압 변화가 온도와 HEIP 현상에 의한 것을 합한 것이 되므로 그 값이 매우 크게 된다. 그러나 고온 hot hole 스트레스 조건에서는 NBTI 현상상과 hot carrier의 상호작용에 의해 드레인 전류가 큰폭으로 감소함을 알 수 있었다.

참고문헌

- [1] J. P. Colinge, *silicon-On-Insulator Technology: Materials to VLSIs*, 2nd edition, MA; kluwer 1997
- [2] T. Tsuchiya, T. Ohno, Y. Kado, and J. Kai, "Hot-Carrier-injected oxide region in front and back intertaces in ultra-thin(50nm), fully depleted, Deep-submicron NMOS and PMOSFET's / SIMOX and their Hot-carrier Immunity," IEEE Trans. on Electron Device, vol. 41, no. 12, pp. 2351-2356, 1994
- [3] S.H. Renn, J.L. Pelloie, and F. Balestra, "Hot-carrier effects and reliable lifetime prediction in deep submicron N-channel and p-channel SOI MOSFETs," IEEE Trans. on Electron Devices, vol. 48, no.11, pp 2331-2342, 1998
- [4] Z.J. Ma, H.J. Wann, M. Chan, J.C. King, Y.C. Cheng, P.K. Ko, and C. Hu, "Hot Carrier Effects in Thin-Film Fully Depleted SOI MOSFETs." IEEE Electron Device Letter, vol. 15, no. 16, pp. 218-220, 1994
- [5] M. Koyanagi, A. G. Lewis, R.A. martin, T.Y. Huang, and J.Y. Chen, "Hot-Electron-Induced Punchthrough (HEIP) Effect in Submicrometer PMOSFET's," IEEE Trans. on Electron Devices, vol.34, no.4, pp.839-844, 1987
- [6] X. Zhao, D.E. Ioannou, W. C. Jenkins, H.L. Hughes, and S.T. Liu, "Hot Electron Induced Punchthrough (HEIP) in p-channel SOI MOSFET's," Proc. of SOI Conference, pp.83-84, 1998
- [7] F. Matsuoka, H. Iwai, H. Hayashida, K. Hama, Y. Toyoshima, and K. Maeguchi, "Analysis of hot carrier induced degradation mode on pMOSFET's," IEEE Trans Electron Devices, vol.37, no.6, pp.1487-1495, 1990
- [8] P. Heremans, G. V. Den Bosch, R. Bellens, G. Groeseneken, and H. E. Maes, "Temperature Dependence of the Channel Hot-Carrier Degradation of n-Channel MOSFET's," IEEE Trans. Electron Devices, vol. 37, pp. 980-992, 1990
- [9] H. Aono, E. Murakami, K. Okuyama, K. Makabe, K. Kuroda, K. Watanabe, H. Ozaki, K. Yanagisawa, K. Kubota, and Y. Ohji, "NBT-induced Hot Carrier (HC) Effects: Positive Feedback Mechanism in p-MOSFET's Degradation," Proc. of IRPS/IEEE, pp.79-85, 2002
- [10] B. Doyle, B.J. Fishbein, and K. R. Mistry, "NBTI-Enhanced hot carrier damage in p-channel MOSFET's," Tech. Digest of IEDM, pp.529-533, 1991